

بررسی و مقایسه مشخصات الکترونیکی ترانزیستورهای نانو سیم بدون پیوند نوع P با مواد کanal Si, InP, InGaP

فرشاد باجلان^۱ آرش یزدان‌پناه گوهربیزی^۲ رحیم فایز^۳ غفار درویش^۴

۱- دانشجوی دکتری- دانشکده فنی- دانشگاه آزاد اسلامی واحد علوم و تحقیقات- تهران- ایران

aghil.bajelan@yahoo.com

۲- استادیار- دانشکده مهندسی برق- دانشگاه شهید بهشتی- تهران- ایران

ar_yazdanpanah@sbu.ac.ir

۳- دانشیار- دانشکده مهندسی برق- دانشگاه صنعتی شریف- تهران- ایران

faez@sharif.edu

۴- استادیار- دانشکده فنی- دانشگاه آزاد علوم تحقیقات- تهران- ایران

Darvish_gh@srbiau.ac.ir

چکیده: در این مقاله با استفاده از روش تابع گرین غیر تعادلی، عملکرد ترانزیستورهای بدون پیوند با کanal مواد Si, InP و InGaP مورد بررسی قرار گرفته است. گیت ترانزیستورها از نوع تمام اطراف گیت (GAA) انتخاب شده است. پارامترهایی چون دیبل، شبیب زیر آستانه، جریان حالت خاموش، جریان حالت روشن و نسبت جریان حالت روشن به خاموش در این ادوات مورد بررسی قرار گرفته است. مشکل اصلی ترانزیستورهای بدون پیوند، جریان حالت خاموش و شبیب زیر آستانه می‌باشد. با انتخاب مواد با شکاف باند بزرگ و چگالی حالت بالا در باند ظرفیت می‌توان جریان حالت خاموش را کاهش داد، بدون اینکه جریان حالت روشن کاهش محسوسی پیدا کند. از این رو ترانزیستور بدون پیوند با کanal InGaP دارای مشخصات الکترونیکی بهتری از نظر جریان حالت خاموش و شبیب زیر آستانه است. برای این ترانزیستور مقادیر دیبل، شبیب زیر آستانه، جریان حالت خاموش، جریان حالت روشن و نسبت جریان روشن به خاموش در طول گیت ۱۰ نانومتر به ترتیب 1.4 mV/dec , $2.62 \times 10^{-9} \text{ A}$, $2.6 \times 10^{-15} \text{ A}$, $1.0 \times 10^{-9} \text{ A}$, $5.94 \times 10^{-15} \text{ A}$ و $1.0 \times 10^{-9} \text{ A}$ می‌باشد.

کلمات کلیدی: ترانزیستورهای بدون پیوند، دیبل، شبیب زیر آستانه، جریان خاموشی، نسبت جریان روشنی به خاموشی

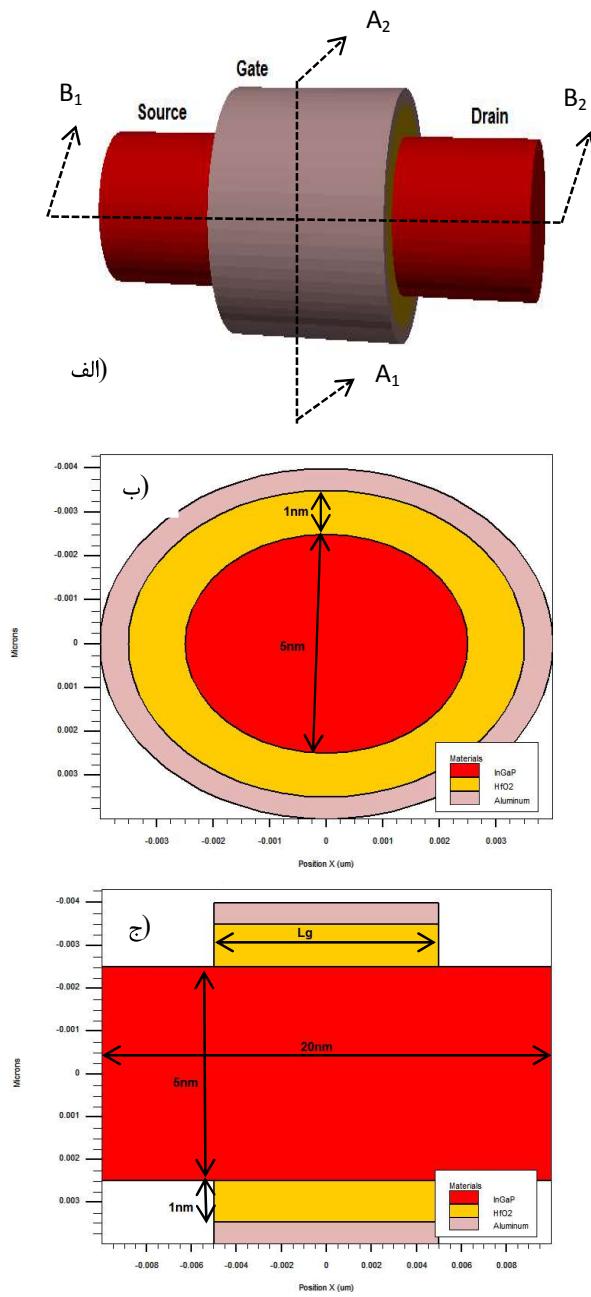
تاریخ ارسال مقاله: ۱۳۹۶/۴/۱۰

تاریخ پذیرش مشروط مقاله: ۱۳۹۶/۰۸/۲۱

تاریخ پذیرش مقاله: ۱۳۹۶/۰۹/۱۱

نام نویسنده‌ی مسئول: دکتر آرش یزدان‌پناه گوهربیزی
نشانی نویسنده‌ی مسئول: ایران- تهران- بزرگراه شهید چمران- خیابان یمن- میدان شهید شهریاری- بلوار داشجو- کد پستی ۱۹۸۳۹۶۹۴۱۱
- دانشگاه شهید بهشتی- دانشکده مهندسی برق.





شکل(۱): (الف) ساختار ترانزیستور از برش(B-A₁-A₂). (ج) شماتیک ترانزیستور از برش(B₁-B₂). (ب)

۳- روش شبیه‌سازی

استفاده از معادلات تابع گرین غیر تعادلی به روی معمول برای شبیه‌سازی ترانزیستورها در ابعاد نانو تبدیل شده است. با اعمال تقریب جرم موثر تقریب مناسبی از ساختار نوار انرژی بدست می‌آید که با توجه به آن همیلتونین سیستم قابل بدست آوردن است. روش فضای محدود بر اساس تجزیه زیر باندها است که به جای روش فضای واقعی به منظور کاهش زمان محاسباتی در حل معادلات شرودینگر سه بعدی برای

۱- مقدمه:

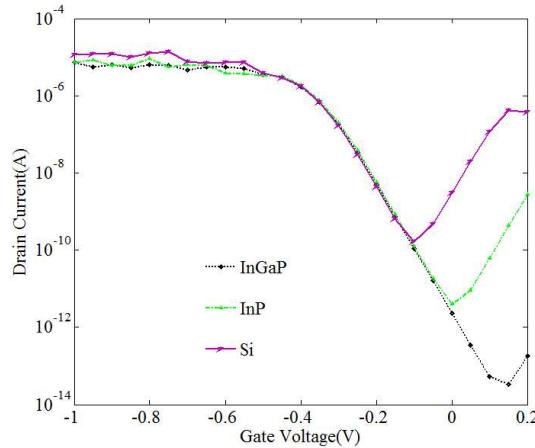
براساس اطلاعات ITRS، ابعاد ترانزیستورهای ماسفت به سرعت در حال کاهش است. لذا کوچک شدن ابعاد ماسفت‌ها در حد نانومتر اثرات کاتال است [۱-۴] با کوچک شدن ابعاد ماسفت‌ها در حد نانومتر اثرات کاتال کوتاه خود را بیشتر نشان می‌دهند [۶,۵]. علاوه بر آن با کوچک شدن ترانزیستورهای ماسفت در حد نانو ساخت نواحی مختلف پیوندهای سورس - کاتال و درین - کاتال پیچیده و پرهزینه است. نوع دیگری از ترانزیستورها به نام بدون پیوند (JL) معرفی می‌شود که در آن تمام نواحی سورس، کاتال و درین دارای آلایش یکسان و مقدار برابر است. لذا این نوع ادوات از نظر فرآیند ساخت، پیچیدگی کمتری دارند [۷,۸]. مشکل اصلی ترانزیستورهای نانو سیم بدون پیوند، جریان حالت خاموش بالا بوده که منجر به کاهش نسبت جریان روشن به خاموش و افزایش سوینگ زیرآستانه می‌شود [۹,۱۳]. یکی از راه حل‌ها برای کاهش جریان حالت خاموش، افزایش شکاف نوار انرژی ماده کاتال است. ولی در این بین باید چگالی حالت‌ها نیز کم نباشد تا جریان حالت روشن کم نشود. افزایش شکاف نوار انرژی را می‌توان از دو طریق ایجاد نمود:

۱- استفاده از مواد معمول مانند سیلیکن و ژرمانیوم با ضخامتی در حدود زیر ۳ نانومتر به عنوان کاتال (بدلیل محدودیت کوانتومی شکاف نوار انرژی آنها افزایش می‌یابد) [۱۴]

۲- استفاده از مواد با شکاف باند بزرگ. در مورد روش اول، بدلیل محدودیت‌های کوانتومی فاصله بین زیر باندها زیاد شده و جریان حالت روشن، کاهش می‌یابد. ما در این مقاله از مواد InP، InGaP با شکاف باند بزرگ و چگالی حالت والاتس بالا به عنوان کاتال نوع P می‌کنیم. در ادامه، ترانزیستورهای نانو سیم بدون پیوند با مواد کاتال InP، InGaP و Si از نظر مشخصات مختلف الکترونیکی مقایسه می‌شوند.

۲- ساختار افزاره

شکل(۱)، ساختار ترانزیستور نانو سیم بدون پیوند با تمام اطراف گیت (GAA) را نشان می‌دهد. ضخامت کاتال در هر سه ترانزیستور با کاتال مواد مختلف، یکسان و برابر ۵ نانومتر و جنس ماده اکسید HfO₂ و ضخامت آن نیز ۱ نانومتر است. فاصله بین سورس تا درین ۲۰ نانومتر است که فلز گیت در وسط این فاصله قرار دارد. آلایش سورس، کاتال و درین در هر سه ترانزیستور برابر است با 10^{-19} cm^3 . شکاف نوار انرژی برای سه ترانزیستور با مواد کاتال InP، InGaP و Si برابر است. در تمام مقاله درصد مولی In، ۱/۱۲eV، ۱/۱۶eV، ۱/۳۵eV، ۱/۶eV درصد مولی Ga_{0.3}Ga_{0.7}P (In_{0.3}Ga_{0.7}P) در نظر گرفته شده است.



شکل(۲): منحنی جریان برحسب ولتاژ گیت ترانزیستورهای بدون پیوند با مواد کانال InGaP, InP و Si در طول گیت ۱۰ نانومتر.

در ادامه برای آنکه درک عمیق‌تری نسبت به بهبود جریان حالت خاموش ترانزیستور بدون پیوند با ماده کانال InGaP و InP و Si که منجر به بهبود پارامترهایی چون دیبل، شبک زیر آستانه و سمت جریان حالت روشن به خاموش می‌شود پیدا کنیم، به بررسی چگالی حامل‌ها در کانال می‌پردازیم. برای ترانزیستورهای بدون پیوند در حالت خاموش نقش الکترون‌ها و حفره‌ها هر دو به یک اندازه مهم می‌باشد، زیرا در حالت خاموش ولتاژ گیت باید بگونه‌ای باشد که کانال ترانزیستور از حامل بار الکتریکی تخلیه شود. بنابراین چگالی حامل‌های الکترون و حفره در حالت خاموش در مرکز کانال مورد بررسی قرار می‌گیرد.

شکل(۳) چگالی حامل‌های الکترون در حالت خاموش برای ترانزیستورهای بدون پیوند با کانال مواد Si, InP, InGaP و برش (A₁-A₂) را نمایش می‌دهد. طبق شکل‌ها، غالب حامل‌های الکترون در ترانزیستورهای بدون پیوند در مرکز کانال حضور دارند. مقدار حامل‌های الکترون در حالت خاموش در ترانزیستور بدون پیوند با مواد InGaP, InP و Si خیلی کم است. حامل‌های الکترون در حالت خاموش در ترانزیستور بدون پیوند با مواد InP, InGaP و Si به ترتیب از مرتبه‌ی 10^{11} cm^{-3} , $10^{13.5} \text{ cm}^{-3}$ و 10^{15} cm^{-3} است. همانگونه که مشاهده می‌شود چگالی حامل‌های الکترون در ترانزیستور با ماده کانال InGaP بیشتر است که دو نوع دیگر کمتر است که منجر به کاهش جریان حالت خاموش می‌شود.

ترانزیستورهای نیمه هادی استفاده می‌شود [۱۵, ۱۶]. در شبیه‌سازی ترانزیستورهای زمانی که در دو بعد کاهش ابعاد داریم، مانند نانو سیم‌ها به دلیل محدودیت‌های کوانتموی فقط تعداد کمی از زیر باندها در انتقال شرکت می‌کنند. لذا باید فقط آنها در محاسبات آورده شوند. برای این منظور از فرمول بندی تابع گرین غیر تعادلی در فضای مدد استفاده می‌شود [۱۷]. معادله شرودینگر در مختصات استوانه‌ای برابر است با:

$$\frac{\hbar^2}{2} \left[\frac{1}{r} \frac{\partial}{\partial r} \left(\frac{1}{m_{eff,r}(r,z)} r \frac{\partial R_m}{\partial r} \right) - \left(\frac{1}{m_{eff,r}(r,z)} \frac{m_{eff,r}}{r^2} \right)^2 \right] - E_V R_m = E_m R_m \quad (1)$$

که ترتیب انرژی نوار ظرفیت، تابع ویژه، مقدار ویژه و جرم موثر است. بعد از تشکیل همیلتونین با توجه به معادله (۱)، برای شبیه‌سازی افزاره نیاز به حل معادلات انتقال کوانتموی می‌باشد. ضریب عبور در هر انرژی با توجه به رابطه زیر بدست می‌آید:

$$T(E) = Tr \left[\sum_s - \sum_s^\dagger G \left(\sum_D - \sum_D^\dagger \right) G^\dagger \right] \quad (2)$$

که $\sum_S G_S$ انرژی خودی اتصال‌های سورس و درین و تابع گرین است. از معادلات انتقال کوانتموی برای بدست آوردن مشخصه‌های جریان و چگالی حامل و دیگر مشخصه‌های فیزیکی استفاده می‌گردد. جریان از رابطه زیر محاسبه می‌شود:

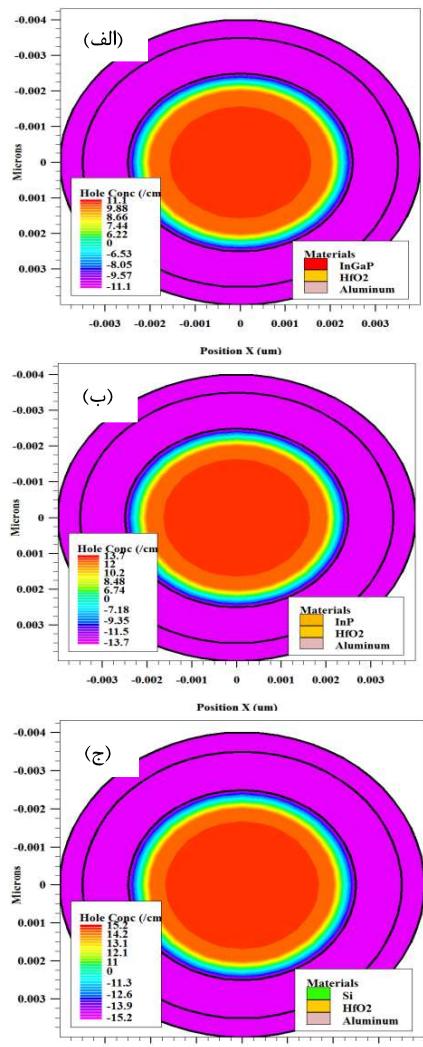
$$I_D = \frac{q}{h} \int T(E) (f(E - \mu_s) - f(E - \mu_d)) dE \quad (3)$$

که $f(E - \mu_s)$ و $f(E - \mu_d)$ ثابت پلانک، بار الکترون، و تابع فرمی سورس و درین است.

۴- بحث و نتایج شبیه‌سازی

در این قسمت ابتدا منحنی مشخصه جریان برحسب ولتاژ گیت ترانزیستورها و سپس توزیع الکترون‌ها و حفره‌ها در حالت خاموش آورده شده است. بعد از آن مشخصات الکترونیکی این ترانزیستورها در طول گیت ۱۰ نانومتر مود مقایسه قرار گرفته. در نهایت اثر تغییر طول گیت بر مشخصات الکترونیکی با مواد مختلف رسم شده است.

شکل(۲) منحنی جریان برحسب ولتاژ گیت ترانزیستورهای بدون پیوند با مواد کانال InGaP, InP و Si در طول گیت ۱۰ نانومتر را نمایش می‌دهد. با توجه به شکل(۲)، جریان حالت خاموش ترانزیستور بدون پیوند با ماده کانال InGaP از همه کمتر است.



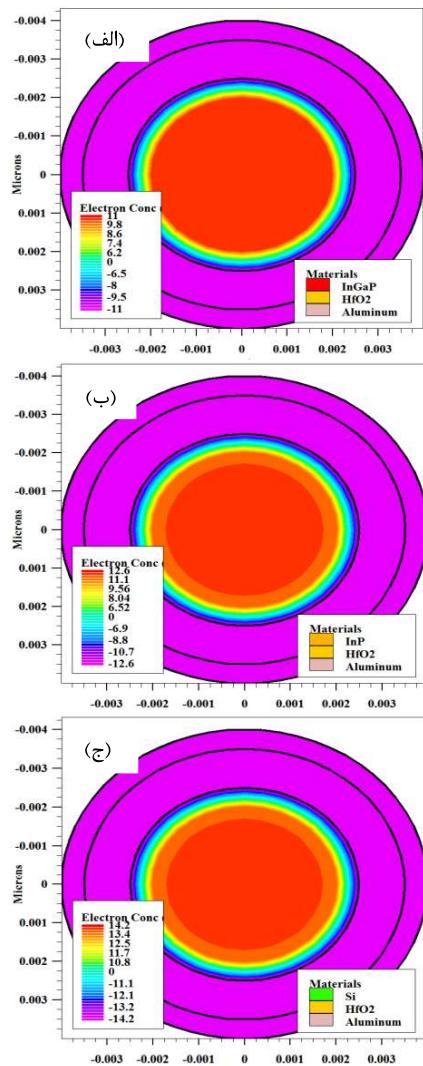
شکل(۴): چگالی حفره در حالت خاموش برای ترانزیستورهای بدون پیوند با کانال مواد InP.InGaP و Si در برش(A₁-A₂).

جدول(۱) مقدار مشخصه‌های الکترونیکی ترانزیستورهای بدون پیوند با مواد مختلف در طول گیت ۱۰ نانو متر را نمایش می‌دهد. کمترین مقدار جریان حالت خاموش و دبیل ترانزیستورهای بدون پیوند به ترتیب به کانال مواد InP، InGaP و Si و تعلق دارد.

مقدار شیب زیر آستانه ترانزیستور با کانال InGaP از دو ترانزیستور با کانال مواد Si، InP کمتر است، دلیل آن تفاوت در مقدار چگالی حامل ذاتی و همچنین انرژی شکاف نوار مواد کانال است.

مقدار چگالی حامل ذاتی برای مواد InP، InGaP، Si به ترتیب برابر است با 10^7 cm^{-3} ، $7/4 \times 10^7 \text{ cm}^{-3}$ و $1/45 \times 10^7 \text{ cm}^{-3}$. همچنین انرژی شکاف نوار برای مواد InP، InGaP و Si به ترتیب برابر است با eV ۰.۱۲۵ و ۰.۱۶۱ eV.

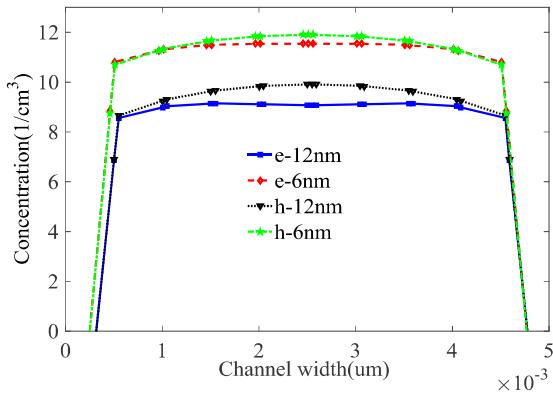
مقدار جریان حالت روشن در ترانزیستور بدون پیوند با ماده کانال Si از بقیه کمی بیشتر است، که این امر به دلیل بالاتر بودن



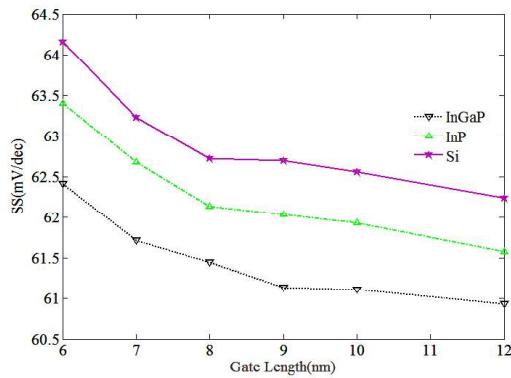
شکل(۳): چگالی حامل الکترون در حالت خاموش برای ترانزیستورهای بدون پیوند با کانال مواد InP.InGaP و Si در برش(A₁-A₂).

شکل(۴) چگالی حامل حفره در حالت خاموش (الف، ب، ج) برای ترانزیستورهای بدون پیوند با کانال مواد InP، InGaP، Si و HfO₂ در برش(A₁-A₂) نمایش می‌دهد. مطابق شکل، غالب چگالی حامل‌های حفره در حالت خاموش و روشن در مرکز کانال قرار دارند. مقدار حامل‌های حفره در حالت خاموش در ترانزیستور بدون پیوند با مواد InP، InGaP و Si به ترتیب از مرتبه‌ی $10^{11.1} \text{ cm}^{-3}$ ، $10^{12.4} \text{ cm}^{-3}$ و $10^{14.4} \text{ cm}^{-3}$ است.

همانطور که ملاحظه می‌شود چگالی حامل‌های حفره در ترانزیستور بدون پیوند با ماده کانال InGaP نسبت به دو نوع دیگر کاهش یافته که باعث کاهش جریان حالت خاموش در این نوع از ترانزیستور شده است.

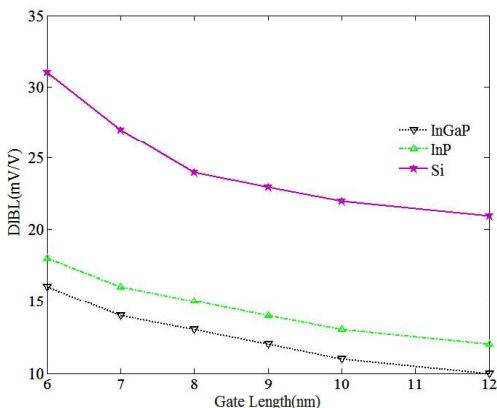


شکل (۶): منحنی چگالی حامل‌های الکترون و حفره بر حسب عرض کانال در طول گیت‌های ۶ و ۱۲ نانومتر با ماده کانال InGaP در حالت خاموش.



شکل (۷): نمودار شبیه‌زیر آستانه ترانزیستورهای بدون پیوند با مواد InP.InGaP و Si در طول گیت‌های ۶ تا ۱۲ نانومتر.

منحنی دیبل ترانزیستورهای بدون پیوند با مواد کانال InP، InGaP و Si در طول گیت‌های ۶ تا ۱۲ نانومتر در شکل (۸) نشان داده شده است. با کاهش طول گیت در همهٔ ترانزیستورها مقدار دیبل افزایش می‌یابد.



شکل (۸): نمودار دیبل ترانزیستورهای بدون پیوند با مواد InGaP و InP در طول گیت‌های ۶ تا ۱۲ نانومتر.

چگالی حالت‌های ظرفیت در ماده Si نسبت به دو ماده دیگر است.

جدول (۱): مشخصه‌های الکترونیکی ترانزیستورهای بدون پیوند با مواد کانال Si،InP،InGaP

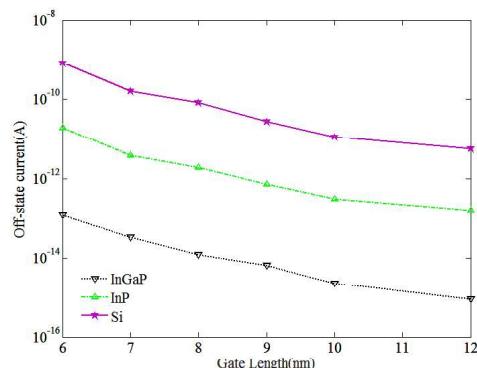
	$I_{OFF}(A)$	SS mV/dec	DIBL mV/V	$I_{ON}(A)$	ON/OFF
InGaP	$2/26 \times 10^{-15}$	۶۱/۱	۱۱/۱	$5/94 \times 10^{-6}$	$2/62 \times 10^{-9}$
InP	$3/3 \times 10^{-13}$	۶۱/۹	۱۳/۲	$9/26 \times 10^{-5}$	$3/06 \times 10^{-7}$
Si	$1/15 \times 10^{-11}$	۶۲/۵	۲۲/۱	$1/57 \times 10^{-5}$	$1/37 \times 10^{-6}$

در ادامه اثر تغییر طول گیت بر مشخصه‌های الکترونیکی ترانزیستورهای بدون پیوند با مواد مختلف بررسی می‌شود.

نمودار جریان حالت خاموش بر حسب طول گیت ترانزیستورهای بدون پیوند با مواد کانال InGaP، InP و Si در شکل (۵) نشان داده شده است. با کاهش طول گیت در همهٔ ترانزیستورها، مقدار جریان حالت خاموش افزایش می‌یابد.

برای روشن شدن دلیل این امر منحنی چگالی حامل‌های الکترون و حفره بر حسب عرض کانال در طول گیت‌های ۶ و ۱۲ نانومتر با ماده کانال InGaP در حالت خاموش در شکل (۶) نشان داده شده است. با توجه به شکل چگالی الکترون‌ها و حفره‌های ترانزیستور بدون پیوند با ماده کانال InGaP در طول گیت ۱۲ نانومتر کمتر از همان ترانزیستور با طول گیت ۶ نانومتر است که این امر موجب کاهش جریان حالت خاموش آن می‌شود.

منحنی شبیه‌زیر آستانه ترانزیستورهای بدون پیوند با مواد کانال InP، InGaP و Si در طول گیت‌های ۶ تا ۱۲ نانومتر در شکل (۷) نشان داده شده است.



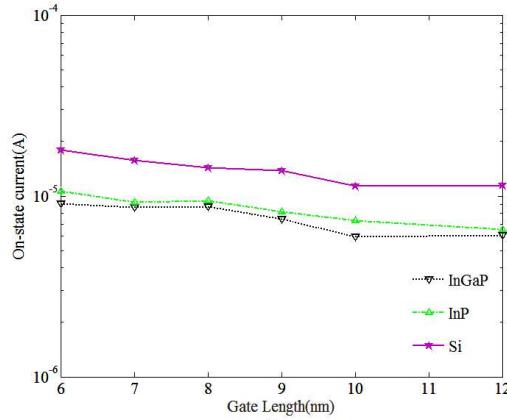
شکل (۵): نمودار جریان حالت خاموش ترانزیستورهای بدون پیوند با مواد کانال InGaP، InP و Si در طول گیت‌های ۶ تا ۱۲ نانومتر.

بررسی قرار گرفته است. همچنین در این مقاله طول گیت ترانزیستورها از ۶ تا ۱۲ نانومتر تغییر داده شد و پارامترهای الکترونیکی ذکر شده محاسبه و با هم مورد مقایسه قرار گرفت. با کاهش طول گیت مشخصات الکترونیکی افزاره (دیبل، شبیب زیر آستانه، جریان حالت خاموش) بدلیل کنترل کمتر گیت روی حامل‌های داخل کانال در حالت خاموش تضعیف می‌گردد. مهمترین چالش ترانزیستورهای بدون پیوند مربوط به تخلیه حامل‌های کانال در حالت خاموش است که عموماً باعث کاهش کارایی این نوع از ترانزیستورها می‌شود. با انتخاب مناسب ماده کانال می‌توان بهبود مناسبی در عملکرد ترانزیستورهای بدون پیوند مشاهده کرد. مطالعات انجام شده در این تحقیق نشان داد که مشخصه ترانزیستورهای بدون پیوند با ماده کانال InGaP نسبت به دیگر مواد مورد مطالعه بهبود قابل توجهی یافته است.

مراجع

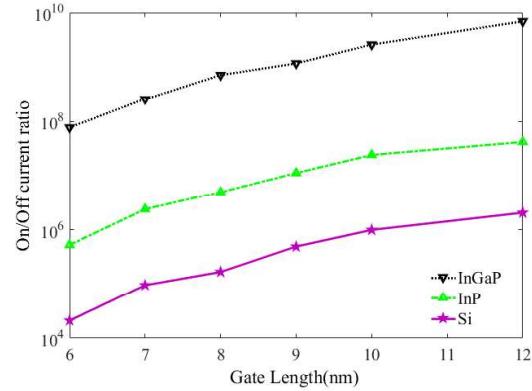
- [۱] آن. قبادی، ع. افضلی کوشان، "بررسی و مدلسازی اثر تاپیکاری در دمای بالا و بایاس منفی (NBTI) و تزریق حامل پر انرژی (HCL) در افزارهای چند گیتی نانو متری،" مهندسی برق و الکترونیک ایران، سال دوازدهم، شماره دوم، تابستان ۱۳۹۴
- [۲] م. مرادی نسب، م. فتحی پور، "مدل سنته جریان-ولتاژ در ترانزیستورهای نانولوله کربنی آلاییده،" مهندسی برق و الکترونیک ایران، سال هشتم، شماره دوم، پاییز و زمستان ۱۳۹۰
- [۳] K. J. Kuhn, "Considerations for Ultimate CMOS Scaling," IEEE Transactions on Electron Devices, vol. 59, pp. 1813-1828, 2012.
- [۴] S. Sahay and M. J. Kumar, "A Novel Gate-Stack-Engineered Nanowire FET for Scaling to the Sub-10-nm Regime," IEEE Transactions on Electron Devices, vol. 63, pp. 5055-5059, 2016.
- [۵] T. A. Oproglidis, A. Tsormpatzoglou, D. H. Tassis, T. A. Karatsori, S. Barraud, G. Ghicaudou, et al., "Analytical Drain Current Compact Model in the Depletion Operation Region of Short-Channel Triple-Gate Junctionless Transistors," IEEE Transactions on Electron Devices, vol. 64, pp. 66-72, 2017.
- [۶] P. Jong-Tae and J. P. Colinge, "Multiple-gate SOI MOSFETs: device design guidelines," IEEE Transactions on Electron Devices, vol. 49, pp. 2222-2229, 20.۰۲
- [۷] J.-P. Colinge, C.-W. Lee, A. Afzalian, N. D. Akhavan, R. Yan, I. Ferain, et al., "Nanowire transistors without junctions," Nat Nano, vol. 5, pp. 225-229, 03/print 2010.
- [۸] R. Rios, A. Cappellani, M. Armstrong, A. Budrevich, H. Gomez, R. Pai, et al., "Comparison of Junctionless and Conventional Trigate Transistors With Down to 26 nm," IEEE Electron Device Letters, vol. 32, pp. 1170-1172, 2011.
- [۹] S. Sahay and M. J. Kumar, "Nanotube Junctionless FET: Proposal, Design, and Investigation," IEEE Transactions on Electron Devices, vol. 64, pp. 1851-1856, 2017.
- [۱۰] V. Thirunavukkarasu, Y. R. Jhan, Y. B. Liu, and Y. C. Wu, "Performance of Inversion, Accumulation, and JunctionlessMode n-Type and p-Type Bulk Silicon FinFETs With 3-nm Gate Length," IEEE Electron Device Letters, vol. 36, pp. 645-647, 2015.

منحنی جریان حالت روشن ترانزیستورهای بدون پیوند با مواد کانال Si و InP.InGaP در طول گیت‌های ۶ تا ۱۲ نانومتر در شکل (۹) قابل مشاهده است. با افزایش طول گیت در همهٔ ترانزیستورها مقدار جریان حالت روشن کاهش می‌یابد.



شکل (۹): نمودار جریان حالت روشن ترانزیستورهای بدون پیوند با مواد کانال InP.InGaP.Si در طول گیت‌های ۶ تا ۱۲ نانومتر.

شکل (۱۰) نمودار منحنی نسبت جریان حالت روشن به خاموش ترانزیستورهای بدون پیوند با مواد کانال InGaP، InP و Si در طول گیت‌های ۶ تا ۱۲ نانومتر را نشان می‌دهد. با کاهش طول گیت در همهٔ ترانزیستورها، مقدار نسبت جریان روشن به خاموش کاهش می‌یابد.



شکل (۱۰): نمودار میزان نسبت جریان روشن به خاموش ترانزیستورهای بدون پیوند با مواد کانال InP، InGaP، Si در طول گیت‌های ۶ تا ۱۲ نانومتر.

۵- نتیجه‌گیری

در این تحقیق ترانزیستورهای بدون پیوند با گیت از نوع تمام اطراف GAA با کانال مواد InP.InGaP.Si از نظر مشخصات الکترونیکی از قبیل دیبل، شبیب زیر آستانه، جریان حالت خاموش، جریان حالت روشن و نسبت جریان حالت روشن به خاموش مورد



- [11] S. Migita, Y. Morita, T. Matsukawa, M. Masahara, and H. Ota, "Experimental Demonstration of Ultrashort-Channel (3 nm) Junctionless FETs Utilizing Atomically Sharp V-Grooves on SOI," *IEEE Transactions on Nanotechnology*, vol. 13, pp. 208-215, 2014.
- [12] M. H. Han, C. Y. Chang, H. B. Chen, J. J. Wu, Y. C. Cheng, and Y. C. Wu, "Performance Comparison Between Bulk and SOI Junctionless Transistors," *IEEE Electron Device Letters*, vol. 34, pp. 169-171, 2013.
- [13] L. Ansari, B. Feldman, G. Fagas, J.-P. Colinge, and J. C. Greer, "Subthreshold behavior of junctionless silicon nanowire transistors from atomic scale simulations," *Solid-State Electronics*, vol. 71, pp. 58-62, 5// 2012.
- [14] Y. R. Jhan, V. Thirunavukkarasu, C. P. Wang, and Y. C. Wu, "Performance Evaluation of Silicon and Germanium Ultrathin Body (1 nm) Junctionless Field-Effect Transistor With Ultrashort Gate Length (1 nm and 7 nm)," *IEEE Electron Device Letters*, vol. 36, pp. 654-656, 2015.
- [15] A. Svizhenko, M. P. Anantram, T. R. Govindan, B. Biegel, R. Venugopal, A. J., et al., "Two-dimensional quantum mechanical modeling of nanotransistors," *Journal of Applied Physics*, vol. , pp. 2343-2354, 2002.
- [16] G. Fiori and G. Iannaccone, "Three-Dimensional Simulation of One-Dimensional Transport in Silicon Nanowire Transistors," *IEEE Transactions on Nanotechnology*, vol. 6, pp. 524-529, 2007.
- [17] M. P. Anantram and A. Svizhenko, "Multidimensional Modeling of Nanotransistors," *IEEE Transactions on Electron Devices*, vol. 54, pp. 2100-2115, 2007.