کنترل سلسله مراتبی برای تسهیم دقیق توان راکتیو و جریان های هارمونیکی در ریزشبکه های جزیره ای براساس کنترل جریان چرخشی لحظه ای

ایمان لرزاده[1] حسین عسکریان ابیانه[2] مهدی ثواقبی[3]

۱- دانشجوی دکتری- دانشکده مهندسی برق- دانشگاه صنعتی امیرکبیر- تهران- ایران
Lorzadeh@aut.ac.ir

۲- استاد- دانشکده مهندسی برق- دانشگاه صنعتی امیرکبیر- تهران- ایران
Askarian@aut.ac.ir

۳- محقق پسا دکترا- دپارتمان تکنولوژی انرژی- دانشگاه Aalborg - دانمارک
mes@et.aau.dk

چکیده: به منظور دستیابی به تسهیم دقیق توان راکتیو مولفه اصلی و جریان های هارمونیکی میان اینورترهای رابط واحدهای تولید پراکنده[1] (DG) در ریزشبکه های جزیره ای، یک طرح کنترل سلسله مراتبی، شامل دو سطح اولیه و ثانویه بر اساس کنترل جریان چرخشی لحظه ای، در این مقاله ارائه شده است. در ابتدا، مولفه های اصلی و هارمونیک های غالب جریان خروجی هر اینورتر در سطح کنترل اولیه استخراج و به کنترلر ثانویه انتقال می یابند. سپس بر مبنای این اطلاعات، جریان های چرخشی در فرکانس های مختلف در کنترل ثانویه محاسبه و جهت تولید سیگنال های کنترلی مناسب، به سطح کنترل اولیه اعمال می شوند. نتیجتاً، این سیگنال ها پس از عبور از بلوک ها کنترلی، به عنوان ولتاژهای مرجع به کنترل کننده های ولتاژی، تزریق می شوند. در تقابل با طرح های کنترل امپدانس مجازی مرسوم، که تسهیم توان و جریان های هارمونیکی به قیمت معرفی افت ولتاژها و اغتشاش های هارمونیکی اضافی محقق می شوند، اثر کنترل پیشنهادی روی دامنه و کیفیت شکل موج ولتاژ خروجی DG ها، ناچیز است. به علاوه، روش پیشنهادی قادر به تسهیم دقیق جریان های هارمونیکی است، حتی اگر بارهای غیرخطی مستقیماً در ترمینال های واحد های DG متصل شوند. فرایند تعیین و طراحی پارامترهای سیستم کنترل به جزییات تشریح، و نتایج شبیه سازی به منظور نمایش کارایی روش کنترل پیشنهادی برای چهار واحد DG کنترل شده ی ولتاژی، فراهم شده است.

کلمات کلیدی: کنترل سلسله مراتبی، اینورتر رابط، جریان های چرخشی، ریزشبکه جزیره ای، تسهیم جریان های هارمونیکی، اینورتر کنترل شده ی ولتاژی.

تاریخ ارسال مقاله: ۱۳۹۳/۱۲/۲۳

تاریخ پذیرش مشروط مقاله: ۱۳۹۴/۰۱/۳۰

تاریخ پذیرش مقاله: ۱۳۹۴/۰۶/۲۰

نام و نشانی نویسنده‌ی مسئول: دکتر حسین عسکریان ابیانه ، ایران – تهران – خیابان حافظ – پلاک ۴۲۴ – دانشگاه صنعتی امیرکبیر – دانشکده‌ی برق

[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]

Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016

۱- مقدمه

به دلیل افزایش به کارگیری واحدهای تولید پراکنده (DG) مبتنی بر انرژی های تجدید پذیر و پیشرفت هایی در تکنولوژی الکترونیک قدرت، مفهوم ریزشبکه به عنوان روشی موثر برای شبکه های توزیع توان هوشمند آینده، مطرح شده است [۱]. از آنجا که اغلب واحدهای DG دارای مشخصات توان خروجی DC یا AC کنترل نشده هستند، لذا یک مبدل الکترونیک قدرت که عمدتاً اینورتر منبع ولتاژی (VSI) است، به عنوان یک رابط موثر برای اتصال این واحد ها به شبکه برق یا ریزشبکه ها، اتخاذ می شود. وظیفه اصلی مبدل واسط، کنترل توان اکتیو و راکتیو تزریقی توسط DG می باشد. در مقایسه با سیستم های توزیع توان سنتی، ریزشبکه می تواند در حالات متصل به شبکه اصلی یا مستقل از آن (جزیره ای) عمل کند. در نتیجه، این مفهوم می تواند یک منبع توان قابل اطمینان تری را برای بارهای حساس از طریق کنترل هماهنگ یافته میان اینورتر رابط DG ها ارائه دهد.

در وضعیت عملکرد جزیره ای، علاوه بر پشتیبانی مستقیم ولتاژ از طریق واحدهای DG موازی، بار کل مورد تقاضا در ریزشبکه همچنین بایستی به طور مناسب به نسبت توان های نامی آن ها، تسهیم شود. معمولاً به منظور دستیابی به این هدف و تنظیم ولتاژ و فرکانس ریزشبکه، اینورترهای DG کنترل شده ی ولتاژی[۲] از طریق کنترل افتی[۳] مشارکتی دامنه ولتاژ- توان راکتیو (*Q-V*) و فرکانس- توان اکتیو (*P-f*) مدیریت می شوند [۳و۲]. این مشخصات افتی می توانند به سیستم های اینورتری که امپدانس خروجی آنها سلفی می باشند، اعمال گردند [۵و۴]. روش کنترل افتی می تواند DG ها را در یک طریق غیرمتمرکز و مستقل بدون استفاده از هیچ لینک ارتباطی میان آنها و تنها با استفاده از اندازه گیری های محلی، کنترل نماید. این مشخصه، قابلیت اطمینان و قابلیتplug-and-play را برای واحدهای DG افزایش می دهد [۶]. با این حال، یک محدودیت ذاتی ناشی از مصالحه ای[۴]میان تنظیم ولتاژ خروجی و دقت تسهیم در طرح کنترل افتی مرسوم وجود دارد. در نتیجه، این محدودیت می تواند بر روی پایداری ریزشبکه و همچنین انتقال یکپارچه[۵] میان مدهای عملکردی اتصال به شبکه و جزیره ای، اثر بگذارد [۷]. اخیراً، نشان داده شده است که به منظور ارتقاء عملکرد طرح کنترل افتی و بازیابی ولتاژ و فرکانس ریزشبکه به مقدار نامی که به سبب مشخصه های کنترل توان افتی و امپدانس خروجی سیستم اینورتری، کاهش پیدا کرده اند، لینک های ارتباطی می توانند بدون هیچ تاثیری بر روی پایداری سیستم، اضافه شوند [۸و۷].

شایان ذکر است که با اتخاذ یک کنترل افتی *P-f* مناسب، تسهیم توان حقیقی همیشه دقیق می باشد، زیرا که فرکانس یک پارامتر سراسری است و در ریزشبکه هنگامی که شرایط حالت ماندگار حاصل می گردد، ثابت باقی می ماند. در مقابل، عملکرد تسهیم توان راکتیو تحت کنترل افتی*Q-V* به شدت به امپدانس های فیدرهای DG و امپدانس طرف شبکه فیلتر *LCL* متصل به اینورترهای واسط، وابسته می باشد [۴]. در سیستم توزیع واقعی، امپدانس فیدر یک واحد تولیدی می تواند به طور قابل توجهی از واحد دیگر، متفاوت باشد. از این رو، اغلب، دقت تسهیم توان راکتیو تناسبی ناشی از عدم تطابق میان امپدانس فیدرهای واحدهای DG و نرخ های مختلف توانی آنها، کاهش می یابد [۲]. به علاوه، در یک ریزشبکه با بارهای غیرخطی شدید، روش کنترل افتی مرسوم، تسهیم جریان هارمونیکی ضعیفی را به نمایش می گذارد و نمی تواند مستقیماً با مشکل چرخش جریان هارمونیکی میان واحدهای DG، مقابله کند. بنابراین، غلبه بر مسئله عدم دقت تسهیم توان راکتیو و جریان های هارمونیکی در ریزشبکه های جزیره ای کنترل شده توسط مشخصات افتی، توجه قابل ملاحظه ای را در مقالات به خود جلب کرده است.

به منظور مقابله با چالش های مذکور، عمدتاً سه رهیافت جبرانسازی برای واحدهای DG با رابط الکترونیک قدرت، پیشنهاد شده است. رهیافت اول برمبنای طرح امپدانس خروجی مجازی است [۹-۱۳و۴]. باید توجه داشت که امپدانس خروجی اینورترها، نقش مهمی را در کنترل کننده های افتی و عملکرد تسهیم توان میان آنها بازی می کنند. طرح امپدانس مجازی می تواند از طریق جبران عدم تقارن امپدانس های فیزیکی، یک مشارکت مهمی در بهبود پایداری سیستم و دقت تسهیم توان راکتیو، داشته باشد. امپدانس مجازی می تواند از طریق اصلاح مرجع ولتاژ خروجی اینورتر با استفاده از یک حلقه پیشخور جریان بار، محقق شود [۴]. بااین وجود، استفاده از این طرح کنترلی سبب می شود میان عملکرد دقت تسهیم توان و کیفیت ولتاژ خروجی DG مصالحه ای وجود داشته باشد [۴]. به علاوه، پیاده-سازی و طراحی ضعیف حلقه امپدانس مجازی، می تواند منجر به مشکلات اعوجاجی جریان DG و پایداری سیستم شود [۱۱]. در [۱۲-۹و۴]، روشهای پیشنهادی عمدتاً بر اساس فرض امپدانس فیدرهای کوچک و امپدانس های مجازی غالب در فرکانس مولفه ی اصلی پیاده سازی شده اند. اگرچه این تکنیک دارای مشخصه پیاده- سازی ساده و پایداری نسبتاً خوبی می باشد، اما در ریزشبکه های جزیره ای ضعیف با امپدانس های فیدر فیزیکی بزرگ، امپدانس های مجازی خیلی بزرگی برای کاهش خطاها در تسهیم توان راکتیو احتیاج است، که متعاقباً دینامیک های تسهیم توان و تنظیم ولتاژ خروجی ناچاراً تحت تاثیر قرار می گیرند. در [۴] همچنین برای ایجاد تسهیم جریان هارمونیکی بهتر و کاهش جریان های چرخشی میان واحدهایDG با نرخ های توانی مشابه، امپدانس هارمونیکی معادل DG از طریق اضافه شدن یک حلقه امپدانس مجازی هارمونیکی به مرجع ولتاژ DG، تنظیم شده است. با این حال، به منظور تضمین تسهیم بار هارمونیکی دقیق، علاوه بر لزوم استخراج جریان های هارمونیکی خط، پاسخ های فرکانس هارمونیکی امپدانس فیدرهای DG نیز احتیاج است، چون

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]

اندوکتانس فیدر ممکن است در فرکانس های هارمونیکی تضعیف شود [۱۳]. این بدین معنی است که فرض اندوکتانس ثابت فیدر فیزیکی در فرکانس هارمونیکی می تواند ناشی از جبران سازی زیاد، منجر به امپدانس معادل خازنیDG شود [۱۳]. به این ترتیب، عملکرد تسهیم جریان هارمونیکی، حتی اگر طرح امپدانس مجازی هارمونیکی استفاده شود، به دلیل وجود امپدانس های فیدر نامتقارن، تحت تاثیر قرار می گیرد. یک استراتژی کنترل به منظور افزایش دقت تسهیم توان راکتیو در یک ریزشبکه جزیره ای، که شامل اضافه کردن یک لینک ارتباطی به مفهوم امپدانس مجازی است، در [۱۲] پیشنهاد شده است. در این روش، لینک ارتباطی برای تنظیم امپدانس های مجازی جهت جبران نابرابری افت ولتاژ فیدرها به جای تطبیق امپدانس های فیدر، مورد استفاده قرار گرفته است. با این حال، تنظیم متغیر امپدانس مجازی در [۱۲]، در شرایط ظرفیت توانی مختلف واحدهای DG و همچنین تعمیم طرح پیشنهادی برای تسهیم جریان های هارمونیکی، به ویژه در حضور بارهای غیرخطی محلی DG، مشکل و پیچیده می باشد. در [۱۳]، امپدانس های هارمونیکی معادل واحد هایDG از طریق انتقال ولتاژ نقطه اتصال مشترک[۶] (PCC) از یک کنترل ثانویه بوسیله ی یک لینک ارتباطی با پهنای باند کم، تنظیم می شوند. با این حال در این روش به منظور دستیابی به عملکرد تسهیم جریان هارمونیکی مناسب، ولتاژهای خروجی DG ها معوجج می شوند. به علاوه، روش مطرح شده تنها برروی یک ریزشبکه جزیره ای تک فاز صحه گذاری شده و همچنین به شدت به تخمین امپدانس فیدر های DG وابسته می باشد. لذا طرح های امپدانس مجازی می توانند منجر به ایجاد افت ولتاژها و اغتشاشات ولتاژ اضافی درخروجی واحدها شوند.

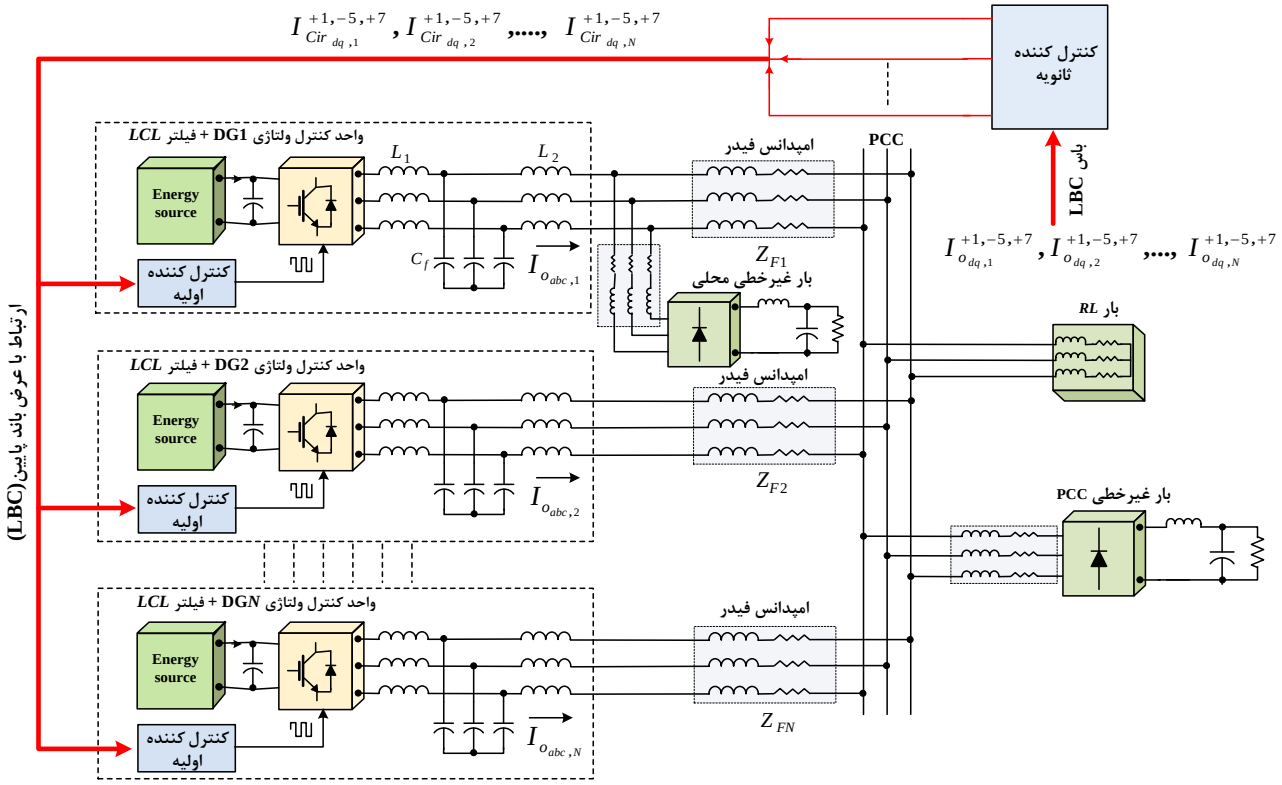
دومین روشهای کنترلی برمبنای تکنیک های کنترل افتی ترکیبی و اصلاح شده می باشند [۱۴-۱۶]. مفهوم توان اکتیو/ راکتیو مجازی و دامنه ی ولتاژ / فرکانس مجازی به ترتیب در [۱۴] و [۱۵] برای بهبود پایداری روش کنترل افتی و عملکرد ریزشبکه های جزیره-ای، پیشنهاد شده است. با این وجود، این مفاهیم می توانند به سختی به طور همزمان هم مجزاسازی توان ها و هم دقت تسهیم توان را بهبود دهند. در [۱۶]، ولتاژ خروجی هر واحد DG توسط اضافه کردن دو ترم کاهش خطای تسهیم و بازیابی ولتاژ، به منظور بهبود عملکرد تسهیم توان راکتیو، تغییر داده می شود. ترم بازیابی ولتاژ، برای جبران افت ولتاژ ایجاد شده توسط ترم کاهش خطای تسهیم، اعمال شده است. با این حال، همانطور که در [۱۲] ذکر شد، در این نوع استراتژی تنظیم ضرایب ترم ها در شرایط توان های نامی متفاوت واحدهای DG و تعمیم آن جهت تسهیم جریان های هارمونیکی، مشکل است. درنتیجه می توان دریافت که تعمیم این استراتژی ها به منظور بهبود تسهیم جریان های هارمونیکی ناشی از اضافه کردن کنترل افتی توان هارمونیکی سخت و پیچیده می باشد.

در نهایت، رهیافت سوم برمبنای تکنیک های تزریق سیگنال می باشد [۱۸و۱۷]. در [۱۷]، یک سیگنال ولتاژ هارمونیکی فرکانس بالا به مرجع ولتاژ خروجی هر واحد DG جهت کاهش خطای تسهیم توان راکتیو و بهبود دقت تسهیم جریان هارمونیکی، تزریق شده است. با اعمال این سیگنال، تسهیم توان دقیقی از طریق تنظیم امپدانس خروجی حلقه بسته هر اینورتر توسط تغییر پهنای باند حلقه کنترل ولتاژ، بدست می آید. با این حال، تزریق چنین سیگنا ل های AC منجر به اعوجاج های ولتاژ اضافی خواهد شد.همچنین یک استراتژی کنترلی براساس تخمین خطای تسهیم توان راکتیو بوسیله ی تزریق یک ترم کوپلینگ اغتشاش توان اکتیو- راکتیو گذرای کوچک در [۱۸] پیشنهاد شده است. سپس، خطاهای تسهیم توان راکتیو با استفاده از یک ترم کنترل انتگرا ل گیر حذف می شوند. با این وجود، ناشی از استفاده از روش کنترل مبتنی بر event-triggered در این طرح کنترلی، پایداری آن نمی تواند به سادگی تضمین گردد. علاوه بر این، تغییرات بار در طی فرایند جبرانسازی ممکن است منجر به کاهش دقت تسهیم توان شود [۱۲].

به طورکلی، گرچه الگوریتم های کنترلی قابل توجهی به منظور بهبود دقت تسهیم توان پیشنهاد شده است، اما یک لزومی برای توسعه یک روش سیستماتیک به منظور مقابله با چالش های تکنیک های مختلف در جهت افزایش دقت تسهیم توان راکتیو و جریان های هارمونیکی با توجه به نرخ های توانی متفاوت اینورترهای موازی و عدم تطابق امپدانس فیدر ها در یک ریزشبکه جزیره ای وجود دارد. دیگر موضوعی که به خوبی در کارهای مذکور مطالعه نشده است، اثربخشی این روش ها در کاهش جریان های چرخشی میان اینورترهای DG موازی است. در حقیقت، مادامی که چندین واحد DG با رابط الکترونیک قدرت از طریق فیدرهایی با امپدانس های نامتقارن به PCC متصل می شوند، جریان های چرخشی هارمونیکی و مولفه ی اصلی ممکن است میان آنها جاری شوند. لذا بایستی توجه داشت که کنترل جریان چرخشی برای حفظ پایداری یک ریزشبکه جزیره ای و افزایش کیفیت تسهیم بار، یک پیش شرط اساسی محسوب می شود. به علاوه، چرخش جریان ممکن است سبب اضافه بارهایی در برخی از اینورترهای موازی گردد که به نوبه خود می تواند منجر به صدمه زدن آنها شود [۴].

ازاین رو، به منظور رسیدن به دقت بالای تسهیم توان راکتیو و جریان هارمونیکی و همچنین کاهش جریان های چرخشی میان واحدهای DG موازی در ریزشبکه های جزیره ای، این مقاله یک طرح کنترل سلسله مراتبی جدیدی شامل سطوح کنترل اولیه و ثانویه پیشنهاد می دهد. در طرح کنترل پیشنهادی، ابتدا مولفه های اصلی و هارمونیک های غالب جریان خروجی هر اینورتر در سطح کنترل اولیه استخراج و به کنترلر ثانویه انتقال می یابند. سپس بر مبنای این اطلاعات، جریان های چرخشی در فرکانس های مختلف در کنترل

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016



شکل (۱): طرح کنترل سلسله مراتبی پیشنهادی برای یک ریزشبکه ی جزیره ای سه فاز

ثانویه محاسبه و جهت تولید سیگنال های کنترلی مناسب، به سطح کنترل اولیه اعمال می شوند. نتیجتاً، این سیگنال ها پس از عبور از بلوک ها کنترلی، به عنوان ولتاژهای مرجع به کنترل کننده های ولتاژی، تزریق می شوند. مزیت برجسته روش کنترل پیشنهادی در مقایسه با تکنیک های امپدانس مجازی مرسوم این است که کیفیت شکل موج ولتاژ خروجی واحدهای DG به طور قابل توجهی توسط حلقه های تسهیم توان پیشنهادی، تحت تاثیرقرار نمی گیرند، چون این حلقه های جبران سازی به جای قرار گرفتن در مسیر جریان های بار، در مسیر فیدبک جریان های چرخشی هارمونیکی و مولفه اصلی قرار گرفته اند. در نتیجه این تکنیک منجر به افت ولتاژ های اضافی و اعوجاج های هارمونیکی ولتاژ قابل توجهی ناشی از جریان های بارهای خطی و غیرخطی بزرگ نمی شوند. علاوه بر این، با اعمال استراتژی جبران ساز پیشنهادی، تسهیم توان راکتیو و جریان های هارمونیکی مناسبی می تواند حاصل شود، حتی اگر بار غیرخطی در خروجی واحد های DG به طور محلی قرار گرفته باشد. همچنین نشان داده شده است که با قطع لینک های ارتباطی با واحدهای DG، سیستم کنترل اولیه می تواند بدون ناپایداری به کار خود ادامه دهد.

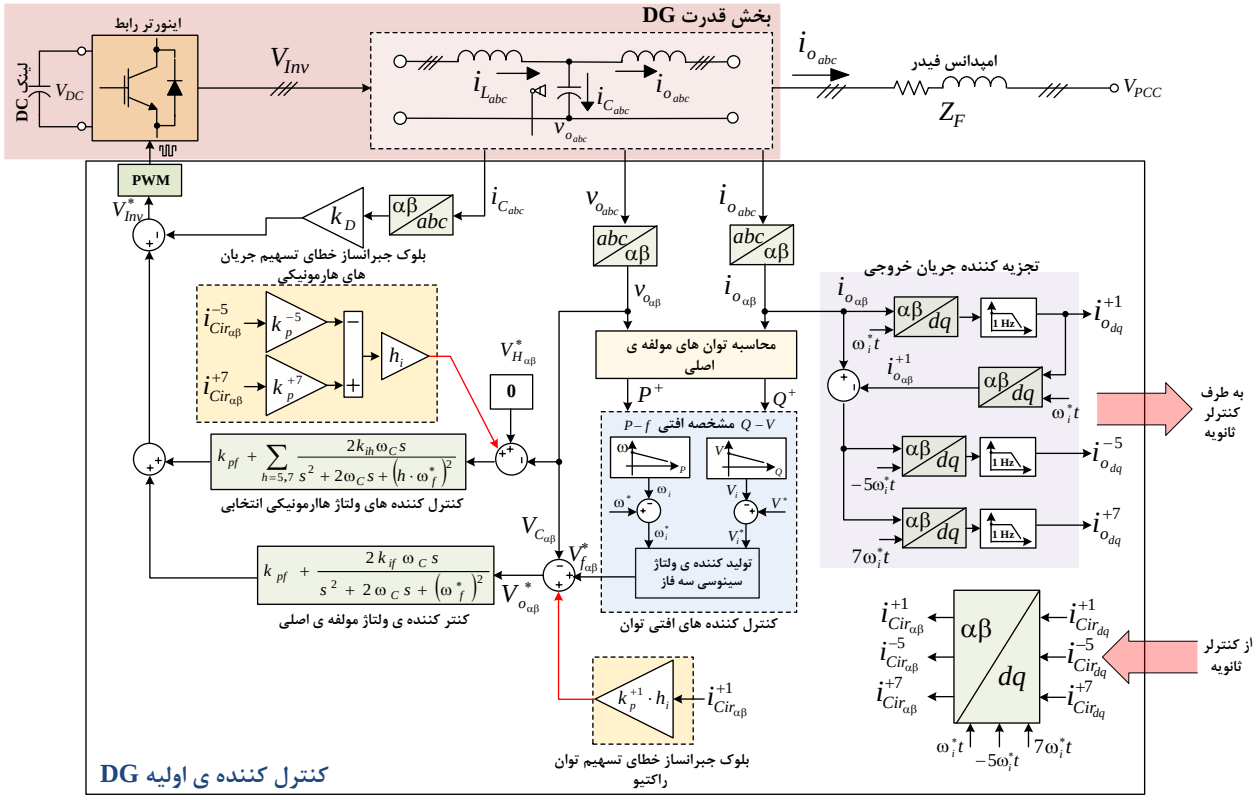
ادامه این مقاله به صورت زیر سازماندهی می شود. ساختار طرح کنترل سلسله مراتبی پیشنهادی در بخش ۲ توضیح داده می شود. جزییات ساختار و طراحی کنترل کننده های درونی و بیرونی سطح کنترل اولیه DG در بخش ۳ بحث می گردد. بخش ۴ به استراتژی جبران سازی خطاهای تسهیم توان راکتیو و جریان های هارمونیکی پیشنهادی اختصاص داده شده است. نتایج شبیه سازی در بخش ۵ ارائه شده است. سرانجام، مقاله در بخش ۶ نتیجه گیری می شود.

۲- طرح کنترل سلسله مراتبی پیشنهادی

شکل ۱ به کارگیری طرح کنترل سلسله مراتبی پیشنهادی برای یک ریزشبکه جزیره ای سه فاز، که N واحد DG سه فاز با رابط اینورتری از طریق فیلترهای LCL و امپدانس های فیدر Z_{Fi} به باس PCC متصل شده اند را نشان می دهد. شایان ذکر است که مادامی که چندین VSI به صورت موازی عمل می کنند، فیلتر LCL عمدتاً به فیلتر LC ترجیح داده می شود [۱۹]. توجه شود، برای واحدهای DG کنترل ولتاژی با کنترل ولتاژ خازن فیلتر، اندوکتانس های فیلتر طرف شبکه به عنوان بخشی از امپدانس های فیدر در نظر گرفته می شوند. علاوه بر این، همانگونه که از شکل ۱ مشخص است سیستم ریزشبکه شامل هم بارهای خطی و هم غیرخطی می باشند که در باس AC (PCC) به صورت مشترک و در ترمینال خروجی DG به صورت محلی در نظر گرفته شده اند. برای هر واحد DG، توان مورد نیاز توسط ژنراتورهای توان و / یا سیستم های ذخیره ساز انرژی تأمین می شود. در سیستم ریزشبکه فرض شده است که لینک های DC واحدهای DG به صورت مجزا کنترل و ثابت نگه داشته می شوند.

طرح کنترل سلسله مراتبی شامل کنترل کننده های اولیه و ثانویه می باشد. سطح کنترل ثانویه یک کنترلر مرکزی است که ابتدا جریان های خروجی لحظه ای همه واحدهای DG را به وسیله یک

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]



شکل (۲): بلوک دیاگرام استراتژی سیستم کنترل اولیه DG

لینک ارتباطی با عرض باند پایین[۷] (LBC) دریافت می کند. پس از آن سطح کنترل ثانویه، جریان های چرخشی لحظه ای متناظر با مولفه های اصلی و هارمونیک های غالب را محاسبه و به کنترل کننده های اولیه همه واحدهای DG، به منظور دستیابی به تسهیم توان راکتیو و جریان های هارمونیکی دقیق و همچنین کاهش جریان چرخشی میان واحدها، ارسال می کند.

درشکل ۱ زیرنویس های "+7" "-5," "+1," به ترتیب نمایش دهنده توالی مثبت و مولفه های هارمونیکی غالب، یعنی توالی منفی هارمونیک پنجم و توالی مثبت هارمونیک هفتم می باشند. پهنای باند ارتباطی کم با هدف اجتناب از وابستگی عملکرد سیستم کنترل به وجود عرض باند بالا (که می تواند قابلیت اطمینان سیستم را کاهش دهد) صورت گرفته است [۲۰]. از طرفی دیگر LBC می تواند در هزینه نسبتاً پایینی فراهم گردد. به منظور اطمینان از کافی بودن عرض باند پایین، بایستی داده های منتقل شده شامل سیگنال های تقریباً DC باشند. لذا، در ابتدا مولفه های جریان اصلی و هارمونیک های انتخابی جریان خروجی واحدها در قاب مرجع سنکرون (dq) استخراج شده و سپس به کنترل کننده ثانویه ارسال می شوند.

۳- سیستم کنترل اولیه DG

شکل ۲ ساختار کنترل اولیه پیشنهادی برای هر واحد DG را نشان می دهد که شامل کنترل کننده های ولتاژ مولفه اصلی و هارمونیک های انتخابی به عنوان حلقه های درونی، کنترل کننده های افتی توان اکتیو و راکتیو به عنوان حلقه های بیرونی، و حلقه های جبران ساز خطای تسهیم توان راکتیو و جریان های هارمونیکی می باشد. به علاوه، آن همچنین شامل یک بلوک تجزیه کننده جریان خروجی است که سیگنال های جریان مناسبی را برای سطح کنترل ثانویه فراهم می نماید. عملکرد حلقه های جبران سازی در بخش بعد بحث خواهد شد. همانطور که در شکل ۲ دیده می شود، سیستم کنترل اولیه در قاب مرجع ساکن ($\alpha\beta$) طراحی و پیاده سازی می شود. ماتریس های تبدیل کلارک[۸] برای تبدیلات در این قاب مرجع را می توان در [۲۰] یافت.

کنترل کننده های افتی توان، مقادیر مرجع دامنه و فرکانس زاویه ای ولتاژ خروجی DG ها را با توجه به مد عملکردی ریزشبکه تعیین می کنند. توجه شود که چون ایده اصلی در روش کنترل افتی از آنالیز حالت ماندگار تئوری شارش توان ناشی شده است، دینامیک-های حلقه کنترل توان بایستی به اندازه کافی نسبت به دینامیک های حلقه ردیابی ولتاژ DG کندتر باشند [۱۱]. همچنین، به منظور تضمین عملکرد پایدار واحدهای DG، ماکزیمم توان اکتیو و راکتیو تحویلی به شبکه بایستی همیشه بزرگتر از تقاضا های توان خروجی واقعی باشند [۲]. با توجه به این که طراحی کنترل کننده های افتی توان و محاسبه توان های مولفه ی اصلی به قدر کافی در مراجع [۲۱-۲۳ , ۴-۷] مطالعه شده است، لذا از بحث مجدد آن خودداری می شود. در نتیجه، با دانستن دامنه و فرکانس زاویه ی ولتاژ مرجع، ولتاژ مرجع سینوسی

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016

می تواند به آسانی همانند آن چیزی که در شکل ۲ نشان داده شده است از طریق تولید کننده مرجع سه فاز بدست آید.

بایستی توجه داشت که به منظور تسهیم تقاضای بار مولفه اصلی به نسبت ظرفیت های نامی DG ها، ضرایب افتی کنترل کننده های توان بایستی به نسبت معکوس با ظرفیت های توانی آن ها انتخاب شوند [5,16]. بنابراین این قیود به صورت زیر قابل بیان هستند:

$$m_{P,1} \cdot P_{rated,1} = m_{P,2} \cdot P_{rated,2} = \cdots = m_{P,N} \cdot P_{rated,N} \quad (۱)$$

$$n_{Q,1} \cdot Q_{rated,1} = n_{Q,2} \cdot Q_{rated,2} = \cdots = n_{Q,N} \cdot Q_{rated,N} \quad (۲)$$

که در این روابط $P_{rated,1}$ تا $P_{rated,N}$ و $Q_{rated,1}$ تا $Q_{rated,N}$ به ترتیب توان اکتیو و راکتیو نامی واحد های DG 1 تا N می باشند. با ارضا شدن قیود بالا، توان اکتیو می تواند به طور دقیقی در حالت ماندگار تسهیم شود [۵]. با این حال همانطور که پیش از این ذکر شد، دقت تسهیم توان راکتیو توسط عدم تطابق امپدانس های فیدر ها تحت تاثیر قرار می گیرد [۱۶و۵]. علاوه بر این بایستی دوباره توجه داشت که در یک ریزشبکه جزیره ای با چندین واحد DG و بارهای غیرخطی شدید، یک تسهیم غیردقیق جریان های هارمونیکی بار با توجه به امپدانس های هارمونیکی معادل نامتقارن، منجر به عبور جریان های چرخشی هارمونیکی میان واحد های DG می شود. به منظور مقابله با این مسئله و برای جبران سازی افت ولتاژ های هارمونیکی در شرایط ظرفیت نامی مختلفِ DG ها، امپدانس معادل هارمونیکی DG ها می توانند از طریق طراحی و پیاده سازی امپدانس هارمونیکی مجازی سری منفی به نسبت عکس با ظرفیت DG ها، تنظیم گردند. با این وجود، به منظور پیاده سازی و تنظیم امپدانس هارمونیکی مجازی سری، علاوه بر لزوم استخراج جریان های هارمونیکی خروجی در مراتب هارمونیکی انتخابی، به دانش قبلی از پاسخ های فرکانس هارمونیکی امپدانس فیدر احتیاج است. از این رو در پاسخ به مشکلات مذکور به واسطه ی اثرات امپدانس های فیدر نامتقارن برحسب توان های نامی DG ها، در این مقاله یک طرح کنترل سلسله مراتبی برمبنای کنترل جریان های چرخشی مولفه ی اصلی و هارمونیکی انتخابی ارائه می شود، که در بخش بعدی توضیح داده خواهد شد.

۱-۳- طراحی کنترل کننده های ولتاژ مولفه ی اصلی و هارمونیکی

به منظور تضمین ردیابی دقیق ولتاژ، یک روش کنترل ولتاژ بر مبنای کنترل مستقل مولفه های اصلی و هارمونیکی ولتاژ در این مقاله محقق می شود. همانطور که در شکل ۲ واضح است، به منظور جلوگیری از تداخلات میان حلقه های جبران سازی خطای تسهیم جریان هارمونیکی و توان راکتیو، ساختار کنترلر دو حلقه ای ولتاژ و جریان پشت سرهم متداول [۲۰] در سیستم کنترل پیشنهادی به کار گرفته نمی شود. علاوه بر این، چون شارش های توان خروجی DG مبتنی بر کنترل کننده های افتی از طریق تنظیم مولفه ی اصلی ولتاژ خازن فیلتر بدست می آیند، بنابراین کنترل این مولفه می تواند تنها توسط کنترلر تناسبی- رزونانسی[۹] (PR) مولفه ی اصلی ($G_f(s)$) حاصل شود. ضمناً به منظور فراهم ساختن جبران سازی هارمونیکی بیشتر ولتاژ خازن ناشی از بارهای غیرخطی شدید، کنترل کننده های PR هارمونیکی انتخابی ($G_h(s)$) همچنین در نظر گرفته می شوند. بر این اساس، کنترلرهای مولفه اصلی و هارمونیکی انتخابی PR به ترتیب به صورت زیر مشخص می شوند:

$$G_f(s) = k_{pf} + \frac{2k_{if}\omega_C s}{s^2 + 2\omega_C s + \omega_f^2} \quad (۳)$$

$$G_h(s) = k_{ph} + \sum_{h=5,7} \frac{2k_{ih}\omega_C s}{s^2 + 2\omega_C s + (h\omega_f)^2} \quad (۴)$$

در این روابط k_{pf} و k_{ph} به ترتیب ضرایب تناسبی مولفه های اصلی و هارمونیکی و k_{if} و k_{ih} ضرایب رزونانسی در مولفه های اصلی و هارمونیکی کنترل کننده ی ولتاژ می باشند. همچنین ω_C فرکانس قطع کنترل کننده ولتاژ است. ω_f نیز فرکانس زاویه ای مولفه اصلی می باشد که توسط کنترل کننده ی افتی توان به صورت تطبیقی و بر اساس تغییرات فرکانس ناشی از تغییرات بار تولید می شود.

به سادگی می توان دریافت که این روش کنترل ولتاژی نسبت به ساختار کنترلر دو حلقه ای پشت سرهم متداول، ناشی از عدم وجود تداخل میان عملکرد جبران سازی هارمونیکی و وظیفه ی اصلی واحد DG و همچنین از لحاظ تنظیم پارامترهای کنترلی، از انعطاف پذیری بیشتری برخوردار می باشد. چون هدف کنترل ولتاژ در این مقاله حذف کردن اعوجاج های خازن فیلتر جهت ردیابی دقیق مرجع ولتاژ اصلی ($V^*_{ref_{\alpha\beta}}$) می باشد، بنابراین ولتاژ مرجع هارمونیکی ($V^*_{H_{\alpha\beta}}$) به مقدار صفر تنظیم می شود. همانطور که در شکل ۲ دیده می شود، یک حلقه کنترل تناسبی ساده K_D به منظور بهبود عملکرد میرایی و دینامیکی سیستم DG در نظر گرفته شده است [۲۴]. در این حالت، یا جریان سلف طرف اینورتر و یا جریان خازن فیلتر می تواند به عنوان ترم فیدبک کنترل میرایی استفاده شود. در [۲۵] مشخص شده است که فیدبک جریان خازن فیلتر عملکرد میرایی بهتری را برای رزونانس ذاتی فیلتر LCL فراهم می نماید. در نتیجه، سیگنال مرجع ولتاژ PWM می تواند به صورت رابطه زیر تعیین شود:

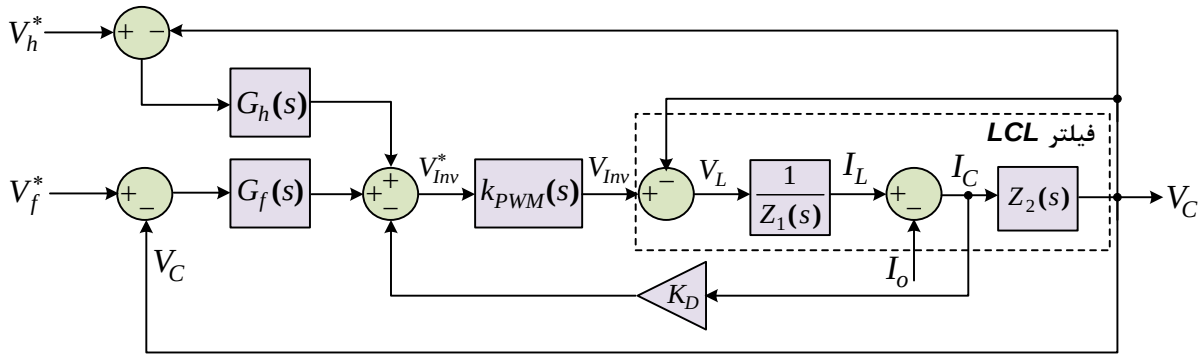
$$V^*_{Inv}(s) = G_f(s)\cdot\left(V^*_{ref} - V_C\right) + G_h(s)\cdot(0 - V_C) - K_D \cdot I_C \quad (۵)$$

بر این اساس مشخص است که سیستم سه فاز می تواند به دو سیستم تک فاز مستقل بر مبنای قاعده ی تبدیل مختصات $abc/\alpha\beta$ مدل شود [۲]. لذا بلوک دیاگرام ساختار کنترل حلقه بسته می تواند به صورت شکل ۳ ساده شود. Z_1و Z_2 امپدانس های فیلتر خروجی و k_{PWM} گین و تاخیر PWM اینورتر می باشند که به ترتیب به صورت روابط زیر بیان می شوند:

$$Z_1(s) = L_1 s + R_1 \quad (۶)$$

[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]



شکل (۳): بلوک دیاگرام سیستم کنترل حلقه بسته DG

$$Z_2(s) = \frac{1}{sC_f} \quad (۷)$$

$$k_{PWM}(s) = \frac{1}{1+1.5T_s s} \quad (۸)$$

که T_s زمان نمونه برداری می باشد. براساس شکل ۳ عملکرد حلقه بسته ی سیستم کنترل DG می تواند مانند مدار معادل تونن به صورت زیر بدست آید:

$$V_C(s) = G_{CL-f}(s)\cdot V_f^*(s) + G_{CL-h}(s)\cdot V_h^*(s) - Z_o(s)\cdot I_o(s) \quad (۹)$$

که $G_{CL-f}(s)$ و $G_{CL-h}(s)$ به ترتیب توابع انتقال حلقه بسته ی مراجع ولتاژ مولفه اصلی و هارمونیکی می باشند. به علاوه $Z_o(s)$ امپدانس خروجی معادل حلقه بسته سیستم کنترل را نشان می دهد. به منظور طراحی پارامترهای سیستم کنترل در فرکانس اصلی و هارمونیکی غالب بر مبنای دینامیک های حلقه بسته سیستم، تئوری میسون[۱۰] اعمال می شود. در نتیجه از شکل ۳ توابع انتقال حلقه بسته و امپدانس خروجی معادل به صورت روابط های (۱۰)، (۱۱)، و (۱۲)، استخراج می گردند.

شکل ۴ نمودار های بد[۱۱] گین های ردیابی ولتاژ مرجع مولفه ی اصلی و هارمونیکی حلقه بسته را با استفاده از مقادیر لیست شده در جدول ۱ برای پارامترهای سیستم کنترل و بخش قدرت نمایش می دهد. همانطور که از شکل ۴(الف) دیده می شود، گین و زاویه فاز در فرکانس اصلی به ترتیب یک و صفر می باشند. همچنین، مولفه-های هارمونیکی غالب دارای گین تقریباً صفر می باشند. شکل ۵ نیز نمودار دامنه ی امپدانس خروجی معادل حلقه بسته اینورتر DG را نشان می دهد. همانطور که از شکل ۵ مشخص است، مقدار دامنه های امپدانس خروجی در فرکانس های اصلی و هارمونیک های غالب تقریباً صفر می باشند. بنابراین ردیابی دقیق مرجع ولتاژ اصلی بدون داشتن هیچ تداخلی با حلقه ردیابی مرجع ولتاژ هارمونیکی، تضمین می گردد. توصیف های مشابهی می توان برای نمودارهای بد مربوط به ردیابی ولتاژ مرجع هارمونیکی حلقه بسته بر اساس شکل ۴(ب) بیان نمود.

۲-۳- تجزیه کننده ی جریان خروجی

همانطور که از شکل ۲ مشخص است، استخراج مولفه های اصلی و هارمونیکی جریان خروجی هر اینورتر به منظور ارسال سیگنال های کنترلی مناسب به کنترلر ثانویه از اهمیت زیادی برخوردار است. انواع مختلف روش های تجزیه سیگنال هارمونیکی [۲۶] مطرح شده است، اما آشکارسازی مبتنی بر قاب مرجع سنکرون هنوز به عنوان یکی از بهترین را حل ها به ویژه در سیستم های کنترل مبتنی بر لینک ارتباطی، در نظر گرفته می شود[۲۷]. همانطور که از شکل ۲ دیده می شود، تجزیه کننده ی جریان خروجی در هر مولفه ی فرکانسی به آسانی توسط تبدیل پارک [۱۲]و مجموعه ای فیلتر پایین گذر مرتبه اول (LPF) با فرکانس قطع ۱ هرتز محقق می شود.

۴- استراتژی جبران سازی خطاهای تسهیم توان راکتیو و جریان های هارمونیکی

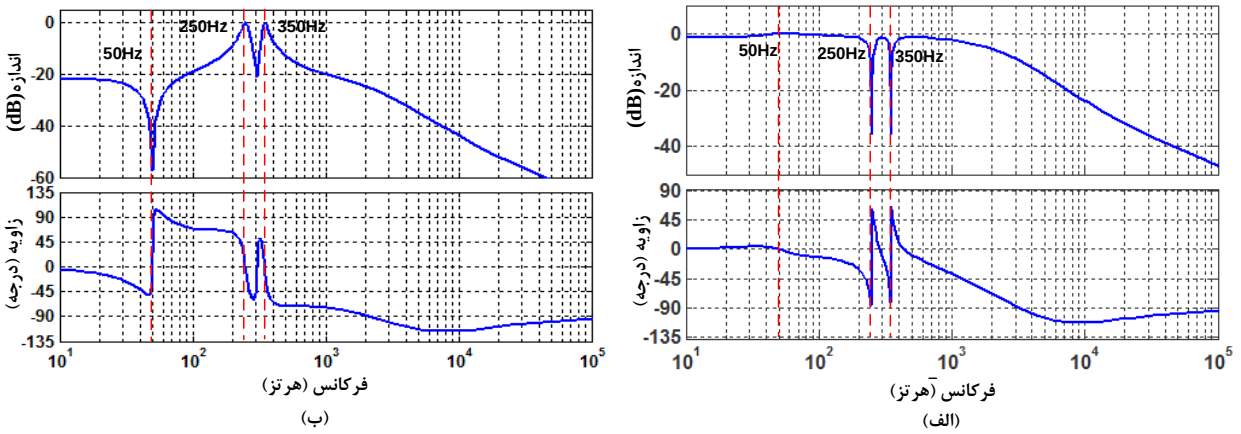
هدف از این بخش توصیف روش جبران سازی پیشنهادی است که می تواند خطا های تسهیم توان راکتیو و جریان هارمونیکی را بدون دانشی از توپولوژی ریزشبکه مانند مقادیر امپدانس های فیدر و شرایط بارگذاری، حذف نماید. این مشخصه برای عملکرد "Plug-and-Play" بارها و واحدهای DG در کاربردهای ریزشبکه خیلی مهم و حیاتی است. در ابتدا به منظور فهم قاعده ی حلقه های جبران سازی پیشنهادی برای خطاهای تسهیم، مفهوم جریان چرخشی میان اینورترهای موازی توصیف می شود.

$$G_{CL-f}(s) = \left.\frac{V_C}{V_f^*}\right|_{I_o(s)=V_h^*(s)=0} = \frac{G_f(s)\cdot k_{PWM}(s)\cdot Z_2(s)}{k_{PWM}(s)Z_2(s)\cdot(G_f(s)+G_h(s)) + k_{PWM}(s)\cdot K_D + Z_1(s) + Z_2(s)} \quad (۱۰)$$

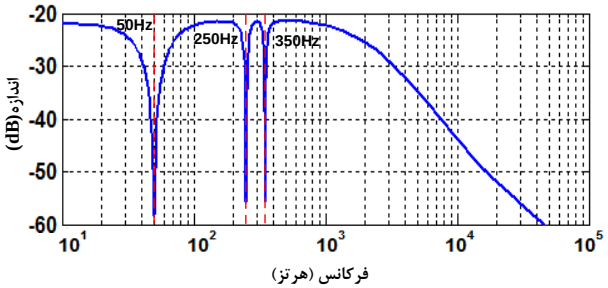
$$G_{CL-h}(s) = \left.\frac{V_C}{V_h^*}\right|_{I_o(s)=V_f^*(s)=0} = \frac{G_h(s)\cdot k_{PWM}(s)\cdot Z_2(s)}{k_{PWM}(s)Z_2(s)\cdot(G_f(s)+G_h(s)) + k_{PWM}(s)\cdot K_D + Z_1(s) + Z_2(s)} \quad (۱۱)$$

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016

$$Z_o(s)=\frac{V_C}{-I_o(s)}\Bigg|_{V_f^*(s)=V_h^*(s)=0}=\frac{Z_2(s)}{k_{PWM}(s)Z_2(s)\cdot(G_f(s)+G_h(s))+k_{PWM}(s)\cdot K_D+Z_1(s)+Z_2(s)} \qquad (۱۲)$$



شکل (۴): نمودارهای بد توابع انتقال حلقه بسته ردیابی ولتاژ. (الف) تابع انتقال مولفه اصلی $G_{CL\text{-}f}(s)$. (ب) تابع انتقال هارمونیک های غالب $G_{CL\text{-}h}(s)$



شکل (۵): نمودار اندازه امپدانس خروجی معادل حلقه بسته اینورتر DG

۴-۱- آنالیز جریان چرخشی

باید دانست که ناشی از تلرانس قطعات، الگوی سوییچینگ اینورترها متفاوت می باشند. در نتیجه، بر این اساس، جریان های چرخشی به طور اتوماتیکی میان چندین اینورتر DG موازی با لینک های DC مجزا تولید می شوند [۲۸]. به علاوه، امپدانس های فیدر نامتقارن نیز منجر به افزایش جریان های چرخشی می شوند که به نوبه خود سبب تسهیم بار نامتعادل می شود. جریان چرخشی هر فاز اینورتر سه فاز را می توان به صورت اختلاف میان جریان خروجی واقعی و جریان بار اختصاص یافته بیان نمود، که توسط [۲۸] به صورت زیر تعریف شده است:

$$I_{Cir_k,j}=I_{k,j}-i_{ok,j}=h_j\cdot\sum_{m=1}^{N}I_{ok,m}-i_{ok,j},\quad k\in\{a,b,c\};\quad j\in\{1,2,....,N\}\ ;\ \sum_{m=1}^{N}h_m=1 \qquad (۱۳)$$

در رابطه ی فوق $I_{Cir_k,\ j}$جریان چرخشی اینورتر jام و k نشان دهنده- ی فاز اینورتر می باشند. $i_{ok,\ j}$، $I_{ok,\ j}$و h_j به ترتیب جریان خروجی واقعی، جریان بار اختصاص داده شده و فاکتور توزیع بار متناسب با توان نامی واحدهای DG می باشند. با فرض اینکه توان نامی DG_j وبارگذاری کل توان واحدهای DG به ترتیب S_j و S_T باشند، فاکتور توزیع بار به صورت زیر تعریف می شود:

$$h_j=\frac{S_j}{S_T}=\frac{S_j}{\sum_{m=1}^{N}S_m} \qquad (۱۴)$$

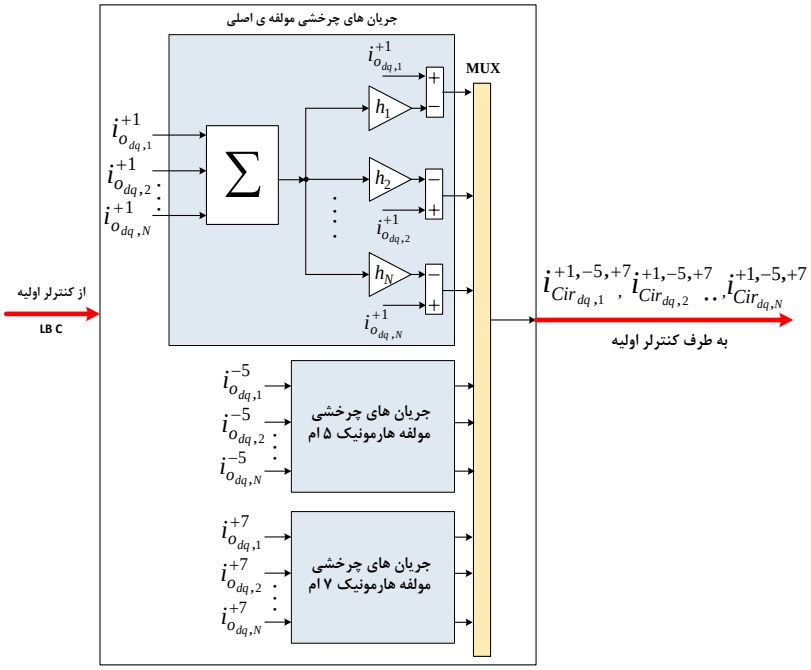
۴-۲- کنترل کننده ثانویه

بلوک دیاگرام کنترلر ثانویه در شکل ۶ نشان داده شده است. همانطور که از شکل ملاحظه می شود، در ابتدا مولفه های جریان ها خروجی واحدهای DG از کنترلر اولیه از طریق یک لینک LBC دریافت می گردند. پس از آن، برطبق اطلاعات دریافتی و بر مبنای روابط (۱۳) و (۱۴)، جریان های چرخشی لحظه ای مولفه ی اصلی و هارمونیک های غالب محاسبه می شوند و به سطح کنترل اولیه هر واحد DG، به منظور حذف خطاهای تسهیم توان راکتیو و جریان های هارمونیکی، فرستاده می شوند. جزییات محاسبه مولفه های جریان های چرخشی در فرکانس های مختلف در شکل ۶ فراهم شده است.

۴-۳- حلقه های جبران سازی خطاهای تسهیم در سطح کنترل اولیه

همانطور که در شکل ۲ مشاهده می شود، جریان های چرخشی مولفه اصلی و هارمونیک های غالب با استفاده از کنترل کننده ثانویه در قاب dq تولید می شوند، سپس با تبدیل به قاب مرجع ساکن $(\alpha\beta)$ ، به بلوک های جبران سازی خطای تسهیم هر کنترل کننده اولیه DG

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]



شکل (۶): بلوک دیاگرام سیستم کنترل ثانویه

اعمال می شوند. پس از آن به منظور جبران سازی خطاهای تسهیم یک مجموعه کنترل کننده های تناسبی (P) برای جریان های چرخشی مولفه های اصلی و هارمونیکی غالب در نظرگرفته می شود. این کنترل کننده های تناسبی می توانند همچنین به عنوان جبران گر های جریان های چرخشی مانند مقاومت های مجازی [۲۹] محسوب شوند. با حاصلضرب خروجی کنترل کننده های تناسبی توسط فاکتورهای متناظر توزیع بار، میزان تلاشی را که هر DG بایستی بر اساس ظرفیت نامی خود برای جبران سازی خطاهای تسهیم توان راکتیو و جریان های هارمونیکی انجام دهد، تنظیم می شود. توجه به این نکته مهم است که به منظور داشتن عملکرد صحیح حلقه جبران خطای تسهیم هارمونیکی، خروجی کنترلر تناسبی مربوط به مرتبه هارمونیک ۵ ام بایستی با توجه به چرخش این مولفه در توالی منفی، با یک علامت منفی اعمال گردد. زیرا در غیر اینصورت حاصلضرب مولفه ی جریان چرخشی توالی ۵ ام با ضریب تناسبی (همانند مقاومت مجازی) سبب ایجاد افت ولتاژی می شود که نه تنها باعث کاهش جریان چرخشی هارمونیک مرتبه ۵ ام می شود بلکه با کاهش امپدانس چرخشی معادل [۲۹] در این توالی، منجر به افزایش جریان چرخشی و نیز ناپایداری سیستم می گردد. سرانجام سیگنال-های جبران ساز خطاهای تسهیم توان راکتیو و جریان های هارمونیکی به طور مستقل به ترتیب به عنوان مراجع ولتاژ مولفه اصلی و هارمونیکی به سیستم کنترل ولتاژ اضافه می شوند. با اصلاح این مراجع ولتاژی، تسهیم توان راکتیو و جریان های هارمونیکی دقیقی می تواند به طور تناسبی حاصل گردد. بایستی توجه داشت که برخلاف طرح های امپدانس مجازی، اثر استراتژی کنترل پیشنهادی روی کیفیت شکل موج و دامنه ولتاژ DG ها به علت اینکه حلقه های جبران سازی خطای تسهیم در مسیرهای فیدبک جریان های چرخشی مولفه های اصلی و هارمونیکی به جای جریان های بارهای خطی و غیرخطی بزرگ اعمال می شود، ناچیز است.

۵- نتایج شبیه سازی

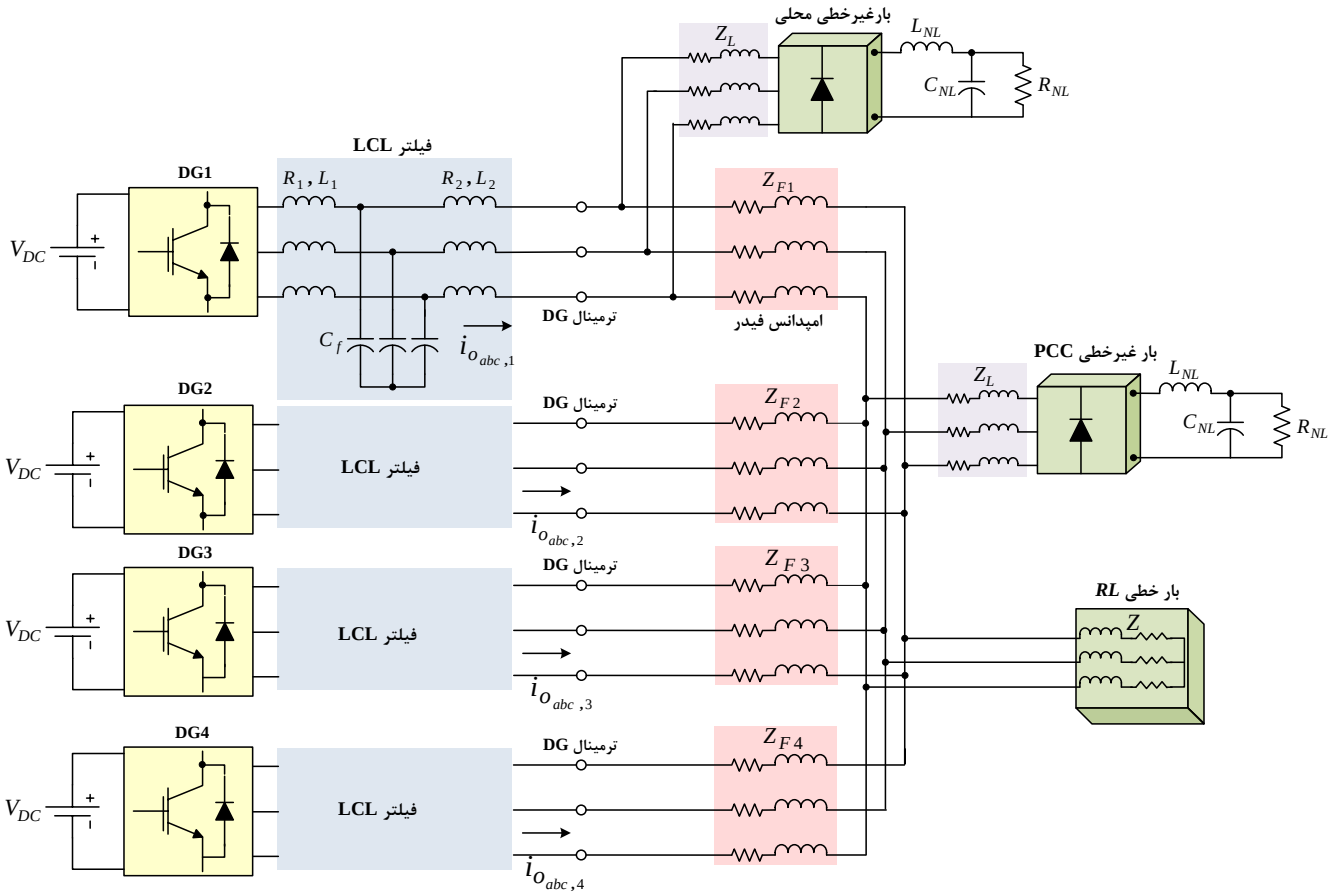
به منظور تأیید صحت عملکرد روش کنترل پیشنهادی، یک ریزشبکه جزیره ای ۳ فاز به عنوان سیستم مورد مطالعه جهت شبیه سازی در نظر گرفته می شود. همانطور که در شکل ۷ نشان داده شده است، ریزشبکه مورد مطالعه شامل ۴ واحد DG کنترل شده ی ولتاژی با فیلترهای خروجی LCL و ظرفیت های نامی مختلف می باشد. ظرفیت نامی DG ها به صورت $S_{o1} = S_{o2} = 2S_{o3} = 2S_{o4}$ در نظر گرفته شده است. ولتاژ و فرکانس نامی ریزشبکه به ترتیب ۲۱۰V rms ولتاژ فاز) و ۵۰ هرتز می باشد. فرکانس کلیدزنی اینورتر DG ها برابر ۱۰کیلو هرتزاست. به منظور نمایش اثربخشی کنترل پیشنهادی در حالت کلی، دو نوع بار گذاری محلی و مشترک در سیستم تحت مطالعه در نظر گرفته شده است. یک یکسوساز دیودی تمام موج سه فاز به عنوان بار غیرخطی در نظر گرفته می شود. همچنین، یک بار خطی با اتصال ستاره (امپدانس هر فاز Z_i) نیز به شین بار متصل است. پارامترهای بخش قدرت و سیستم کنترل در جدول ۱ ارائه شده است. همانطور که در جدول ۱ دیده می شود، امپدانس های خط توزیع DG ها طوری در نظر گرفته شده اند تا یک ریزشبکه نامتقارن حاصل شود. شبیه سازی در محیط MATLAB/Simulink با استفاده از جعبه ابزار SimPowerSystems انجام گرفته است. چهار گام شبیه سازی به صورت زیر در نظر گرفته می شوند:

- **گام اول ($0s \le t \le 2s$)**

[Downloaded from jiaeee.com on 2026-11-13]
[DOR: 20.1001.1.26765810.1395.13.3.7.5]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016

جدول (۱): پارامترهای سیستم های کنترلی و بخش قدرت

پارامتر سیستم قدرت	مقادیر
فیلتر *LCL*	R_1= ۰,۱ Ω, L_1=۱,۸ mH, C_f =۲۷ μF, R_2 = ۰,۱ Ω, L_2=۱,۸ mH
ولتاژ لینک DC	V_{DC} = ۶۵۰ V
امپدانس فیدر DG	Z_{F1}= ۰,۲Ω + j۱,۱۳Ω, Z_{F2}= ۰,۳Ω + j۱,۶۹Ω, Z_{F3}= ۰,۱ Ω + j ۰,۵۶۶ Ω
امپدانس خط رابط بارهای غیرخطی	Z_L= ۰,۱ Ω + j ۰,۵۶۶ Ω
بار غیرخطی	C_{NL} = ۲۳۵ μF, L_{NL} = ۰,۸۴ μH, R_{NL1} = ۲۰۰Ω (۰ ≤ t ≤ ۴s), R_{NL2} = ۱۰۰ Ω(۴s ≤ t ≤ ۶s)
بارخطی	Z_1 = ۵۰Ω + j۹,۴۳ Ω (۰ ≤ t ≤ ۴s), Z_2 = ۳۰ Ω + j۳,۱۴ Ω (۴s ≤ t ≤ ۶s)
پارامترهای کنترل کننده های ولتاژی و توان	**مقادیر**
$m_{P3} = 2m_{P1} = 2m_{P2}$ $n_{Q3}=2n_{Q1}= 2n_{Q2}$	۴ × ۱۰$^{-۵}$, ۰,۲
k_{pf}, k_{if}, ω_C	۱۰, ۱۰۰۰, ۲
k_{ph}, k_{i5}, k_{i7}	۱۰, ۶۰۰, ۸۰۰
پارامترهای کنترلی جبران ساز های خطای تسهیم توان راکتیو و جریان های هارمونیکی	**مقادیر**
k_P^{+1}, k_P^{-5}, k_P^{+7}	۵۰, ۱۰۰,۱۰۰



شکل (۷): پیکربندی ریزشبکه ی شبیه سازی شده.

[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]

DGها تنها تحت کنترل کننده های ولتاژی و توان افتی کار می کنند و کنترل کننده ها برای جبران سازی خطای تسهیم توان راکتیو و جریان های هارمونیکی فعال نیستند

- **گام دوم ($۲s \leq t \leq ۴s$)**

طرح کنترل سلسله مراتبی برای تسهیم توان راکتیو و جریان های هارمونیکی فعال می شود.

- **گام سوم ($۴s \leq t \leq ۶s$)**

تغییرات بارگذاری اعمال می شود.

- **گام چهارم ($۶s \leq t \leq ۱۰s$)**

بررسی اثر قطع لینک ارتباطی DG3 ($۶s \leq t \leq ۸s$) و اثر قطع لینک های ارتباطی تمام واحدهای DG ($۸s \leq t \leq ۱۰s$).

۵-۱- گام اول ($۰s \leq t \leq ۲s$)

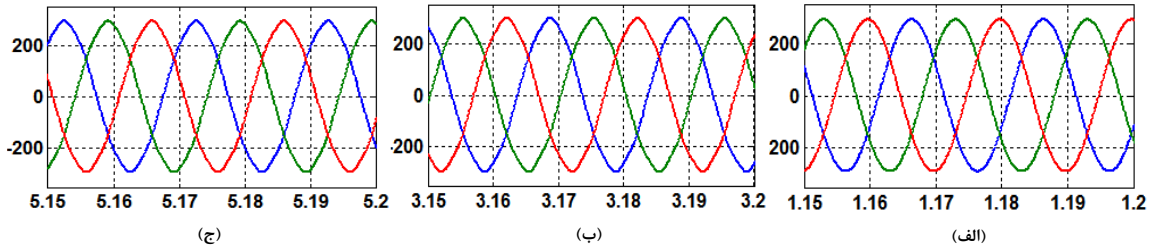
همانطور که در شکل های ۸ و ۹ به ترتیب برای واحدهای DG1 و DG3 به طور نمونه مشاهده می شود، قبل از فعال سازی حلقه های جبران سازی خطای تسهیم توان راکتیو و جریان های هارمونیکی، ولتاژهای خروجی DG ها تقریباً بدون اغتشاش هارمونیکی می باشند. این واقعیت که در جدول ۲ به صورت مقادیر بسیار کم THD ولتاژ خروجی تمام DG ها نمایش داده شده است، کارایی کنترل کننده-های ولتاژی را در دنبال کردن ولتاژ مرجع با حضور بارهای غیرخطی شدید، نشان می دهد. شکل ۱۰ تسهیم توان های اکتیو P^{+1} و Q^{+1} مولفه ی اصلی میان تمام واحدهای DG را تحت تمام گام های شبیه سازی نمایش می دهد. همانطور که از شکل ۱۰(الف) مشخص است علی رغم عدم تقارن امپدانس های فیدر واحدهای DG متناسب با ظرفیت های نامی آن‌ها، شارش توان اکتیو مولفه اصلی به طور مناسبی برحسب توان های نامی واحدها، تسهیم شده است. بنابراین می توان گفت که کنترل کننده‌های افتی توان اکتیو دارای کارایی مناسبی هستند. با این حال، همانطور که از شکل ۱۰(ب) دیده می‌شود، به علت عدم تقارن امپدانس‌های فیدر واحدهایDG، خطاهای قابل توجهی در تسهیم توان راکتیو مولفه‌ی اصلی واحدها با توجه به ظرفیت های نامی آن ها وجود دارد. این بدین معنی است که با توجه به ظرفیت های نامی واحدها، بایستی توان راکتیو واحدهای DG1 وDG2 مشابه و دو برابر توان‌های راکتیو مشابه واحدهای DG3 وDG4 باشند. همچنین شکل های ۱۱ تا ۱۴ به ترتیب مولفه های هارمونیکی غالب جریان های خروجی DG ها و جریان‌های چرخشی میان آن ها را به عنوان نمونه برای فاز "a" در گام های مختلف شبیه- سازی نشان می دهد. همانطور که واضح می‌باشد، قبل از فعال‌سازی استراتژی جبران خطای تسهیم جریان هارمونیکی پیشنهادی، به دلیل عدم تقارن امپدانس های هارمونیکی معادل DG ها، جریان‌های هارمونیکی بارها میان واحدهای DG به‌طور مناسبی برحسب ظرفیت‌های توانی نامی آن‌ها، تسهیم نشده‌اند. این موضوع را می‌توان در شکل های ۱۱ تا ۱۳ به صورت نابرابر بودن دامنه ی جریان های خروجی فاز a واحدهای DG1 و DG2 و همچنین DG3 و DG4 مشاهده نمود. نتیجتاً به این خاطر همانطور که در شکل های ۱۴ دیده می شود، جریان های چرخشی هارمونیکی میان واحدهای DG جاری می گردد. این واقعیت ها نیز می توان در شکل های ۱۵ تا ۱۸ نیز مشاهده نمود که جریان سه فاز خروجی واحدهای DG را نشان می دهد. به طور خلاصه براساس توصیف های فوق واضح است که، کنترل افتی توان مرسوم، خطاهای قابل توجهی را در تسهیم توان راکتیو مولفه اصلی و جریان های هارمونیکی ناشی از عدم تقارن امپدانس های فیدر ها معرفی می نماید.

۵-۲- گام دوم ($۲s \leq t \leq ۴s$)

در گام دوم شبیه سازی، حلقه‌های جبران‌سازی خطای تسهیم توان راکتیو مولفه اصلی و جریان‌های هارمونیکی فعال می شوند. همانطور که در شکل های ۸ و ۹ مشاهده می‌شود، برخلاف طرح های کنترل افتی مبتنی بر امپدانس های مجازی مولفه اصلی و هارمونیکی، که تسهیم توان راکتیو و جریان های هارمونیکی در هزینه افت ولتاژها و اغتشاشات هارمونیکی اضافی محقق می شوند، اثر استراتژی کنترل پیشنهادی روی کیفیت شکل موج و دامنه ولتاژهای خروجی DG ها، ناچیز است. این واقعیت به وضوح از جدول ۲ نیز مشخص است به صورتی که مقادیر THD ولتاژهای خروجی واحدها، در رنج قابل قبولی و کمتر از ۲,۵٪، مطابق با استانداردهایIEEE [30] می‌باشند. این نتیجه را می توان این طور توجیه کرد که حلقه های جبران سازی پیشنهادی در مسیرهای فیدبک جریان‌های چرخشی مولفه ی اصلی و هارمونیکی، به جای جریان های بزرگ بارهای خطی و غیر خطی همانند آن چیزی که در طرح های امپدانس مجازی می‌باشند، قرار گرفته اند. علاوه بر این، با فعال شدن این حلقه‌های جبرانسازی، همانطور که از شکل ۱۰ مشخص است، خطای تسهیم توان راکتیو مولفه اصلی جبران، و توان های راکتیو براساس ظرفیت های توانی واحدهای DG به طور تناسبی، علی رغم عدم تقارن امپدانس های فیدر مربوط به آن ها، تسهیم می‌شوند. به علاوه، همانطور که از شکل های ۱۱ تا ۱۳ ملاحظه می شود، عملکرد تسهیم جریان هارمونیکی به طور قابل توجهی متناسب با ظرفیت‌های نامی واحدها، بهبود یافته است. این معنی می‌دهد که، جریان‌های هارمونیکی بارها که توسط DG1 و DG2 تامین می‌شوند تقریباً دو برابر مقادیر تامین شده توسط DG3 و DG4 می باشند. در نتیجه، جریان چرخشی میان واحدهای DG تقریباً صفر می شود (شکل ۱۴ را ببینید). این نتایج هم می تواند در جریان های خروجی سه فاز در شکل‌های ۱۵ تا ۱۸ دیده شود. بنابراین این آنالیزهای توصیفی، کارایی حلقه‌های جبرانسازی خطای تسهیم توان راکتیو و جریان های هارمونیکی را نشان می دهد.

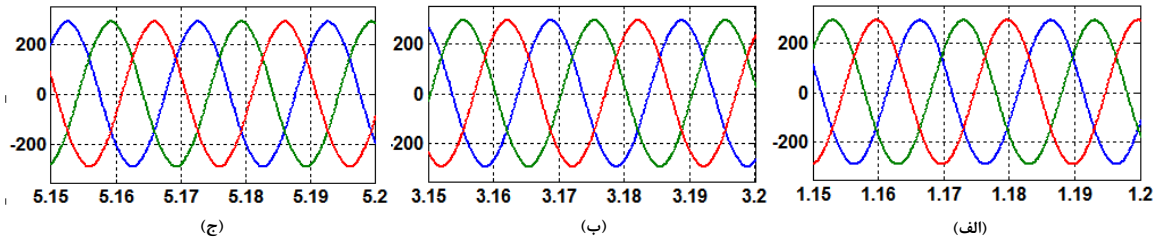
[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016



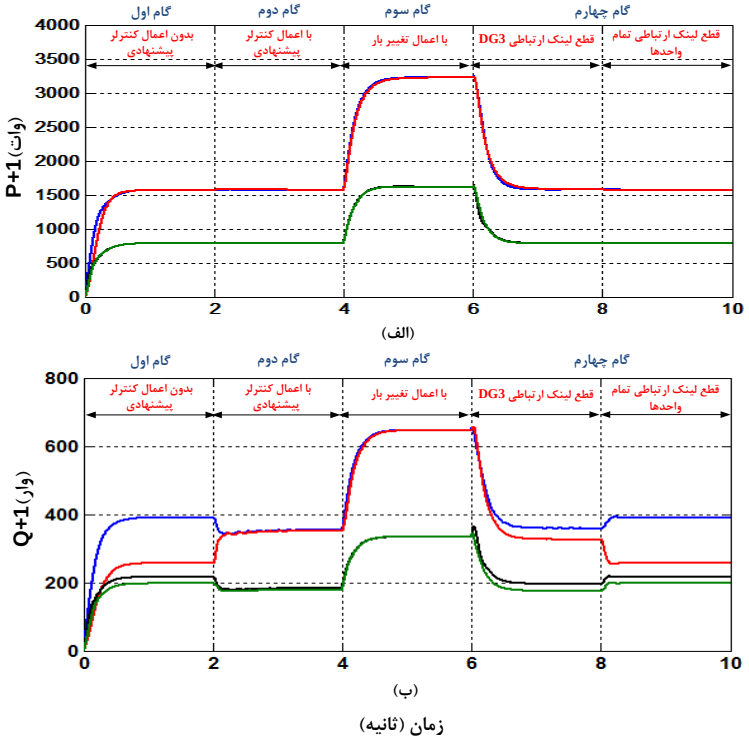
شکل (۸): ولتاژهای سه فاز خروجی DG1. (الف) گام اول(۲s ≤ t ≤ ۰s). (ب) گام دوم (۴s ≤ t ≤ ۲s). (ج) گام سوم(۶s ≤ t ≤ ۴s).

،محورهای افقی: زمان (ثانیه)و محور عمودی ولتاژ (ولت).



شکل (۹): ولتاژهای سه فاز خروجی DG3. (الف) گام اول(۲s ≤ t ≤ ۰s). (ب) گام دوم (۴s ≤ t ≤ ۲s). (ج) گام سوم(۶s ≤ t ≤ ۴s).

،محورهای افقی: زمان (ثانیه)و محور عمودی ولتاژ (ولت).



شکل (۱۰): توان های مولفه ی اصلی خروجی واحدهای DG (الف) توان اکتیو مولفه اصلی. (ب) توان راکتیو مولفه اصلی. (آبی:DG1 ، قرمز: DG2 ، مشکی: DG3 ، سبز: DG4) .

جدول (۲): مقتدیر THD های ولتاژهای خروجی واحدهای DG در گام های مختلف شبیه سازی

	THD (%)			
	VC۱	VC۲	VC۳	VC٤
گام اول	۰,٤۱	۰,٤	۰,۳۸	۰,۳۸
گام دوم	۱,۹	۲,۲	۱,۱	۱,۲
گام سوم	۲	۲,۳	۱,۳	۱,۵

[Downloaded from jiaeee.com on 2026-11-13]

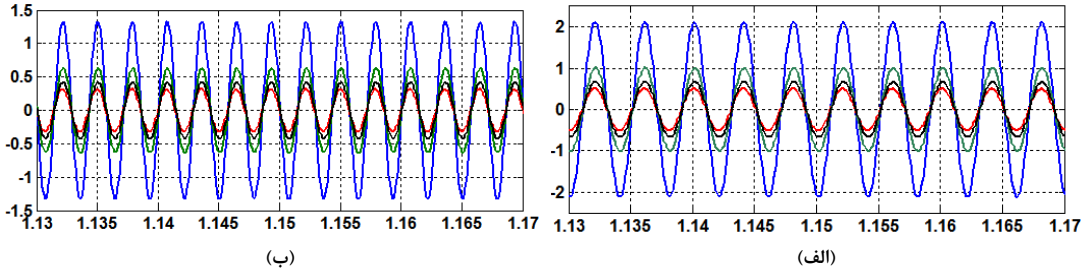
[DOR: 20.1001.1.26765810.1395.13.3.7.5]

۳-۵- گام سوم($۴s \leq t \leq ۶s$)

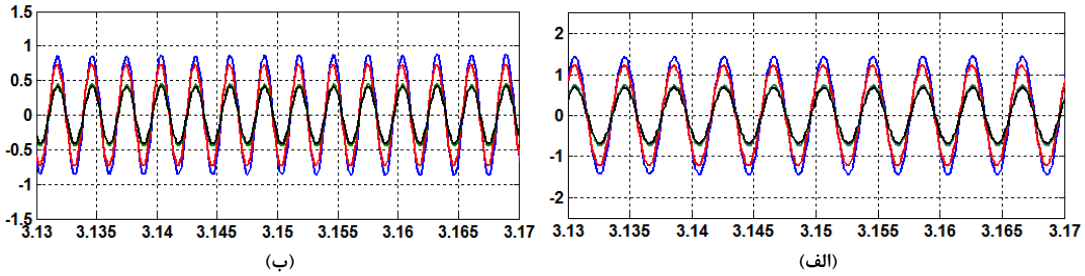
به منظور نمایش دادن انعطاف پذیری روش کنترل تسهیم دقیق توان راکتیو و جریان های هارمونیکی، در گام سوم شبیه سازی در شرایط بارگذاری تغییراتی اعمال می شود. همانطور که در جدول ۱ دیده می شود، مقادیر بارهای خطی و غیرخطی مشترک (PCC) و بار غیرخطی محلی، تغییر داده می شوند. از شکل ۸ و ۹ و جدول ۲ مشخص است که تغییر شرایط بارگذاری روی عملکرد روش کنترل پیشنهادی در کنترل کیفیت شکل موج های خروجی واحدهای DG تاثیری ندارد. به علاوه تسهیم توان اکتیو و راکتیو مولفه اصلی دقیقی نیز در این شرایط حاصل می‌شود (شکل۱۰ را ببینید). همچنین در شکل های ۱۱ تا ۱۳ و ۱۵ تا ۱۸می توان مشاهده کرد که بدون هیچ اثری ناشی از تغییرات بار، جریان های هارمونیکی به طور دقیقی متناسب با ظرفیت های نامی واحدها، تسهیم می شوند. در نتیجه، با توجه به شکل ۱۴، جریان چرخشی میان واحدهای DG موازی تقریباً صفر باقی می ماند.

۴-۵- گام چهارم($۶s \leq t \leq ۱۰s$)

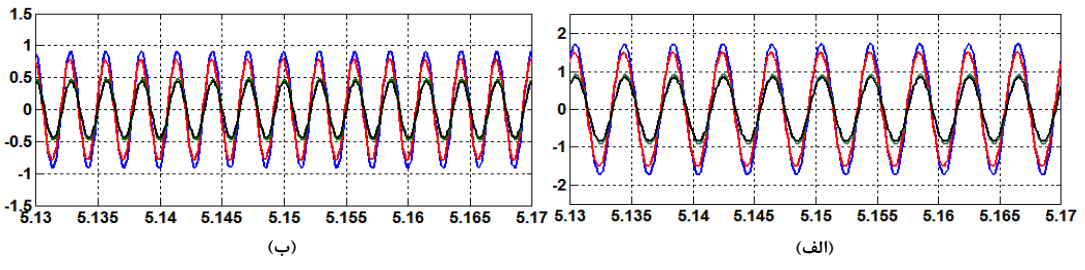
در این گام شبیه سازی به منظور نمایش دادن انعطاف‌پذیری روش کنترل پیشنهادی، اثر قطع سیستم ارتباطی را برای یک واحد DG ($۸s \leq t \leq ۱۰s$) و برای تمام واحدهای DG ($۶s \leq t \leq ۸s$)، بررسی شده است. همانطور که در شکل ۱۰ مشاهده می شود با قطع سیستم ارتباطی مربوط به DG3، هیچ تاثیری بر روی دقت تسهیم تناسبی توان اکتیو میان واحد ها ایجاد نمی شود. در عین حال، دقت تسهیم توان راکتیو میان واحدهای DG کاهش می‌یابد. همچنین همانطور که می توان دید با قطع سیستم‌های ارتباطی تمامی واحدهای DG، سیستم کنترل اولیه همانند گام اول شبیه سازی بدون ناپایداری به کار خود ادامه می دهد. به علاوه این نتایج را می توان برای تسهیم جریان های هارمونیکی نیز تحصیل می شود. لذا می‌توان گفت که سیستم کنترل پیشنهادی از انعطاف پذیری مطلوبی برخوردار است.



شکل (۱۱): مولفه های هارمونیکی جریان های خروجی فاز "a" در گام اول شبیه سازی ($۰s \leq t \leq ۲s$). (الف) هارمونیک مرتبه ۵ ام. (ب) هارمونیک مرتبه ۷ ام، محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر). (آبی:DG1 ، قرمز: DG2 ، مشکی: DG3 ، سبز: DG4)



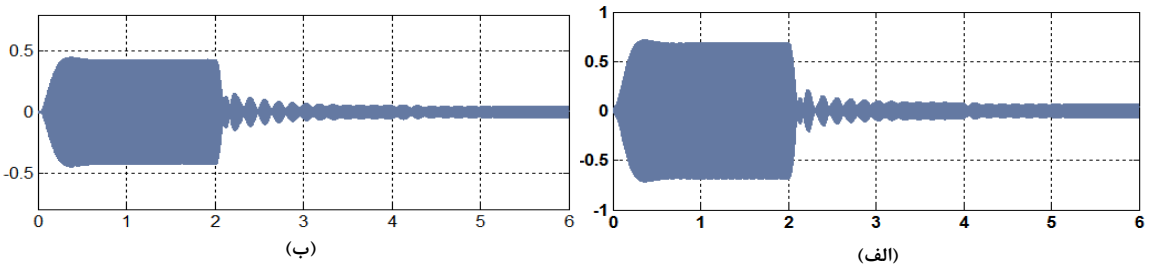
شکل (۱۲): مولفه های هارمونیکی جریان های خروجی فاز "a" در گام دوم شبیه سازی($۲s \leq t \leq ۴s$). (الف) هارمونیک مرتبه ۵ ام. (ب) هارمونیک مرتبه ۷ ام، محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر) (آبی:DG1 ، قرمز: DG2 ، مشکی: DG3 ، سبز: DG4)



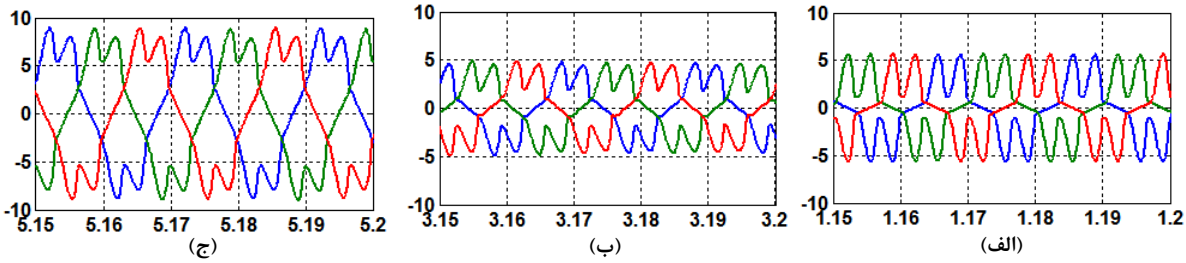
شکل (۱۳): مولفه های هارمونیکی جریان های خروجی فاز "a" در گام سوم شبیه سازی ($۴s \leq t \leq ۶s$). (الف) هارمونیک مرتبه ۵ ام. (ب) هارمونیک مرتبه ۷ ام، محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر) (آبی:DG1 ، قرمز: DG2 ، مشکی: DG3 ، سبز: DG4)

[Downloaded from jiaeee.com on 2026-11-13]

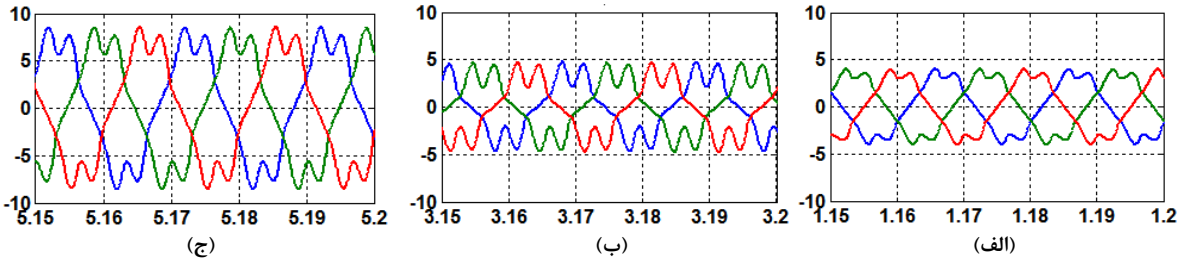
[DOR: 20.1001.1.26765810.1395.13.3.7.5]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016



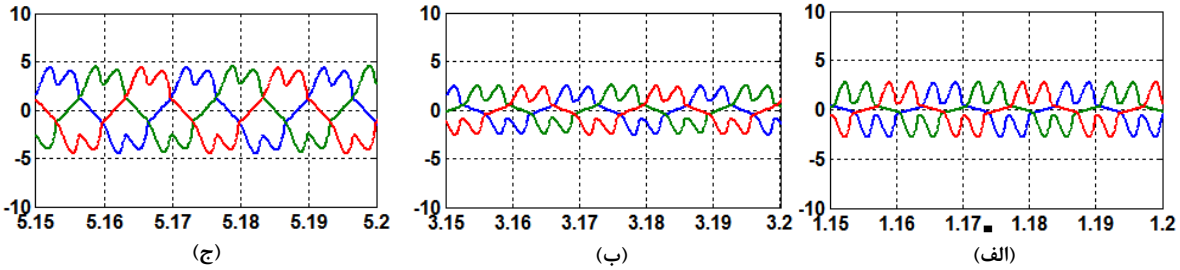
شکل (۱۴): مولفه های هارمونیکی جریان چرخشی مربوط به فاز "a"،(الف) هارمونیک مرتبه ۵ ام. (ب) هارمونیک مرتبه ۷ ام.



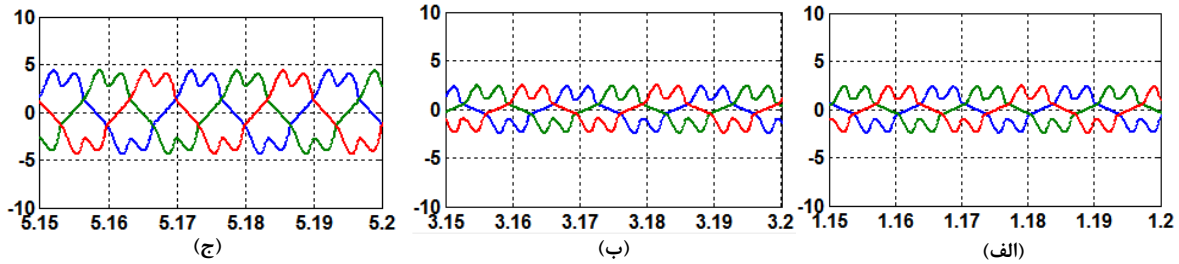
شکل (۱۵):شکل موج های جریان های سه فاز خروجی DG1. (الف) گام اول(۰s ≤ t ≤ ۲s). (ب) گام دوم (۲s ≤ t ≤ ۴s). (ج) گام سوم(۴s ≤ t ≤ ۶s). ،محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر).



شکل (۱۶):شکل موج های جریان های سه فاز خروجی DG2. (الف) گام اول(۰s ≤ t ≤ ۲s). (ب) گام دوم (۲s ≤ t ≤ ۴s). (ج) گام سوم(۴s ≤ t ≤ ۶s). ،محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر).



شکل (۱۷):شکل موج های جریان های سه فاز خروجی DG3. (الف) گام اول(۰s ≤ t ≤ ۲s). (ب) گام دوم (۲s ≤ t ≤ ۴s). (ج) گام سوم(۴s ≤ t ≤ ۶s). ،محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر).



شکل (۱۸):شکل موج های جریان های سه فاز خروجی DG4. (الف) گام اول(۰s ≤ t ≤ ۲s). (ب) گام دوم (۲s ≤ t ≤ ۴s). (ج) گام سوم(۴s ≤ t ≤ ۶s). ،محورهای افقی: زمان (ثانیه)و محور عمودی جریان (آمپر).

[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]

۶- نتیجه‌گیری

در این مقاله، به منظور مقابله با تسهیم نامناسب توان راکتیو مولفه اصلی و جریان های هارمونیکی میان واحدهای DG موازی مبتنی بر VSI ها در ریزشبکه های جزیره ای، یک طرح کنترل سلسله مراتبی شامل سطوح کنترل اولیه و ثانویه پیشنهاد شده است. فرایند تعیین و طراحی پارامترهای سیستم کنترل به جزییات تشریح و نتایج شبیه سازی به منظور نمایش کارایی روش کنترل پیشنهادی، برای چهار واحد DG کنترل شده ی ولتاژی، فراهم شده است. از نتایج می توان دریافت که برخلاف طرح های کنترل امپدانس مجازی مرسوم، که تسهیم توان راکتیو و جریان های هارمونیکی به قیمت معرفی افت ولتاژ و اغتشاش های هارمونیکی اضافی محقق می شوند، اثر کنترل پیشنهادی روی دامنه و کیفیت شکل موج ولتاژ خروجی DG ها، ناچیز است. این مزیت به این دلیل است که حلقه های جبران سازی به جای قرار گرفتن در مسیر جریان های بارهای خطی و غیرخطی بزرگ، در مسیر فیدبک جریان های چرخشی هارمونیکی و مولفه اصلی قرار گرفته اند. علاوه بر این، تسهیم توان راکتیو و جریان های هارمونیکی مناسبی می تواند در شرایط ظرفیت های نامی مختلف واحدهای DG و عدم تقارن امپدانس های فیدر حاصل شود، حتی اگر بار غیرخطی در خروجی واحد ها به طور محلی قرار گرفته باشد. همچنین نشان داده شده است که با قطع لینک های ارتباطی با واحدهای DG، سیستم کنترل اولیه می تواند بدون ناپایداری به کار خود ادامه دهد. لذا می توان گفت که سیستم کنترل پیشنهادی از انعطاف پذیری مطلوبی برخوردار است.

سپاسگزاری

نویسندگان این مقاله از نظرات سازنده ی پروفسور Josep M. Guerrero از دانشگاه Aalborg دانمارک، در فرایند انجام این پژوهش کمال سپاسگزاری را دارند.

مراجع

[1] M. Liserre, T. Sauter, and J. Y. Hung, "Future energy systems: Integrating renewable energy sources into the smart power grid through industrial electronics," *IEEE Ind. Electron. Mag.*, vol. 4, no. 1, pp. 18–37, Mar. 2010.

[2] J. C. Vasquez, J. M. Guerrero, J. Miret, M. Castilla, and L. Garcia de Vicu˜na, "Hierarchical control of intelligent microgrids," *IEEE Ind. Electron. Mag.*, vol. 4, no. 4, pp. 23–29, Dec. 2010.

[۳] ستاره، محمد، قاسمی، حسن، " مدیریت توان در ریزشبکه متعادل جزیره ای با در نظرگرفتن پایداری سیگنال کوچک و پایداری دینامیکی "، نشریه مهندسی برق و الکترونیک ایران، سال دوازدهم، شماره اول، بهار و تابستان ۱۳۹۴.

[4] J. M. Guerrero, L. G. Vicuna, J. Matas, M. Castilla, and J. Miret, "Output impedance design of parallel-connected UPS inverters with wireless load-sharing control," *IEEE Trans. Ind. Electron.*, vol. 52, no.4, pp. 1126-1135, Aug. 2005.

[5] J. M. Guerrero, J. Matas, L. G. de Vicuna, M. Castilla, and J. Miret, "Wireless-control strategy for parallel operation of distributed generation inverters," *IEEE Trans. Ind. Electron.*, vol. 53, no. 5, pp. 1461–1470, Oct. 2006.

[6] J. M. Guerrero, L. G. Vicuna, J. Matas, M. Castilla, and J. Miret, "A wireless controller to enhance dynamic performance of parallel inverters in distributed generation systems," *IEEE Trans. Power Electron.*, vol. 19, pp. 1205–1213, Sep. 2004.

[7] J. M. Guerrero, J. C. Vasquez, J. Matas, L. G. de Vicu˜na, and M. Castilla, "Hierarchical control of droop-controlled ac and dc microgrid – a general approach towards standardization," *IEEE Trans. Ind. Electron.*, vol. 58, no. 1, pp. 158–172, Jan. 2011.

[8] M. Savaghebi, J. M. Guerrero, A. Jalilian, J. C. Vasquez, "Hierarchical control scheme for voltage unbalance compensation in an islanded microgrid," *Proceedings of the 37th Annual IEEE Conference of Industrial Electronics*, (2011) 3014- 3046.

[9] J. Kim, J. M. Guerrero, P. Rodriguez, R. Teodorescu, and K. Nam, "Mode adaptive droop control with virtual output impedances for an inverter-based flexible AC microgrid," *IEEE Trans. Power Electron.*, vol. 26, no. 3, pp. 689–701, Mar. 2011.

[10] Y. W. Li and C.-N. Kao, "An accurate power control strategy for power-electronics- interfaced distributed generation units operating in a low voltage multibus microgrid," *IEEE Trans. Power Electron.*, vol. 24, no. 12, pp. 2977–2988, Dec. 2009.

[11] J. He and Y. W. Li, "Analysis, design and implementation of virtual impedance for power electronics interfaced distributed generation," *IEEE Trans. Ind. Appl.*, vol. 47, no. 6, pp. 2525–2538, Nov./Dec. 2011.

[12] H. Mahmood, D. Michaelson, J. Jiang, Mei Su, "Accurate reactive power sharing in an islanded microgrid using adaptive virtual impedances,"*IEEE Trans. Power Electron.* vol. 30, no. 3, pp. 1605-1617, 2015.

[13] J. He and Y. W. Li, J. M. Guerrero, F. Blaabjerg, J. C. Vasquez, "An islanding microgrid power sharing approach using enhanced virtual impedance control scheme ," *IEEE Trans. Power Electron.*, vol. 28, no. 11, pp. 5272–5282, Nov. 2013.

[14] C-.T. Lee, C-.C. Chu, P-.T. Cheng, A new droop control method for the autonomous operation of distributed energy resource interface converters, *IEEE Trans. Power Electron.* 28 (4) (2013) 1680-1993.

[15] K. De Brabandere, B. Bolsens, J. Van Den Keybus, A. Woyte, J. Driesen, R. Belmans, A Voltage and frequency droop control method for parallel inverters, *IEEE Trans. Power Electron.* 22 (4) (2007) 1107-1115.

[16] H. Han, Y. Liu, Y. Sun, M. Su, J. M. Guerrero, "An improved droop control strategy for reactive power sharing in islanded microgrid," *IEEE Trans. Power Electron. Early access.*

[17] A. Tuladhar, H. Jin, T. Unger, and K. Mauch, "Control of parallel inverters in distributed AC power systems with consideration of line impedance effect," *IEEE Trans. Ind. Applicat.*, vol. 36, pp. 131–137, Jan./Feb. 2000

[18] J. He and Y. W. Li, "An enhanced microgrid load demand sharing strategy," *IEEE Trans. Power Electron.*, vol. 27, no. 9, pp. 3984–3995, Sep. 2012.

[19] M. Savaghebi, J. C. Vasquez, A. Jalilian, J. M. Guerrero, T. L. Lee, Selective harmonic virtual impedance for voltage source inverters with LCL filter in microgrids, *Energy Conversion Congress and Exposition (ECCE) IEEE*. (2012) 1960-1965.

[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]

Journal of Iranian Association of Electrical and Electronics Engineers - Vol.13- No.3- Fall 2016

زیرنویس‌ها

[1] Distributed Generation
[2] Voltage-Controlled
[3] Droop Control
[4] Tradeoff
[5] Seamless Transition
[6] Point of Common Coupling
[7] Low Bandwidth Communication
[8] Clarke Transformation
[9] Proportional-Resonant
[10] Mason's Theorem
[11] Bode Diagram
[12] Park Transformation

[20] M. Savaghebi, A. Jalilian, J. C. Vasquez, and J. M. Guerrero, "Secondary control scheme for voltage unbalance compensation in an islanded droop controlled microgrid," *IEEE Trans. Smart Grid.*, vol. 3, no. 2, pp. 797–807, Jun. 2012.

[21] H. Akagi, Y. Kanagawa, A. Nabase, Instantaneous reactive power compensator comprising switching devices without energy storage components, *IEEE Trans. Ind. Appl.*IA-20 (3) (1984) 625-630.

[22] F. Z. Peng, G. W. Ott, D. J. Adams, Harmonic and reactive power compensation based on the generalized instantaneous reactive power theory for three-phase four-wire systems, *IEEE Trans. Power Electron.* 13 (6) (1998) 1174-1181.

[23] Y. Mohamed, E. Saadany, Adaptive decentralized droop controller to preserve power sharing stability of parallel inverters in distributed generation microgrids, *IEEE Trans. Power Electron.* 23 (6) (2008) 2806-2816.

[24] P. C. Loh, D. G. Holmes, Analysis of multiloop control strategies for LC/CL/LCL-filtered voltage-source and currenr-source inverters, *IEEE Trans. Ind. Appl.* 41 (2) (2005) 644-654.

[25] J. He, Y. W. Li, Generalized closed-loop control schemes with embedded virtual impedances for voltage source converters with LC or LCL filters, *IEEE Trans. Power Electron.* 27 (4) (2012) 1850-1861.

[26] L. Asiminoaei, F. Blaabjerg, S. Hansen, P. Thogersen, Detection is key-Harmonic detection methods for active power filter applications, *IEEE Ind. Appl. Mag.* 13 (4) (2007) 22-33.

[27] V. Moreno, M. Liserre, A. Pigazo, A. Dell, A comparative analysis of real-time algorithms for power signal decomposition in multiple synchronous frames, *IEEE Trans. Power Electron.* 22 (4) (2007) 2466-2473.

[28] C. T. Pan and Y. H. Liao, "Modeling and control of circulating currents for parallel three-phase boost rectifiers with different load sharing," *IEEE Trans. Ind. Electron.*, vol. 55, no. 7, pp. 2776-2785, Jul. 2008.

[29] Y. Zhang, M. Yu, F. F. Liu, and Y. Kang, "Instantaneous current-sharing control strategy for parallel operation of UPS modules using virtual impedance", *IEEE Trans. Power Electron.*, vol. 28, no. 1, pp.432 -440, Jan. 2013.

[30] *IEEE Standard for Interconnecting Distributed Resources with Electric power system, IEEE* 1547-2003, (2003) 1-28.

[Downloaded from jiaeee.com on 2026-11-13]

[DOR: 20.1001.1.26765810.1395.13.3.7.5]