

کاربرد ممریستور به عنوان سیناپس در سلول‌های عصبی Integrate and fire و هاجکین هاکسلی

آوا سلمان پور^۱ مسعود برهمن^۲

۱- دانش آموخته دکتری رشته مهندسی برق-الکترونیک دانشگاه شهید چمران اهواز

ava_sal10@yahoo.com

۲- دانشکده مهندسی برق- دانشگاه تحصیلات تکمیلی صنعتی و فناوری پیشرفته

m.berahman@kgut.ac.ir

چکیده: مقاومت حافظه‌دار یا ممریستور Memristor که امروزه به عنوان چهارمین عنصر مدارهای الکتریکی شناخته می‌شود، عنصری دو پایه است که عملکردی شبیه مقاومت دارد و در ابعاد نانو ساخته می‌شود. بر طبق منحنی هیستریزیس آن می‌توان ثابت نمود که مقدار این مقاومت در طول زمان ثابت باقی می‌ماند و مقدار این مقاومت به مقدار، پلاریته و زمان ولتاژ اعمال بستگی دارد. منحنی هیستریزیس جریان-ولتاژ در ممریستور باعث می‌شود تا این عنصر بتواند به عنوان یک حافظه مقاومتی غیر فرار عمل کرده و اطلاعات را تا زمانی که ولتاژی با مقدار و پلاریته متفاوتی به آن اعمال شود حتی تا یک سال بعد به یاد آورد. ممریستور می‌تواند جایگزین بسیاری از ترانزیستورها در بعضی از مدارات شده و جای کمتری اشغال کند. در این مقاله از یک پل ممریستوری متشکل از چهار ممریستور به عنوان یک سیناپس برای اتصال دو سلول عصبی Integrate and fire و هاجکین هاکسلی استفاده شده است. استفاده از سیناپس پل ممریستور در معماری پیشنهادی یکی از مشکلات عمده مربوط به ذخیره وزن غیرفرار در شبکه عصبی آنالوگ را حل می‌کند. با تغییر مقدارهای مختلف هر ممریستور وزن سیناپسی تغییر و قابل برنامه‌ریزی خواهد بود و مشخصه ولتاژ و جریان این سیناپس ممریستوری و تغییرات وزن آن روی رفتار سلول‌های عصبی Integrate and fire و هاجکین هاکسلی بررسی خواهد شد.

واژه‌های کلیدی: ممریستور، سیناپس، سلول عصبی Integrate and fire، سلول عصبی هاجکین هاکسلی

نوع مقاله: پژوهشی

DOI: 10.52547/jiaeee.20.1.9

تاریخ ارسال مقاله: ۱۴۰۰/۰۲/۰۲

تاریخ پذیرش مشروط مقاله: ۱۴۰۱/۰۶/۱۹

تاریخ پذیرش مقاله: ۱۴۰۱/۰۷/۰۹

نام نویسنده مسئول: دکتر مسعود برهمن

نشانی نویسنده مسئول: استادیار گروه آموزشی مهندسی مخابرات و الکترونیک دانشگاه تحصیلات تکمیلی و فناوری پیشرفته

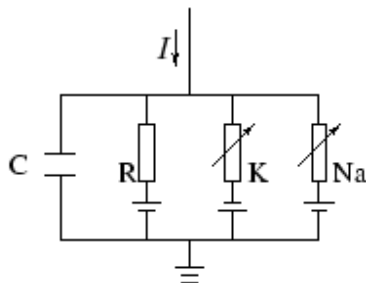
۱- مقدمه

استفاده از خواص ممریستور ارائه دادند که مشخصات این نرون مصنوعی را با سویچ آنالوگ مقایسه کردند [۹]. وانگ و همکاران نمونه‌ای از ممریستور $HfOx/AIOy$ SLL را طراحی و استراتژی بهینه‌سازی برای محاسبات نورومورفیک را ارائه کردند [۱۰]. یو و همکاران سیناپس‌های مصنوعی مبتنی بر هتروساختار همولوگ را برای محاسبات نورومورفیک ارائه دادند [۱۱]. رن و همکاران در سال ۲۰۲۲ ممریستور شفاف و انعطاف پذیر مبتنی بر دو لایه پلی الکترولیت برای شبیه سازی سیناپس ها پیشنهاد دادند که بتوان در آینده فناوری حافظه‌های مقاوم‌تری را تسریع کند [۱۲]. سلمان پور و فرشیدی یک سیناپس با ترانزیستورهای FGMOS [۱۳] با توان پایین پیشنهاد کردند که اگر چه نسبت به سیناپس‌های با ترانزیستورهای MOSFET دارای توان و ولتاژ پایین تر بود، اما در مقایسه با کار انجام شده در این مقاله دارای توان بالاتر و سرعت کمتر است.

یکی از راه‌های کم کردن توان و بالا بردن دقت در وزن سیناپسی استفاده از ممریستور در مدارهای سیناپسی می‌باشد برای رسیدن به این مهم ما با استفاده از یک پل ممریستوری [۱۴] ارتباط بین دو مدل سلول عصبی مختلف را بررسی خواهیم کرد و تغییر وزن‌ها را بر روی رفتار این دو نوع سیناپس بررسی خواهیم کرد.

۲- سلول عصبی هاجکین-هاکسلی

اجزا سازنده مدل هاجکین هاکسلی همانطور که از شکل (۲) پیداست یک سلول تحریک پذیر با یک مولفه فیزیکی است. لایه لیپیدی به صورت یک خازن C نشان داده شده است.

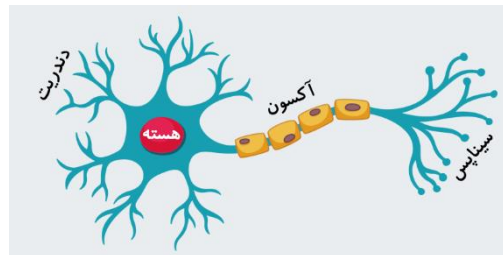


شکل (۲): دیاگرام مدل هاجکین هاکسلی

کانال ولتاژی (یونی) وابسته به زمان و ولتاژ با g_n مشخص شده است و به طور غیر مستقیم با پروتئین‌های کانال‌های گیت‌دار، ولتاژی که احتمال باز شدن هر کدام متناسب با آن است، نسبت دارد. کانال‌های نشستی با یک رسانایی خطی g_L نشان داده شده‌اند. گرادیان الکتروشیمیایی که باعث برقرار شدن جریان در یون می‌شود با یک باتری E_L و پمپ یونی با یک منبع جریان I_p نمایش داده می‌شود [۷]. جریانی که از کانال‌های یونی می‌گذرد از رابطه (۱) بدست می‌آید:

$$I_i = g_i (V_m - V_i) \quad (1)$$

مدارهای سیناپسی هسته اصلی شبکه‌های عصبی مصنوعی و شبکه‌های عصبی سلولی (CNN) می‌باشند. تاکنون تلاش‌های بسیاری در جهت ساخت سیناپس صورت گرفته است [۱-۳]. تئوری وجود چهارمین عنصر اصلی مدار به نام ممریستور در سال ۱۹۷۱ توسط Lean Chua مطرح و با پیشرفت علم در مقیاس نانو مدل فیزیکی آن در سال ۲۰۰۸ توسط دانشمندان گروه HP ساخته شد. این عنصر غیرفعال، حافظه‌دار، آنالوگ، کوچک، دارای سرعت سوئیچینگ بالا بوده و قابلیت یکپارچه‌سازی با مدارات مجتمع را دارد. حال برای آنکه بتوانیم بهره‌برداری مناسبی از این عنصر داشته باشیم باید کاربردهای خاصی شناسایی شوند که در آن‌ها ویژگی‌های بی‌همتای ممریستور، امکاناتی را در اختیار بگذارد که توسط دیگر عنصرهای رایج امروز قابل دستیابی نباشد، بدین منظور باید عملکرد مدل رفتاری ممریستور کاملاً بررسی و مشخصات آن استخراج شود [۴]. شبکه‌های عصبی پالسی یا spiking ساختاری پیچیده متشکل از اجزای بیولوژیک مختلف است که از طریق یک فرآیند شیمیایی-الکتریکی اطلاعات محیطی را از حسگرهای بیولوژیک بدن دریافت، منتقل و پردازش می‌کند و دستورات لازم را به عملگرهای بیولوژیک بدن می‌فرستد. مغز انسان بالغ شامل ۱۰ میلیارد نرون است که به صورت پیچیده‌ای با هم در ارتباط هستند. شکل (۱) ساختار یک نرون و سیناپس را نشان می‌دهد. بخش ورودی نرون دندریت (Dendrite) است که وظیفه دریافت سیگنال از خروجی نرون‌های مجاور از طریق سیناپس را بر عهده دارد. بدنه نرون (soma) که توسط یک غشای مولکولی از محیط مجزا می‌شود مانند یک پردازشگر عمل می‌کند. با تغییر چگالی یون‌ها در بدنه، پتانسیل غشا تغییر می‌کند که زمانی که این پتانسیل از حد آستانه بیشتر شود از طریق یک پالس الکتریکی توسط خروجی نرون (Axon) تخلیه می‌شود [۵].



شکل (۱): ساختار یک سلول عصبی (نرون و سیناپس)

تاکنون مدارهای متعددی برای سلول عصبی و سیناپس ارائه شده است، سلمان پور و فرشیدی مدل مداری جدیدی برای سلول عصبی هاجکین هاکسلی با توان پایین‌تر با استفاده از ترانزیستورهای FGMOS ارائه دادند [۶-۷]. فرنکل یک پردازنده دیجیتال با استفاده از ۲۵۶ نرون و یک سیناپس 64k ارائه داد که با توان کمتر مفاهیم یادگیری آنلاین را با دقت بالاتر را آنالیز کرد [۸]. شین و وو یک مدل برای سیناپس با

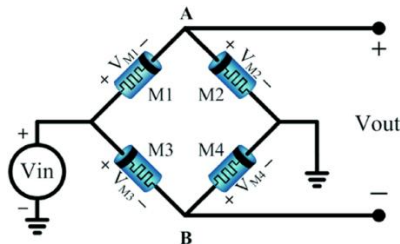
صورت، هر گونه تغییر در پتانسیل به راحتی هدر خواهد رفت. بنابراین فرکانس آتش:

$$f(I) = \begin{cases} 0I \leq I_{t\Box} \\ \left[t_{ref} - R_m C_m \log\left(1 - \frac{V_{t\Box}}{IR_m}\right) \right]^{-1} I > I_{t\Box} \end{cases} \quad (5)$$

که برای جریان‌های ورودی بزرگ به مدل Integrate-and-fire نزدیک است.

۴- سیناپس پل ممریستوری

سیناپس پل ممریستوری متشکل از چهار ممریستور مشابه مطابق شکل (۳) نشان داده شده است. سیگنال ورودی به قسمت چپ وارد شده و خروجی از بین گره‌های مابین ممریستورها گرفته می‌شود. وقتی پالس مثبت یا منفی به ورودی اعمال می‌شود، ممریستانس هر ممریستور به نسبت پلاریته ولتاژ افزایش یا کاهش می‌یابد، با اعمال ولتاژ مثبت مقاومت بین M_1 و M_4 کاهش و مقاومت بین M_2 و M_3 افزایش می‌یابد. ولتاژ نقطه A به نسبت زمین کمتر از ولتاژ نقطه B می‌شود در نتیجه ولتاژ خروجی منفی می‌شود.



شکل (۳): مدار پل ممریستوری. وزن سیناپس با تغییر ولتاژ ورودی تغییر می‌کند.

وقتی ولتاژ ورودی اعمال می‌شود ممریستور مانند تقسیم کننده ولتاژ عمل می‌کند:

$$V_{M_2} = \frac{M_2}{M_1+M_2} V_{in} = V_A \quad (6)$$

$$V_{M_4} = \frac{M_4}{M_3+M_4} V_{in} = V_A \quad (7)$$

که مقادیر M_1, M_2, M_3 و M_4 مقدار مقاومت ممریستورها در زمان t می‌باشد. مقدار ولتاژ خروجی V_{out} برابر تفاوت ولتاژ بین گره‌های A و B می‌باشد.

$$V_{out} = V_A - V_B = \left(\frac{M_2}{M_1+M_2} - \frac{M_4}{M_3+M_4} \right) V_{in} \quad (8)$$

۵- یافته‌ها

خروجی مدل اسپایس ممریستور بر اساس تغییرات مقاومت در شکل (۴) نشان داده شده است. پیاده‌سازی مدار معادل این مدل متشکل از مقاومت R_{off} سری شده با منبع ولتاژ کنترل شده، در کارهای قبل

که در آن V_i پتانسیل بازگشتی کانال یون است و V_m پتانسیل غشاء است. کل جریان گذرنده از غشاء از معادله (۲) پیروی می‌کند:

$$\sum_k I_k = g_{Na} m^3 h (u - E_{Na}) + g_K n^4 (u - E_K) + g_L (u - E_L) \quad (2)$$

که در آن I مقدار کل جریان غشا بر واحد سطح، g_K و g_{Na} رسانایی پتاسیم و سدیم بر واحد سطح، V_{Na} و V_K پتانسیل بازگشتی سدیم و پتاسیم، g_L و V_L رسانایی نشی بر واحد سطح و پتانسیل بازگشتی هستند.

متغیرهای m و n از معادلات (۳-۱) تا (۳-۳) بدست می‌آید:

$$\dot{m} = \alpha_m (u)(1-m) - \beta_m (u)m \quad (3-1)$$

$$\dot{n} = \alpha_n (1-n) - \beta_n (u)n \quad (3-2)$$

$$\dot{h} = \alpha_h (u)(1-h) - \beta_h (u)h \quad (3-3)$$

توابع α_i و β_i در معادلات فوق که توابعی متغیر بر حسب u می‌باشند، از جدول (۱) پیروی می‌کنند.

جدول (۱): پارامترهای معادلات گیت سلول عصبی هاجکین-هاکسلی

x	E_x	g_x
Na	115mV	120 mS/cm ²
K	-12mV	36 mS/cm ²
L	10.6mV	0.3 mS/cm ²
x	α_x (u/mV)	β_x (u/mV)
n	$(0.1-0.01u) / [\exp(1-0.1u)-1]$	$0.125 \exp(-u/80)$
m	$(2.5-0.1u) / [\exp(2.5-0.1u)-1]$	$4 \exp(-u/18)$
h	$0.07 \exp(-u/20)$	$1 / [\exp(3-0.1u)+1]$

۳- سلول عصبی leaky integrate-and-fire

سلول عصبی leaky integrate-and-fire [۱۵] در مقایسه با مدل non-leaky integrate-and-fire در معادلات پتانسیل پسته دارای یک ترم نشی است که منعکس کننده انتشار یون هاست. معادله این مدل به صورت زیر است:

$$I(t) = \frac{V_m(t)}{R_m} = C_m \frac{dV_m}{dt} \quad (4)$$

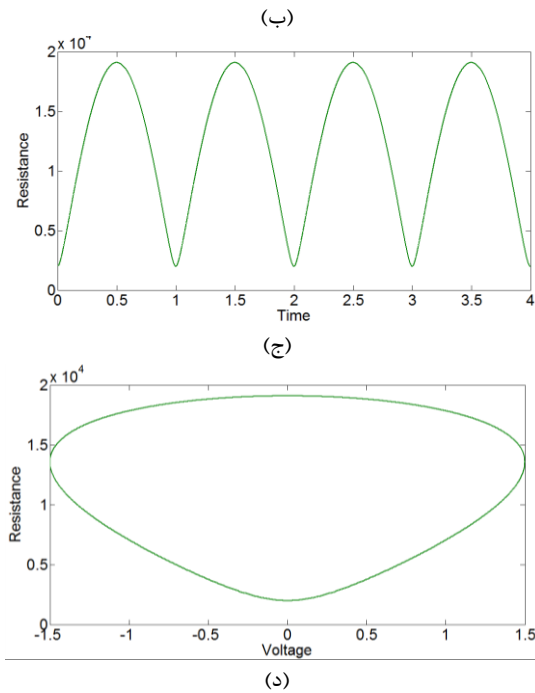
که R_m مقاومت پسته و V_m ولتاژ پسته می‌باشند. همانطور که مشخص است یک عایق کامل نیست که باعث می‌شود جریان ورودی بیش از آستانه $I_{th} = V_{th}/R_{th}$ باعث شود که سلول آتش کند، در غیر این

گزارش شده است [۱۶].

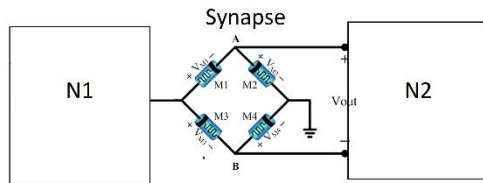
مقدار منبع ولتاژ در هر زمان توسط مقدار جریان ممریستور و هم چنین w/D مشخص می‌شود. این پارامتر توسط انتگرال جریان ممریستور بر اساس یک خازن بزرگ بدست می‌آید. یک تابع پنجره ای (window function) برای نگه داشتن سطح متغیرهای استفاده می‌شود، که در واقع همان عرض ناحیه دوپ شده می‌باشد. به عبارت دیگر $0 < x = w/D < 1$. شکل (۴) مشخصه ولتاژ-جریان ممریستور را در شرایط مختلف سوئیچینگ نشان می‌دهد. پارامترها از جدول (۲) استخراج شده است.

جدول (۲) پارامترهای مدل ممریستور

Parameter	Description	Value
R_{on}	On state resistance ($w/D=1$)	1 M Ω
R_{off}	Off state resistance ($w/D=0$)	50 M Ω
D	Device thickness	10nm
μ_v	Dopant mobility	1e-9 cm ² /V-s
f(x)	Window function to limit $0 < w/D < 1$	$x-x^2$

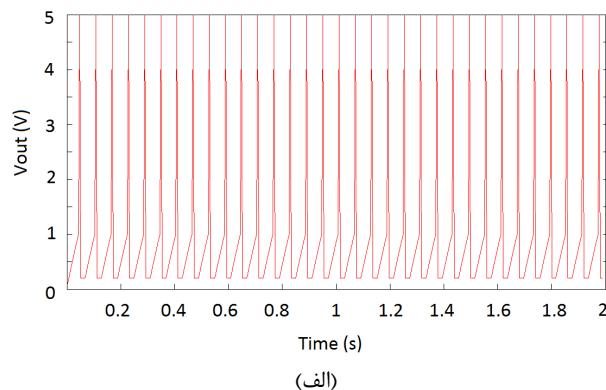


شکل (۴): مشخصه الف) ولتاژ-جریان ممریستور بر اساس فرکانس های مختلف (ب) ولتاژ و جریان بر اساس زمان (ج) مقاومت ممریستور بر اساس زمان (د) مقاومت بر اساس ولتاژ

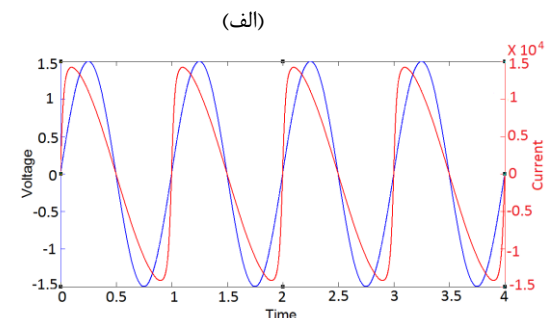
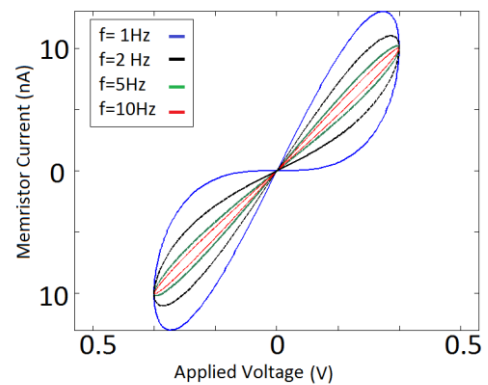


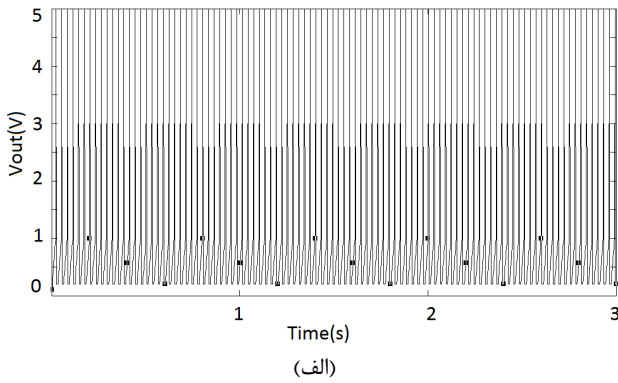
شکل (۵): دیاگرام شبکه متشکل از دو نرون و سیناپس پل ممریستوری

در شکل (۶) خروجی اسپایک N_1 و N_2 تحت تحریکها و وزنهای مختلف در نرون leaky integrate-and-fire نشان داده شده است. شکل شماره (a) و (b) اسپایک خروجی نرونهای N_1 و N_2 و شکل شماره (c) تغییرات w/D را بر حسب زمان نشان می‌دهد. از این شکلها کاملاً مشخص است که با کاهش w/D فرکانس N_2 افزایش می‌یابد (متوسط 88Hz). متوسط جریان ورودی نرون N_1 برابر با 0.01nA و نرون N_2 برابر با 1nA می‌باشد.

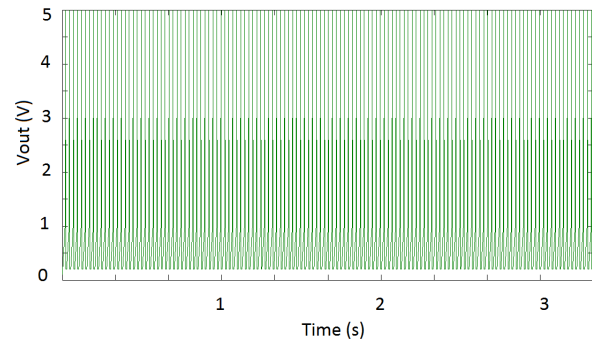


نرونهای معرفی شده در بخش قبل به عنوان زیر سیستم در یک شبکه با لیاوت شکل (۵) اعمال می‌شوند. با اعمال این ممریستور به عنوان سیناپس برای سلولهای عصبی integrate and fire و هاجکین هاکسلی خروجی اسپایک مطابق شکل های (۵) و (۶) قابل مشاهده است.



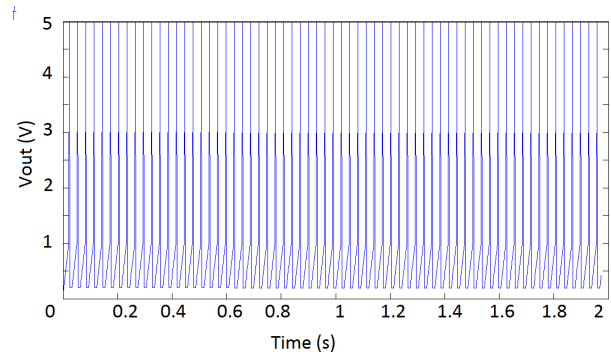


(الف)



(ب)

شکل (۷): مشخصه ولتاژ- زمان اسپایک خروجی نرون های هاجکین هاگسلی (الف) N_1 و (ب) N_2



(ب)

شکل (۶): مشخصه ولتاژ- زمان اسپایک خروجی نرون های leaky Integrate-and-fire (الف) N_1 و (ب) N_2

همچنین در شکل (۷) خروجی اسپایک N_1 و N_2 تحت تحریکها و وزن های مختلف در نرون هاجکین هاگسلی نشان داده شده است. در این شکل نیز تغییرات w/D که در واقع همان تغییرات وزن سیناپس می باشد باعث تغییر فرکانس خروجی نرون N_2 می شود. از آنجایی که عملکرد این پل ممریستوری در مقایسه با سیناپس های دیگر بر اساس سیگنال های ورودی پالسی است، انرژی مصرفی آن بسیار بهینه است. پایانه های ورودی آن معمولاً برای اعمال برنامه ریزی وزن و سیگنال های پردازش وزن از طریق اشتراک زمان استفاده می شود. اتصال این دو سلول عصبی از طریق سیناپس تک ممریستوری و سیناپس با ترانزیستورهای FGMOS در کار قبلی ما انجام شده است که در مقایسه با سیناپس پل ممریستوری دارای توان بیشتر و سرعت کمتر می باشد.

۶- نتیجه گیری

در این مقاله با استفاده از سیناپس پل ممریستوری یک شبکه متشکل از دو نرون را بررسی کرده ایم. با استفاده از خاصیت حافظه مقاومت ممریستوری توانایی ممریستور در تغییر وزن سیناپس مشاهده شد. با استفاده از این خاصیت plasticity سیناپس می توان این شبکه را در ابعاد بزرگتر نیز پیاده سازی کرد. در این مقاله دیدیم که با تغییرات مقاومت ممریستور که در واقعا همان تغییر وزن سیناپس است می توان فرکانس اسپایک را تغییر داد که این تغییر وزن همان پایه و اساس الگوریتم های یادگیری می باشد و همچنین معماری پیشنهادی مشکلات عمده مربوط به ذخیره وزن غیرفرار در شبکه عصبی آنالوگ را برطرف می کند.

مراجع

- [1] Südhof, Thomas C. "Towards an understanding of synapse formation." *Neuron*, Vol.100, No.2, 2018.
- [2] Donguez-Castro.R, et. al., "A 0.8- μ m CMOS two-dimensional programmable mixed-signal focal-plane array processor with on-chip binary imaging and instructions storage," *IEEE J. of Solid-State Circuits*, vol. 32, no. 7, pp. 1013-1026, 1997.
- [3] Jackson.J, et al. "Targeting the synapse in Alzheimer's disease." *Frontiers in neuroscience*, Vol.13, No.735, 2019.
- [4] ذاکریان، فرحناز و میرزا کوچکی، ستار و شادآرام، افسانه، ۱۳۸۹، مدلسازی مقاومت حافظه دار (ممریستور)، اولین همایش منطقه ای مهندسی برق، یزد، <https://civilica.com/doc/96537>
- [5] Hsiao. M. C, Chan .C. H. et. al., "VLSI implementation of a nonlinear neuronal model: A 'Neural Prosthesis' to restore hippocampal trisynaptic dynamics," in *Proc. IEEE Eng. Med. Bio Conf*, pp. 4396-4399. 2006.
- [6] Salmanpour. A, Farshidi. E, and Ansari Asl.K., "A New Low Voltage Analog Circuit Model for Hodgkin-Huxley Neuron Employing FGMOS Transistors." *Journal of Circuits, Systems and Computers*, Vol.27, No. 9, pp 1850141, 2018.
- [7] Farshidi. E, Salmanpour. A, Ansari Asl. A. "A new circuit model for the Parameters in equations of low power Hodgkin-Huxley neuron cell." *Journal of Iranian Association of Electrical and Electronics Engineers*, Vol. 16, No. 2, pp 113-119, 2019.
- [8] Charlotte. F, et al. "A 0.086-mm 2×2 \$12.7-pj/sop 64k-synapse 256-neuron online-learning digital spiking neuromorphic processor in 28-nm CMOS." *IEEE*