

ارائه یک مبدل کلیدزنی باک در هم تنیده با شرایط کلیدزنی نرم

علی آریان^۱ محمد روح اله یزدانی^۲

۱- دانش آموخته کارشناسی ارشد- دانشکده فنی مهندسی، دانشگاه آزاد اسلامی، واحد اصفهان (خوراسگان)، اصفهان، ایران

aliarian68@gmail.com

۲- دانشیار- دانشکده فنی مهندسی، دانشگاه آزاد اسلامی، واحد اصفهان (خوراسگان)، اصفهان، ایران

m.yazdani@khuisf.ac.ir

چکیده: در این مقاله یک مبدل کلیدزنی باک در هم تنیده معرفی شد که در آن شرایط کلیدزنی نرم فراهم می شود. مبدل پیشنهادی با تلفیق دو مبدل باک یکسان و فقط با یک مدار کمکی ارائه می گردد. مدار کمکی شرایط کلیدزنی نرم را برای سوییچ های اصلی فراهم می کند. همچنین شرایط کلیدزنی نرم برای سوییچ کمکی و دیودها نیز ایجاد می گردد. به منظور کاهش تلفات هدایتی در این مبدل، سوییچ های سنکرون جایگزین دیودهای هرزگرد در خروجی می شود. پس از تحلیل مبدل باک پیشنهادی و بررسی وضعیت های مختلف عملکردی مبدل، نتایج شبیه سازی مبدل با توان ۲۲۰W در فرکانس ۱۰۰kHz به منظور تأیید تحلیل های تئوری ارائه می شود. همچنین، نمودار بود برای مقایسه حالت گذرای مبدل پیشنهادی با مبدل باک معمولی ارائه می شود و در ادامه بررسی تلفات به تفکیک تلفات المان ها و نمودار بازده نشان داده می شود که بیانگر بهبود بازده در مبدل پیشنهادی نسبت به مبدل مشابه کلیدزنی سخت است.

واژه های کلیدی: مبدل باک، مبدل در هم تنیده، کلیدزنی در ولتاژ صفر، کلیدزنی در جریان صفر، یکسوکننده سنکرون

نوع مقاله: پژوهشی

DOI: 10.29252/jiaeee.18.4.19

تاریخ ارسال مقاله: ۱۳۹۸/۵/۸

تاریخ پذیرش مشروط مقاله: ۱۳۹۹/۰۳/۲۴

تاریخ پذیرش مقاله: ۱۳۹۹/۸/۲۷

نام نویسنده ی مسئول: دکتر محمد روح اله یزدانی

نشانی نویسنده ی مسئول: ایران - اصفهان - بلوار ارغوانیه - دانشگاه آزاد اسلامی واحد اصفهان (خوراسگان) - دانشکده ی فنی مهندسی، گروه برق

۱- مقدمه

مدارهای شارژر باتری به طور گسترده در سیستم انرژی‌های تجدید پذیر، وسایل نقلیه الکتریکی، برق اضطراری، لپ‌تاپ، تلفن‌های همراه و دوربین‌های دیجیتال مورد استفاده قرار می‌گیرند [۵-۱۱]. شارژر باتری نقش مهمی در سیستم فوتوولتاییک دارد. عملکرد بهتر شارژرها می‌تواند بهره‌وری و عملکرد کلی سیستم را بهبود بخشد. توپولوژی باک از جمله توپولوژی‌هایی است که به دلیل ساختار ساده مبدل به طور وسیع در شارژر باتری استفاده می‌شود [۸-۶]. با این حال به دلیل جریان ورودی پالسی، رپل جریان ورودی در مبدل باک عادی زیاد است. بدین منظور می‌توان از روش در هم‌تنیده^۱ برای مبدل باک استفاده کرد تا به یک مبدل کاهنده غیر ایزوله با رپل جریان کم در ورودی و همچنین در خروجی مبدل دست یافت [۹-۱۰].

در مبدل باک درهم‌تنیده به علت تقسیم توان بین ماژول‌های موازی، می‌توان با افزودن تعداد ماژول‌ها، توانایی پردازش توان را افزایش داد که باعث افزایش قابلیت اطمینان و بازده سیستم الکترونیک قدرت می‌شود. به غیر از توانایی کاهش رپل جریان از مزایای دیگر این روش، بهبود پاسخ گذرا، کاهش تلفات مغناطیسی قطعات و قابلیت کار در فرکانس‌های بالا است که در واقع با درهم‌تنیده کردن مبدل‌ها، فرکانس مؤثر برای طراحی خازن خروجی افزایش پیدا می‌کند و موجب کاهش اندازه فیلتر خروجی می‌شود [۱۶-۱۱]. با وجود تمامی این مزایا، مبدل باک درهم‌تنیده دارای مشکلاتی نیز هست. یکی از مشکلات مبدل باک درهم‌تنیده، برابر بودن استرس ولتاژ کلیدها و دیودها با سطح ولتاژ و ولتاژ ورودی بالا، ایجاد می‌کند که ولتاژ کلید و دیود انتخابی بیشتر از ورودی باشد [۱۷]. همچنین، قطعات نیمه‌هادی ولتاژ بالا دارای مشکلاتی نظیر قیمت زیاد، زمان بازیابی معکوس زیاد و افت ولتاژ مستقیم زیاد هستند [۱۸]. لذا داشتن استرس ولتاژ کم سوییچ از پارامترهای مهم در ارائه مبدل‌های کلیدزنی برای کاربردهای مبتنی بر انرژی‌های نو است [۲۱-۱۹]. در مبدل‌های در هم‌تنیده به دلیل وجود حداقل دو مسیر برای انتقال توان بین ورودی و خروجی، قابلیت اطمینان مبدل زیاد می‌شود. از طرف دیگر به دلیل تقسیم جریان بین دو شاخه، برای کاربردهای جریان بالا می‌توان به جای یک سوییچ توان بالای گران قیمت که تأثیر زیادی روی هزینه مبدل دارد از دو سوییچ با توان کمتر و قیمت کمتر استفاده کرد که مجموع هزینه این دو سوییچ نسبت به حالت قبل کاهش می‌یابد. همچنین ساختار درهم‌تنیده با توجه به افزایش قابلیت اطمینان و هزینه نگهداری کمتر نسبت به مبدل باک معمولی ارجحیت دارد [۲۷-۲۲].

در کاربردهای شارژر باتری می‌توان فرکانس کلیدزنی را کاهش داد تا رپل جریان شارژ کاهش یافته و به افزایش طول عمر باتری کمک کند [۷]. افزایش فرکانس کلیدزنی، علاوه بر کاهش رپل جریان شارژ، حجم و اندازه مبدل را کاهش می‌دهد اما باعث افزایش تلفات کلیدزنی

و تداخل الکترومغناطیسی (EMI) می‌شود. برای غلبه بر این مشکلات، روش‌های کلیدزنی نرم ارائه شده‌اند [۳۰-۲۸].

یک مبدل در هم‌تنیده کلیدزنی در جریان صفر (ZCT)^۲ در [۱۸] ارائه شده است که مزیت این مبدل روشن‌شدن کلیدها در جریان صفر و کاهش قابل ملاحظه‌ای از تلفات بازیابی معکوس دیودهاست اما استرس جریان کلیدها و دیودها بزرگتر از جریان خروجی است و خاموش شدن سوییچ‌ها به صورت کلیدزنی سخت است. در [۲۸] یک مبدل باک در هم‌تنیده کلیدزنی نرم با سلف‌های تزویج با یک مدار کلمپ اکتیو معرفی شده است. در این مبدل کلیدهای اصلی و کمکی در ولتاژ صفر روشن می‌شوند. اما تعداد کلیدهای کمکی با سورس شناور به ازای افزایش ماژول‌های در هم‌تنیده، افزایش می‌یابد. همچنین افزایش استرس ولتاژ کلیدها و همچنین خاموش شدن سوییچ‌های اصلی و کمکی در شرایط کلیدزنی سخت از دیگر مشکلات این مبدل به شمار می‌آید. مبدل ارائه شده در [۲۹] شامل یک مبدل باک در هم‌تنیده با یک خازن اسنابر است که با توجه به خاموش شدن سوییچ اصلی در ولتاژ صفر تلفات کلیدزنی در این زمان کاهش می‌دهد. از مشکلات این مدار می‌توان به روشن شدن سوییچ اصلی در شرایط کلیدزنی سخت و افزایش استرس جریان کلیدها به دلیل عملکرد در شرایط DCM (که موجب تلفات هدایتی و رپل جریان خروجی می‌شود) اشاره کرد. در مبدل باک در هم‌تنیده ZVT^۳ در [۳۰]، سوییچ‌های اصلی و دیودها در شرایط کلیدزنی نرم کار می‌کنند. اما به دلیل خاموش و روشن شدن سوییچ کمکی به صورت کلیدزنی سخت، بازده افزایش چشمگیری نداشته است. مبدل‌های باک ارائه شده در [۳۱] دارای شرایط کلیدزنی نرم در ولتاژ صفر برای روشن شدن همه سوییچ‌ها است. اما به دلیل وجود سلف کوپل شده سلف نشستی وجود دارد و استرس ولتاژ سوییچ اصلی از ولتاژ ورودی بیشتر شده است. در [۳۲] یک مبدل باک بسیار کاهنده ارائه شده است که سوییچ‌های اصلی تحت شرایط کلیدزنی نرم روشن و خاموش می‌شوند. همچنین سوییچ کمکی به صورت کلیدزنی نرم در جریان صفر روشن می‌شود. اما به صورت کلیدزنی سخت خاموش می‌شود. در [۳۳]، یک مبدل باک در هم‌تنیده با خازن سری و دو سلف تزویج ارائه شده است که با وجود عملکرد آن به صورت بسیار کاهنده و روشن شدن سوییچ‌ها در شرایط کلیدزنی نرم، خاموش شدن سوییچ‌ها به صورت کلیدزنی سخت می‌باشد.

در این مقاله یک مبدل باک درهم‌تنیده معرفی می‌شود که فراهم کردن امکان کلیدزنی نرم برای همه سوییچ‌های اصلی و کمکی، تنها با اضافه کردن یک سوییچ کمکی فراهم شده است و در نتیجه استرس سوییچ کاهش و بازده آن بهبود می‌یابد. در مبدل پیشنهادی، کلیدزنی در ولتاژ صفر برای سوییچ‌های اصلی و کلیدزنی در جریان صفر برای سوییچ کمکی فراهم می‌شود. بر خلاف مبدل‌های مراجع [۱۸]-[۳۳]-[۲۸] که برخی از آنها در روشن شدن و خاموش مشکل عملکرد به صورت کلیدزنی سخت را دارند، تمام سوییچ‌ها به صورت کلیدزنی نرم

۱- از المان‌های پارازیتی صرف نظر شده است.
 ۲- ولتاژ ورودی در یک سیکل کلیدزنی ثابت و برابر V_{in} فرض شده است.
 ۳- خازن خروجی به اندازه کافی بزرگ است در نتیجه ولتاژ خروجی در یک سیکل کلیدزنی ثابت و برابر V_O است.
 ۴- جریان سلف‌های L_1 و L_2 در یک سیکل ثابت و برابر $I_O/2$ می‌باشد. با در نظر گرفتن فرضیات بیان‌شده، مبدل پیشنهادی دارای ده وضعیت عملکردی مختلف در نصف دوره کلیدزنی است و وضعیت‌های عملکردی در نصف دیگر دوره کلید زنی برای سویچ دوم تکرار می‌شوند. لذا به دلیل عملکرد درهم‌تنیده، نیمی از دوره کلیدزنی بررسی می‌شود که در ادامه به بررسی نحوه عملکرد مبدل در هر کدام از وضعیت‌های مختلف پرداخته می‌شود. مدار معادل هر یک از وضعیت‌های مدار در شکل (۲) و شکل (۳) بیانگر شکل موج‌های تئوری مبدل است.

وضعیت اول $[t_0-t_1]$: شکل (۲-الف)

این وضعیت با روشن شدن سویچ کمکی شروع می‌شود. در این وضعیت ولتاژ خروجی V_O دو سر سلف L_a قرار می‌گیرد و جریان آن را به صورت خطی تا سطح I_O افزایش می‌دهد و جریان سویچ‌های S_{r1} و S_{r2} از $I_O/2$ به سمت صفر کاهش می‌یابد. به دلیل وجود سلف L_a ، سویچ کمکی تحت شرایط ZCS روشن می‌شود.

$$I_{La} = \frac{V_O(t-t_0)}{L_a} \quad (1)$$

مدت زمان این وضعیت برابر است با:

$$t_1 - t_0 = \frac{I_O L_a}{V_O} \quad (2)$$

وضعیت دوم $[t_1-t_2]$: شکل (۲-ب)

در این فاصله زمانی S_{r1} و S_{r2} همچنان روشن هستند و جریان L_a به صورت خطی از I_O تا حداکثر مقدار خودش که در پایان این وضعیت I_1 نامیده می‌شود، افزایش می‌یابد. انرژی ذخیره شده در L_a بعداً برای تخلیه خازن‌های اسنابر استفاده می‌شود.

$$I_{La} = I_O + \frac{V_O(t-t_1)}{L_a} \quad (3)$$

مدت زمان این وضعیت برابر است با:

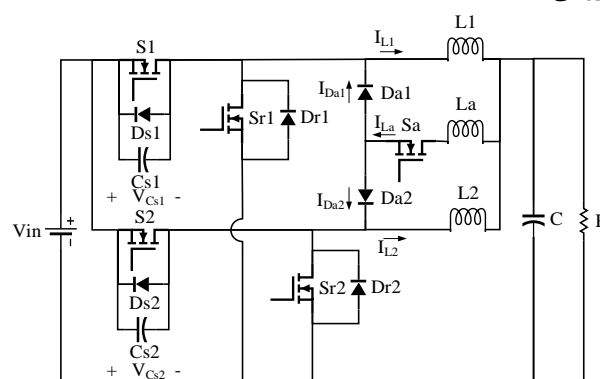
$$t_2 - t_1 = \frac{(I_1 - I_O)L_a}{V_O} \quad (4)$$

خاموش و روشن می‌شوند. علاوه بر این، بر خلاف مبدل باک درهم‌تنیده مرسوم، استرس ولتاژ سویچ‌ها کاهش یافته و به کمتر از ولتاژ ورودی محدود می‌شود. همچنین به جای دیودهای خروجی از سوئیچ‌های سنکرون^۲ استفاده شده است که باعث حذف افت ولتاژ روی دیودهای هرزگرد می‌شود.

ساختار این مقاله به این صورت است که در ادامه مبدل پیشنهادی در بخش دوم معرفی می‌شود. سپس این مبدل به صورت تئوری تحلیل شده و وضعیت‌های عملکرد آن شرح داده می‌شود. به منظور تأیید تحلیل تئوری مبدل پیشنهادی، طراحی و نتایج شبیه‌سازی مبدل پیشنهادی در بخش چهارم ارائه می‌شود. در بخش پنجم بررسی حالت گذرای مبدل آورده می‌شود. همچنین پس از بررسی تلفات و بازده مبدل، مقایسه با مبدل‌های نشان داده می‌شود و نهایتاً نتیجه گیری بیان می‌شود.

۲- مبدل کلیدزنی پیشنهادی

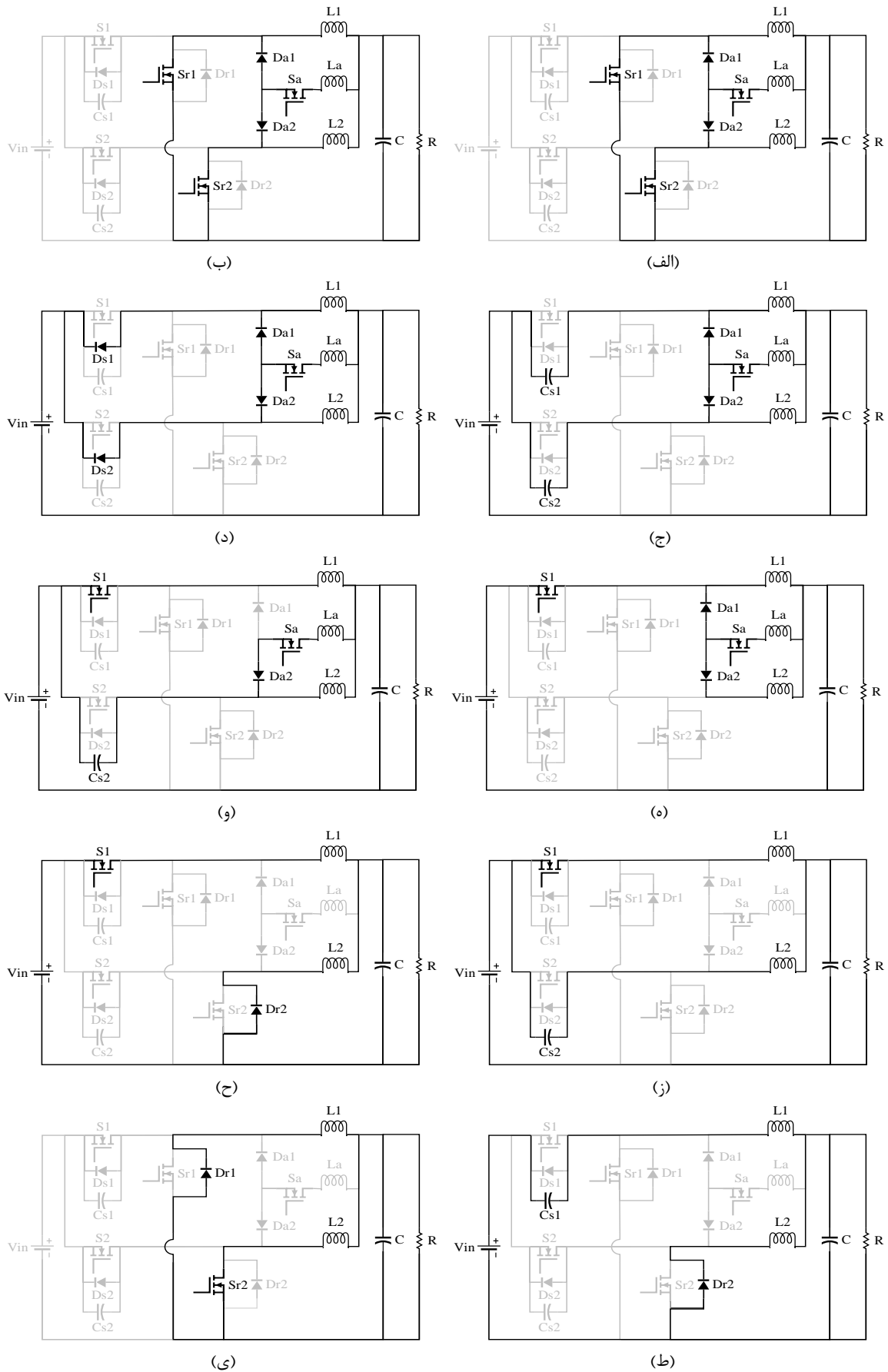
در شکل (۱) مبدل باک در هم تنیده ZVT پیشنهادی نشان داده شده است. مبدل ارائه شده شامل دو مبدل باک یکسان است که به صورت موازی به یک دیگر متصل شده‌اند و پالس گیت آنها با اختلاف فاز ۱۸۰ درجه نسبت به یکدیگر برای عملکرد درهم‌تنیده داده می‌شود. در مبدل ارائه شده علاوه بر مدار کمکی کلیدزنی نرم، سویچ‌های سنکرون جایگزین دیودهای هرزگرد شده‌اند. در شکل (۱)، S_1 و S_2 سویچ‌های اصلی، S_{r1} و S_{r2} سویچ‌های سنکرون و S_a سویچ کمکی است. در شکل (۱)، Da_1 و Da_2 دیودهای مدار کمکی هستند که در ایجاد شرایط کلیدزنی نرم برای هر یک از شاخه‌های مبدل نقش دارند. L_1 و L_2 سلف‌های فیلتر و L_a سلف مدار کمکی هستند. همچنین C_{S1} ، C_{S2} خازن‌های اسنابر و C خازن خروجی است.



شکل (۱): مبدل باک درهم تنیده ZVT پیشنهادی

۳- عملکرد مبدل

به منظور ساده‌سازی تحلیل مبدل در شرایط حالت دائمی، فرضیه‌های زیر در نظر گرفته شده است:



شکل (۲): مدار معادل برای عملکرد در هر وضعیت

الف) $[t_0-t_1]$ ب) $[t_1-t_2]$ ج) $[t_2-t_3]$ د) $[t_3-t_4]$ ه) $[t_4-t_5]$ و) $[t_5-t_6]$ ز) $[t_6-t_7]$ ح) $[t_7-t_8]$ ط) $[t_8-t_9]$ ی) $[t_9-t_{10}]$

- وضعیت چهارم $[t_3-t_4]$: شکل (۲-د)

با رسیدن ولتاژ C_{S1} و C_{S2} به سطح صفر، در آغاز این وضعیت دیودهای بدنه S_1 و S_2 شروع به هدایت می‌کنند و ولتاژ خازن‌های استایر در صفر باقی می‌ماند. در این فاصله زمانی، جریان I_{La} به صورت خطی تا I_o کاهش می‌یابد و S_1 می‌تواند به صورت ZVS روشن شود.

$$I_{La} = I_2 - \frac{(V_{in} - V_o)}{L_a} \cdot (t - t_3) \quad (8)$$

مدت زمان این وضعیت برابر است با:

$$t_4 - t_3 = \frac{L_a(I_2 - I_o)}{V_{in} - V_o} \quad (9)$$

- وضعیت پنجم $[t_4-t_5]$: شکل (۲-ه)

این وضعیت با روشن شدن سویچ اصلی S_1 تحت شرایط ZVS شروع می‌شود و جریان دیود D_{a1} به صورت خطی شروع به کاهش می‌کند. در این وضعیت جریان دیود D_{a2} و ولتاژ خازن C_{S2} ثابت است و جریان سلف کمی به صورت خطی کاهش یافته تا در پایان این وضعیت به مقدار $I_o/2$ برسد. با صفر شدن جریان دیود D_{a1} این وضعیت به پایان می‌رسد.

$$I_{La} = I_o - \frac{V_{in} - V_o}{L_a} (t - t_4) \quad (10)$$

مدت زمان این وضعیت برابر است با:

$$t_5 - t_4 = \frac{L_a(I_o - I_o/2)}{V_{in} - V_o} \quad (11)$$

- وضعیت ششم $[t_5-t_6]$: شکل (۲-و)

در این وضعیت جریان سویچ S_1 با جریان سلف I_L برابر می‌شود و خازن C_{S2} شروع به شارژ شدن می‌کند که ولتاژ آن به صورت خطی افزایش می‌یابد. همچنین جریان I_{La} به صورت خطی کاهش می‌یابد تا در پایان این وضعیت، جریان آن به صفر برسد.

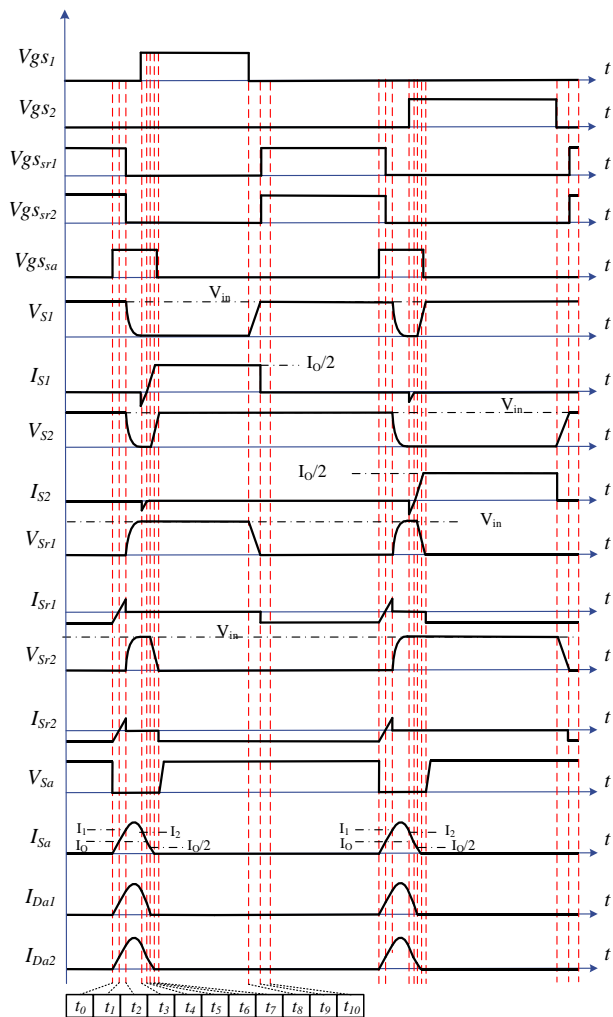
$$I_{La} = \frac{I_o}{2} - \frac{V_o + V_{C_{S2}}}{L_a} (t - t_5) \quad (12)$$

مدت زمان این وضعیت برابر است با:

$$t_6 - t_5 = \frac{L_a(I_o/2)}{V_{in} - V_{C_{S1}}} \quad (13)$$

- وضعیت هفتم $[t_6-t_7]$: شکل (۲-ز)

در این وضعیت عملکردی، مدار کمی فراهم آورنده شرایط کلیدزنی نرم از مدار خارج شده و سویچ S_a تحت شرایط ZCS خاموش می‌شود. همچنین سلف‌های L_1 و L_2 در حال جذب توان از ورودی می‌باشند. در این زمان C_{S2} با جریان ثابت $I_o/2$ شارژ می‌شود تا ولتاژ آن به V_{in} برسد. در پایان این وضعیت C_{S2} کاملاً شارژ شده و از مدار خارج می‌شود. مدت زمان این وضعیت برابر است با:



شکل (۳): شکل موج‌های تئوری مبدل پیشنهادی

- وضعیت سوم $[t_2-t_3]$: شکل (۲-ج)

این وضعیت با خاموش شدن سویچ‌های سنکرون S_{r1} و S_{r2} شروع می‌شود و I_{La} رزونانسی را با $C_{S1} \parallel C_{S2}$ آغاز می‌کند. در طی این رزونانس، ولتاژ خازن‌های C_{S1} و C_{S2} کاهش می‌یابند، تا در پایان این وضعیت به مقدار صفر برسند. خاموش شدن سویچ‌های S_{r1} و S_{r2} در این وضعیت به صورت ZVS انجام می‌شود. همچنین در اثر رزونانس، جریان I_{La} تا مقدار I_2 که عددی بزرگ‌تر از I_o است، کاهش می‌یابد.

$$I_{La} = I_o + \frac{V_o}{Z_0} \sin \omega_0(t - t_2) + (I_1 - I_o) \cos \omega_0(t - t_2) \quad (5)$$

که در آن:

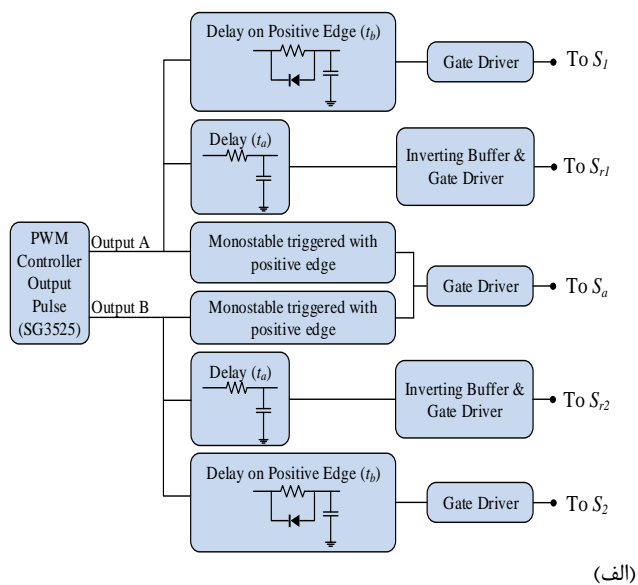
$$\omega_0 = \frac{1}{\sqrt{L_a(C_{S1} \parallel C_{S2})}} \quad (6)$$

$$Z_0 = \sqrt{\frac{L_a}{C_{S1} \parallel C_{S2}}} \quad (7)$$

فرکانس کلیدزنی است که در جدول (۱) نشان داده شده است. سلف‌های L_1 و L_2 نیز مشابه روند طراحی مبدل باک مرسوم [۳۴]، برابر با $300\mu\text{H}$ محاسبه شده‌اند. مدل سویچ انتخاب شده برای سویچ‌های S_1 ، S_2 ، S_{r1} و S_{r2} و مدل دیود نیز در جدول (۱) آورده شده است. مدار کنترل مبدل مشابه مبدل باک کلیدزنی سخت بر پایه مدولاسیون پهنای پالس (PWM) است. بلوک دیاگرام مدار کنترل برای پالس سویچ‌ها و تنظیمات پالس PWM در شکل (۴) نمایش داده شده است.

جدول (۱): مقادیر و مشخصات قطعات مبدل پیشنهادی

نام	مقدار/نوع
سویچ‌ها	IRF 840
دیودها	MUR 460
C_{S1} و C_{S2}	2.2 nF
L_a	3 μH
L_1 و L_2	300 μH
C_O	100 μF



(الف)

$$t_8 - t_7 = \frac{2C_{S1}V_{in}}{I_o} \quad (۱۴)$$

- وضعیت هشتم $[t_7-t_8]$: شکل (۲-ح)

در این وضعیت دیود بدنه S_{r2} شروع به هدایت کرده و شرایط ZVS برای روشن شدن سویچ S_{r2} فراهم می‌کند.

- وضعیت نهم $[t_8-t_9]$: شکل (۲-ط)

در این وضعیت به دلیل وجود خازن اسنابر C_{S1} ، سویچ S_1 تحت شرایط ZVS خاموش می‌شود. با خاموش شدن S_1 ، خازن C_{S1} با جریان ثابت $I_o/2$ شارژ شده تا در پایان این وضعیت ولتاژ آن به مقدار V_{in} برسد. همچنین در این وضعیت دیود بدنه S_{r2} مشابه وضعیت قبل به هدایت خود ادامه می‌دهد.

- وضعیت دهم $[t_9-t_{10}]$: شکل (۲-ی)

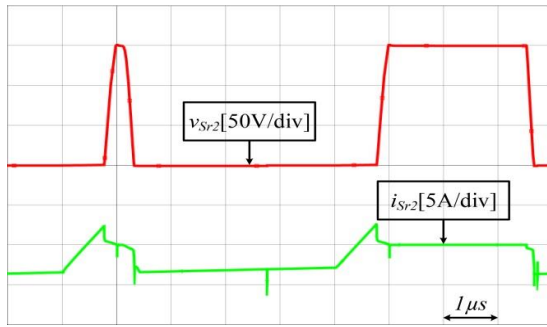
در ابتدای این وضعیت، در حالی که دیود بدنه D_{r2} در حال هدایت است، دیود بدنه D_{r1} نیز شروع به هدایت کرده و این امکان را فراهم می‌کند تا سویچ‌های S_{r1} و S_{r2} تحت شرایط ZVS روشن شوند. با روشن شدن هر دو سویچ S_{r1} و S_{r2} این وضعیت به پایان رسیده و وضعیت‌های عملکردی ده‌گانه این مبدل مجدداً تکرار می‌شود.

۴- طراحی و شبیه‌سازی مبدل پیشنهادی

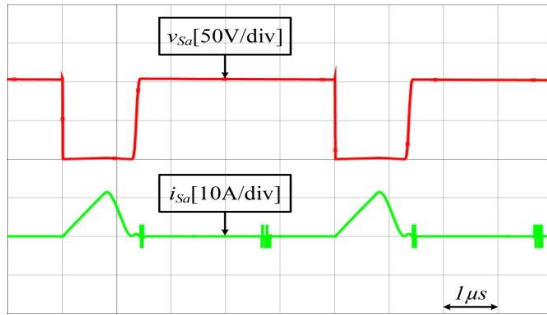
نتایج طراحی و شبیه‌سازی مبدل پیشنهاد شده برای ورودی 150V ، خروجی 48V و توان 220W در این بخش ارائه می‌شود. فرکانس کلیدزنی با توجه به توانایی کارکرد این مبدل و تلفات کم (به دلیل عملکرد در شرایط کلیدزنی نرم) برابر 10kHz انتخاب شده است. در این شرایط نسبت به فرکانسهای کمتر، عناصر مغناطیسی مبدل و در نتیجه حجم مبدل کاهش می‌یابد. انتخاب حد بالای فرکانس محدود به فرکانس کاری مجاز قطعات است. هر فاز مبدل باک در هم‌تنیده شبیه مبدل باک تک فاز عمل می‌کند با این تفاوت که عملکرد فازها با اختلاف فاز 180° درجه صورت می‌گیرد. در نتیجه بهره مبدل شبیه مبدل باک پایه می‌باشد. طراحی اجزای پایه مبدل قدرت از قبیل سلف‌ها و خازن مانند مبدل باک معمولی طراحی می‌شود و مقدار خازن‌های اسنابر C_{S1} و C_{S2} مانند خازن‌های اسنابر معمول [۳۴]، در لحظه خاموش شدن سویچ از رابطه زیر بدست می‌آید:

$$C_{Smin} = \frac{I_{SW} \cdot t_f}{2 \cdot V_{SW}} \quad (۱۵)$$

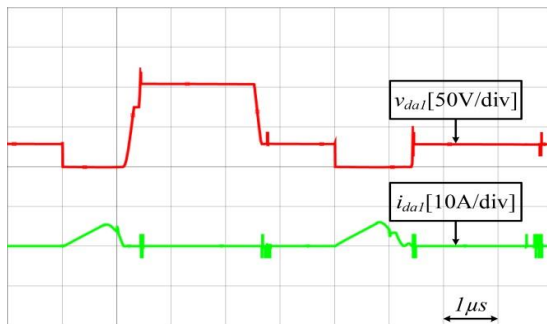
که در آن، I_{SW} جریان سویچ قبل از لحظه خاموشی و مقدار V_{SW} ولتاژ بعد از خاموش شدن سویچ است. t_f زمان گذار جریان سویچ در لحظه خاموش شدن است. برای اطمینان از عملکرد صحیح خازن‌های اسنابر، مقدار آن بیشتر از C_{Smin} انتخاب شده است. مقدار C_{S1} و C_{S2} و سلف L_a با در نظر گرفتن اینکه حداقل فرکانس رزونانس حدود 0.1



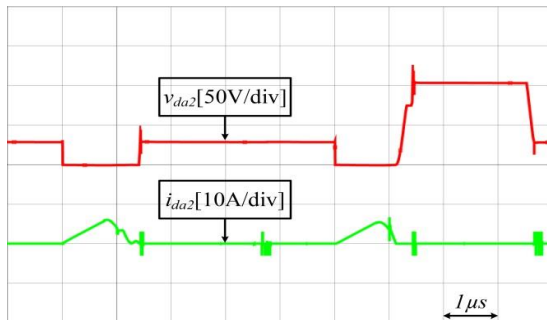
(د)



(هـ)

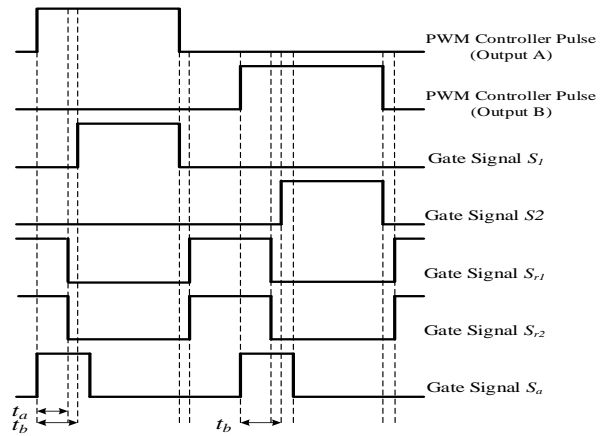


(و)



(ز)

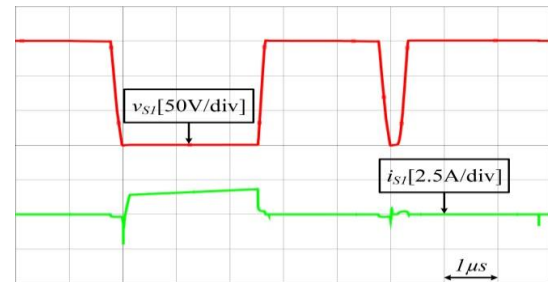
شکل (۵): نتایج شبیه‌سازی مبدل باک در هم تنیده ZVT پیشنهادی
 الف) شکل موج ولتاژ و جریان S_1 ب) شکل موج ولتاژ و جریان S_2
 ج) شکل موج ولتاژ و جریان S_{r1} د) شکل موج ولتاژ و جریان S_{r2}
 هـ) شکل موج ولتاژ و جریان سوییچ کمکی و) شکل موج ولتاژ و
 جریان D_{a1} ز) شکل موج ولتاژ و جریان D_{a2}



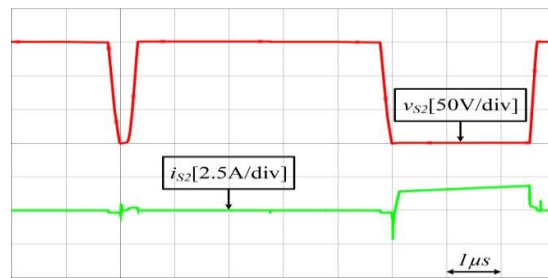
(ب)

شکل (۴): الف) مدار کنترل ب) دیاگرام زمان‌بندی

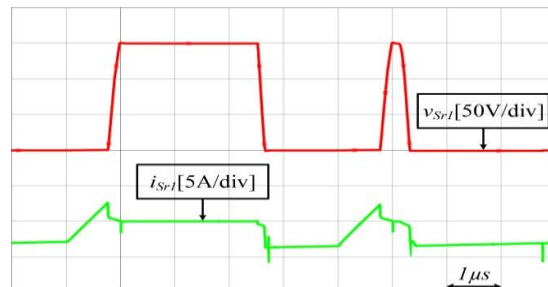
مبدل پیشنهادی توسط نرم افزار OrCAD 16.6 شبیه‌سازی شده است. در شکل (۵-الف)، (۵-ب)، (۵-ج) و (۵-د) عملکرد سوییچ‌های اصلی و سنکرون در شرایط ZVS نشان داده شده است. شکل (۵-هـ) تأیید می‌کند که سوییچ کمکی در شرایط کلیدزنی نرم ZCS روشن و خاموش می‌شود. شکل (۵-و) و (۵-ز)، ولتاژ و جریان دیودهای کمکی D_{a1} و D_{a2} را نشان می‌دهد که روشن و خاموش شدن دیودها تحت شرایط ZCS در آن مشخص است.



(الف)



(ب)



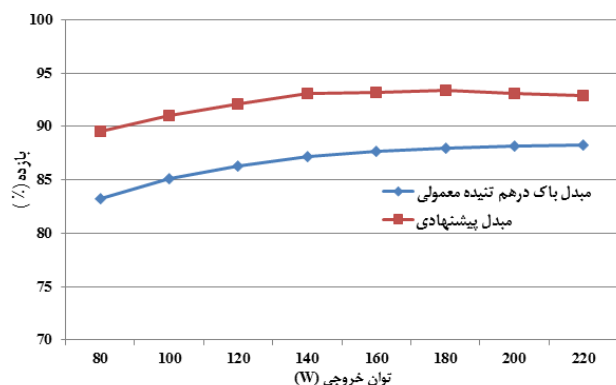
(ج)

با توجه به مشخصات مورد نیاز برای سلف‌ها نظیر جریان کاری، هسته سلف‌های مدار از نوع Kool Mu EE K4317E090 برای سلف های L_1 و L_2 و برای سلف L_a Kool Mu EE K1808E026 از شرکت Magnetics انتخاب شده‌اند. تلفات هسته و مسی سلف‌ها با استفاده از نرم افزار سایت Magnetics تعیین شده‌است. نمودار تلفات المان‌ها در شکل شماره (۷) آورده شده‌است.



شکل (۷): تلفات هدایتی، خازنی، مسی و هسته در مبدل پیشنهادی

برای مقایسه بازده مبدل پیشنهادی کلیدزنی نرم نسبت به مبدل باک در هم تنیده معمولی، بازده این دو مبدل در شکل (۸) ارائه شده است.



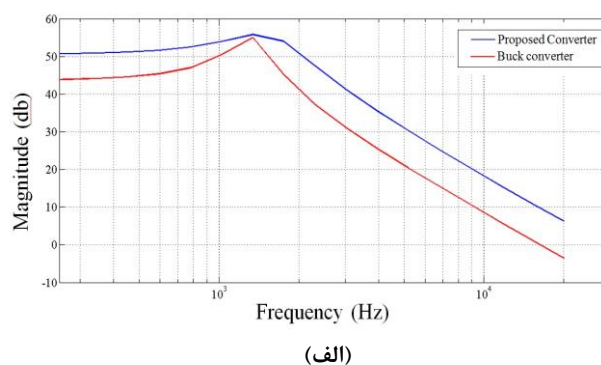
شکل (۸): مقایسه بازده مبدل پیشنهادی و مبدل باک در هم تنیده معمولی

طبق این نمودار با فراهم شدن شرایط کلیدزنی نرم و کاهش تلفات در مبدل پیشنهادی، بازده در حدود ۴/۵٪ بهبود یافته است. در جدول

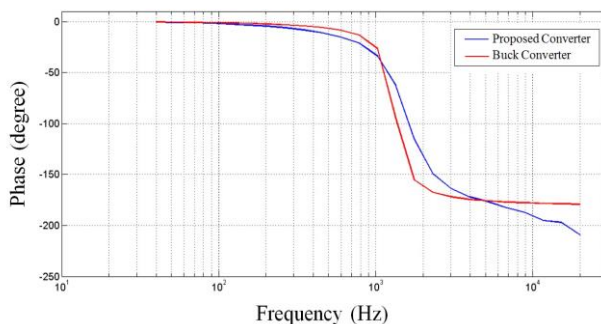
بر اساس شکل (۵)، نتایج شبیه‌سازی، نتایج تحلیل تئوری را در فراهم شدن شرایط کلیدزنی نرم تأیید می‌کند. اسپایک‌های جزئی دیده شده در شکل موجهای شبیه سازی به دلیل وجود عناصر پارازیتی در مدل قطعات مدار نظیر سلف و خازنهای پارازیتی سوییچها و دیودهاست که در لحظات تغییر وضعیت قطعات، اثر خود را نشان می‌دهند.

۵- تحلیل حالت گذرای مبدل

برای بررسی حالت گذرا در حوزه فرکانس از نمودار بود^۵ استفاده می‌شود [۳۵-۳۶]. در شکل (۶) دیاگرام بود مبدل پیشنهادی بدون جبران ساز به همراه مبدل باک بدون جبران ساز که هر دو در وضعیت CCM کار کرده رسم شده است. لازم به ذکر است که این دیاگرام بوسیله نرم افزار PSIM شبیه سازی شده است. به دلیل آنکه دیاگرام فاز دو مبدل مشابه بوده، پهنای باند سیستم حلقه بسته دو مبدل یکسان می‌باشد. بنابراین می‌توان نتیجه گرفت که وضعیت گذرا و همچنین پایداری مبدل پیشنهادی مشابه به یک مبدل باک درهم تنیده معمولی می‌باشد و شاخص اضافه شده برای فراهم کردن شرایط کلید زنی نرم به دلیل قرار نداشتن در مسیر اصلی انتقال توان، اثر چندانی روی تغییر پاسخ گذرا ندارد.



(الف)



(ب)

شکل (۶): دیاگرام بود مبدل پیشنهادی و باک (الف) اندازه (ب) فاز (نمودار رنگ آبی: مبدل پیشنهادی، رنگ قرمز: مبدل باک معمولی)

(۲) در شرایط کلیدزنی نرم با المان‌های یکسان و شرایط یکسان مبدل باک در هم تنیده پیشنهادی با مبدلهای دیگر مقایسه شده است.

جدول (۲): مقایسه مبدل پیشنهادی با چند مبدل باک کلیدزنی نرم

مبدل	شرایط کلیدزنی						استرس ولتاژ			تعداد المانهای مدار کمکی		
	سوئیچ سنکرون/دیود اصلی		سوئیچ کمکی		سوئیچ اصلی		سوئیچ اصلی	سوئیچ کمکی	پسیو	دیود کمکی	سوئیچ کمکی	
	خاموش	روشن	خاموش	روشن	خاموش	روشن						
[۳۰]	ZV	ZV	سخت	سخت	ZV	ZV	V_{in}	V_{in}	۳	۳	۱	
[۳۷]	سخت	سخت	-	-	ZV	ZV	بیش از V_{in}	-	۱	-	-	
[۲۸]	سخت	سخت	سخت	سخت	ZV	سخت	$2V_{in}$	بیش از $2V_{in}$	۶	-	۲	
[۳۸]	سخت	ZV	ZC	سخت	ZVZC	ZV	$3.5V_{in}$	V_{in}	۳	۳	۱	
[۲۹]	سخت	سخت	-	-	ZV	سخت	V_{in}	-	۱	-	-	
پیشنهادی	ZV	ZV	ZC	ZC	ZV	ZV	V_{in}	کمتر از V_{in}	۳	۲	۱	

۶- نتیجه گیری

مراجع

- [1] D. Kim, M. Kim and B. Lee, "An Integrated Battery Charger With High Power Density and Efficiency for Electric Vehicles," IEEE Transactions on Power Electronics, vol. 32, no. 6, pp. 4553-4565, June 2017.
- [2] M. A. Alahmad and H. L. Hess, "Evaluation and Analysis of a New Solid-State Rechargeable Microscale Lithium Battery," IEEE Transactions on Industrial Electronics, vol. 55, no. 9, pp. 3391-3401, Sept. 2008.
- [3] C. Hua, Y. Fang and C. Lin, "LLC resonant converter for electric vehicle battery chargers," IET Power Electronics, vol. 9, no. 12, pp. 2369-2376, 5 10 2016.
- [4] R. Ren, B. Liu, E. A. Jones, F. F. Wang, Z. Zhang and D. Costinett, "Capacitor-Clamped, Three-level GaN-Based DC-DC Converter With Dual Voltage Outputs for Battery Charger Applications," IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 4, no. 3, pp. 841-853, Sept. 2016.
- [5] S. M. Lukic, J. Cao, R. C. Bansal, F. Rodriguez and A. Emadi, "Energy Storage Systems for Automotive Applications," IEEE Transactions on Industrial Electronics, vol. 55, no. 6, pp. 2258-2267, June 2008.
- [6] Y. Chuang, "High-Efficiency ZCS Buck Converter for Rechargeable Batteries," IEEE Transactions on Industrial Electronics, vol. 57, no. 7, pp. 2463-2472, July 2010.
- [7] Y. Chuang and Y. Ke, "A Novel High-Efficiency Battery Charger With a Buck Zero-Voltage-Switching Resonant Converter," IEEE Transactions on Energy Conversion, vol. 22, no. 4, pp. 848-854, Dec. 2007.
- [8] H. M. de Oliveira Filho, D. de S. Oliveira and C. E. de Alencar e Silva, "Three-Stage Static Power Converter for Battery Charging Feasible for Small Wind Energy Conversion Systems," IEEE Transactions on Industry Applications, vol. 50, no. 5, pp. 3602-3610, Sept.-Oct. 2014.
- [9] H. Liu, D. Zhang and D. Wang, "Design Considerations for Output Capacitance Under Inductance Mismatches in

در این مقاله یک مبدل باک در هم تنیده کلیدزنی نرم معرفی و تحلیل گردید. در مبدل پیشنهادی به دلیل استفاده از ساختار درهم تنیده، ریپل جریان در ورودی و خروجی نسبت به مبدل باک مرسوم کاهش می یابد. این مبدل به گونه ای عمل می کند که فقط با یک مدار کمکی، شرایط کلیدزنی نرم برای هر دو شاخه اصلی مبدل باک فراهم می شود. تحلیل های تئوری، توسط شبیه سازی برای ولتاژ ورودی ۱۵۰ ولت و

خروجی ۴۸ ولت در فرکانس ۱۰۰ کیلو هرتز تأیید شد. نتایج تئوری و شبیه سازی نشان می دهد که در این مبدل شرایط کلیدزنی نرم در ولتاژ صفر برای سوئیچ اصلی در هر دو حالت روشن شدن و خاموش شدن به خوبی ایجاد شده است. همچنین سوئیچ کمکی، تحت شرایط کلیدزنی در جریان صفر عمل می کند. علاوه بر این دیودهای مبدل نیز به صورت نرم خاموش می شوند که موجب کاهش اثر نامطلوب بازیابی معکوس دیودها شده است. علاوه بهبود مبدل با کاهش تلفات کلیدزنی در آن، با به کارگیری سوئیچ های سنکرون به جای دیودهای هرزگرد، تلفات هدایتی نیز کاهش یافته است که بهبود بازده مبدل پیشنهادی نسبت به مبدل باک معمولی با ارائه منحنی بازده تأیید گردید. همچنین توسط تحلیل حالت گذرای مبدل و شبیه سازی آن مشخص شد که پایداری مبدل با مبدل باک یکسان است و علاوه بر آن تلفات هدایتی، خازنی، مسی و هسته مبدل با توجه به نمودار بازده مورد بررسی قرار گرفت است.

- Buck-Boost Converter," IEEE Transactions on Power Electronics, vol. 28, no. 12, pp. 5940-5948, Dec. 2013.
- [23] Y. Chen, Z. Li and R. Liang, "A Novel Soft-Switching Interleaved Coupled-Inductor Boost Converter With Only Single Auxiliary Circuit," IEEE Transactions on Power Electronics, vol. 33, no. 3, pp. 2267-2281, March 2018.
- [24] F. H. Aghdam and M. Abapour, "Reliability and Cost Analysis of Multistage Boost Converters Connected to PV Panels," IEEE Journal of Photovoltaics, vol. 6, no. 4, pp. 981-989, July 2016.
- [25] X. Yu and A. M. Khambadkone, "Reliability Analysis and Cost Optimization of Parallel-Inverter System," IEEE Transactions on Industrial Electronics, vol. 59, no. 10, pp. 3881-3889, Oct. 2012.
- [26] P. Chavoshpour Heris, Z. Saadatizadeh and N. Rostami, "Transformerless quadratic-based high step-down DC-DC converter with wide duty cycle range," in IET Power Electronics, vol. 12, no. 3, pp. 368-382, March 2019.
- [27] M. Sinha, J. Poon, B. B. Johnson, M. Rodriguez and S. V. Dhople, "Decentralized Interleaving of Parallel-connected Buck Converters," in IEEE Transactions on Power Electronics, vol. 34, no. 5, pp. 4993-5006, May 2019.
- [28] C. Tsai and C. Shen, "Interleaved soft-switching coupled-buck converter with active-clamp circuits," 2009 International Conference on Power Electronics and Drive Systems (PEDS), Taipei, pp. 1113-1118, 2009.
- [29] Yaow-Ming Chen, Sheng-Yu Tseng, Cheng-Tao Tsai and Tsai-Fu Wu, "Interleaved buck converters with a single-capacitor turn-off snubber," IEEE Transactions on Aerospace and Electronic Systems, vol. 40, no. 3, pp. 954-967, July 2004.
- [30] Jung-Goo Cho, Ju-Won Baek, Geun-Hie Rim and Iouri Kang, "Novel zero-voltage-transition PWM multiphase converters," IEEE Transactions on Power Electronics, vol. 13, no. 1, pp. 152-159, Jan. 1998.
- [31] Jong-Young Lee, Soon-Ryung Lee, Chung-Yuen Won, Je-Hyun Yi and Bo-Hyung Cho, "ZVT interleaved synchronous buck converter with passive soft-switching cell," 2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia (IFEEC 2017 - ECCE Asia), Kaohsiung, 2017, pp. 1308-1313.
- [32] A. Ariyan, M.R. Yazdani, "Zero-Voltage-Transition Buck Converter for High Step-Down DC-DC Conversion with Low EMI", Journal of Power Electronics, Vol. 17, No. 6, pp.1445-1453, 2017.
- [33] L. Zhang and S. Chakraborty, "An Interleaved Series-Capacitor Tapped Buck Converter for High Step-Down DC/DC Application," in IEEE Transactions on Power Electronics, vol. 34, no. 7, pp. 6565-6574, July 2019.
- [34] Mohan N., Undeland T. M., Robbins W. P., Power Electronics, 3rd ed., Wiley, 2003.
- [35] R. W. Erickson and D. Maksimovic, Fundamentals of Power Electronics, 2nd ed. Norwell, MA: Kluwer, 2001.
- [36] Meeks D., "Loop Stability Analysis of Voltage Mode Buck Regulator with Different Output Capacitor Types-Continuous and Discontinuous Modes," TI Application Report, SLVA301, 2008.-P.1-36.
- [37] C. S. Moo, Y. J. Chen, H. L. Cheng and Y. C. Hsieh, "Twin-Buck Converter With Zero-Voltage Transition," in IEEE Transactions on Industrial Electronics, vol. 58, no. 6, pp. 2366-2371, June 2011.
- [38] M. Esteki, E. Adib, H. Farzanehfard and S. A. Arshadi, "Auxiliary circuit for zero-voltage-transition interleaved pulse-width modulation buck converter," in IET Power Electronics, vol. 9, no. 3, pp. 568-575, 2016.
- Multiphase Buck Converters," IEEE Transactions on Power Electronics, vol. 32, no. 7, pp. 5004-5015, July 2017.
- [10] J. Gordillo and C. Aguilar, "A Simple Sensorless Current Sharing Technique for Multiphase DC-DC Buck Converters," IEEE Transactions on Power Electronics, vol. 32, no. 5, pp. 3480-3489, May 2017.
- [11] Z. Yan, J. Zeng, W. Lin and J. Liu, "A Novel Interleaved Nonisolated Bidirectional DC-DC Converter With High Voltage-Gain and Full-Range ZVS," in IEEE Transactions on Power Electronics, vol. 35, no. 7, pp. 7191-7203, July 2020.
- [12] M. Esteki, B. Poorali, E. Adib and H. Farzanehfard, "Interleaved Buck Converter With Continuous Input Current, Extremely Low Output Current Ripple, Low Switching Losses, and Improved Step-Down Conversion Ratio," IEEE Transactions on Industrial Electronics, vol. 62, no. 8, pp. 4769-4776, Aug. 2015.
- [13] A. Khosroshahi, M. Abapour and M. Sabahi, "Reliability Evaluation of Conventional and Interleaved DC-DC Boost Converters," IEEE Transactions on Power Electronics, vol. 30, no. 10, pp. 5821-5828, Oct. 2015.
- [14] N. Coruh, S. Urgun, T. Erfidan and S. Ozturk, "A simple and efficient implemantation of interleaved boost converter," 2011 6th IEEE Conference on Industrial Electronics and Applications, Beijing, 2011, pp. 2364-2368.
- [15] I. Lee, S. Cho and G. Moon, "Interleaved Buck Converter Having Low Switching Losses and Improved Step-Down Conversion Ratio," IEEE Transactions on Power Electronics, vol. 27, no. 8, pp. 3664-3675, Aug. 2012.
- [16] P. Thounthong, P. Mungporn, D. Guilbert, N. Takorabet, S. Pierfederici, B. Nahid-Mobarakeh, Y. Hu, N. Bizon, Y. Huangfu, P. Kumam, "Design and control of multiphase interleaved boost converters-based on differential flatness theory for PEM fuel cell multi-stack applications" in International Journal of Electrical Power & Energy Systems, vol 124, Jan 2021.
- [17] C. Pan, C. Chuang and C. Chu, "A Novel Transformerless Interleaved High Step-Down Conversion Ratio DC-DC Converter With Low Switch Voltage Stress," IEEE Transactions on Industrial Electronics, vol. 61, no. 10, pp. 5290-5299, Oct. 2014.
- [18] M. Ilic and D. Maksimovic, "Interleaved Zero-Current-Transition Buck Converter," IEEE Transactions on Industry Applications, vol. 43, no. 6, pp. 1619-1627, Nov.-dec. 2007.
- [۱۹] بابائی ابراهیم، سعادت‌زاده زهرا، "ارائه یک مبدل DC-DC دو طرفه چند درگاه جدید با قابلیت کلیدزنی نرم و بررسی عملکرد مبدل برای استخراج حداکثر توان از آرایه‌ی فتوولتائیک"، مجله مهندسی برق و الکترونیک ایران، دوره ۱۵، شماره ۳، ۱۳۴-۱۳۴، پاییز ۱۳۹۷.
- [۲۰] صباحی مهران، اشرف‌گندمی امین، سعیدآبادی سعید، "مبدل چند سطحی متصل به شبکه با ایمنی بالا با قابلیت اخذ بیشینه توان از سلول خورشیدی"، مجله مهندسی برق و الکترونیک ایران، دوره ۱۳، شماره ۳، ۹۵-۱۰۴، پاییز ۱۳۹۵.
- [۲۱] اژدرفاقی بناب حسین، بنائی محمد رضا، نجفی روادانق سجاد، "آنالیز و تحلیل مبدل dc-dc بدون ترانسفورماتور جدید با ضریب بهره بالا"، مجله مهندسی برق و الکترونیک ایران، دوره ۱۶، شماره ۱، ۱۳۳-۱۴۶، بهار ۱۳۹۸.
- [22] J. M. Blanes, R. Gutiérrez, A. Garrigós, J. L. Lizán and J. M. Cuadrado, "Electric Vehicle Battery Life Extension Using Ultracapacitors and an FPGA Controlled Interleaved

-
- ¹ Interleaved
 - ² Zero Current Transition
 - ³ Zero Voltage Transition
 - ⁴ Synchronous switches
 - ⁵ Bode Plot
 - ⁶ Zero Current Switching (ZCS)