

New JK-Latch and Flip-Flop in Quantum-Dot Cellular Automata Technology with Minimal Area

Mohammad Gholami¹, Hamid Rahimpour²

¹Associate Professor, Department of Electrical Engineering, Faculty of Engineering and Technology,
University of Mazandaran, Babolsar, Iran

m.gholami@umz.ac.ir

²Assistant Professor, Physics and Accelerator Research School, Nuclear Science and Technology Research Institute,
Tehran, Iran

hrahimpour@aeoi.org.ir

Abstract:

Nowadays, with the increasing development of science and technology and considering the limitations of the technologies used in the electronics and computer industries, the need for emerging technologies is more apparent than ever. One of these emerging technologies that has been welcomed by researchers is the quantum dot cellular automata technology. Therefore, in this article, new structures for JK type latches and flip-flops, which are an important block in the logic unit and processors, will be presented. In part of the proposed JK latch block diagram, a multiplexer is used instead of logic gates, which leads to a structure that has favorable conditions compared to existing designs in terms of cell number, area, and delay. The simulation results indicate the use of 48 quantum cells, an occupied area of $0.044\mu\text{m}^2$ and a delay of one clock cycle, which seems appropriate compared to previous designs. The simulations of the proposed structures in the quantum dot cellular automata technology have been performed by the QCADesigner software.

Keywords: Quantum-dot cellular automata, QCA, JK-Latch, Delay

Article Type: Research

Received: 09. 12. 2024

Revised: 16. 02. 2025

Accepted: 01. 03. 2025

Corresponding author: M. Gholami

Corresponding author's address: Department of Electrical Engineering, Faculty of Engineering and Technology,
University of Mazandaran, Babolsar, Iran



1. Motivation of the work

Nowadays, due to the increasing human needs to design high-speed and low-power circuits, CMOS technology has encountered challenges in implementing these circuits. Therefore, researchers have turned to other emerging technologies to find solutions to overcome these challenges. One of these technologies is the emerging technology of quantum-dot cellular automata (QCA). In addition, latches are considered one of the essential components in the design and implementation of modern digital circuits. Therefore, considering the importance of latches and the position of QCA technology, designing appropriate latches in this technology will be of great importance. One of the most important types of latches is the JK latch, and in this paper, the design of a new JK latch with minimum area will be a priority.

2. Contributions

Nowadays, due to the increasing human needs for designing high-speed and low-power circuits, CMOS technology has encountered challenges in implementing these circuits. One of the emerging technologies that is expected to be a suitable alternative to CMOS technology is QCA. In this paper, a new design for the JK type latch is presented, and its structure is such that it consists of connecting AND, OR logic gates and a multiplexer. The advantage of this structure is the use of a multiplexer instead of logic gates. In addition, the use of an appropriate multiplexer in this structure can improve the efficiency of the circuit in terms of area and number of cells, compared to other designs. The proposed latch structure in QCA technology consists of 48 cells, an area of $0.044 \mu\text{m}^2$, and a delay of one clock cycle. Also, the JK flip-flop is presented using a pulse-to-edge converter and the proposed latch circuit.

3. Procedures

In this paper, a new design for the JK type latch is presented, and its structure is such that it consists of connecting AND, OR logic gates and a multiplexer. The advantage of this structure is the use of a multiplexer instead of logic gates. In addition, the use of an appropriate multiplexer in this structure can improve the efficiency of the circuit in terms of area and number of cells, compared to other designs. The proposed latch structure in QCA technology consists of 48 cells, an area of $0.044 \mu\text{m}^2$, and a delay of one clock cycle. Also, the JK flip-flop is presented using a pulse-to-edge converter and the proposed latch circuit. The proposed designs can be easily used in more complex circuits and also in arithmetic logic units (ALU).

4. Findings

In this paper, new structures for JK latch and JK flip-flop are proposed. Considering the use of multiplexer in the proposed block diagram, the proposed structures have suitable conditions in terms of occupied area, delay and number of quantum cells. The proposed latch structure

consists of 48 QCA cells, area of $0.044 \mu\text{m}^2$ and delay of one full clock cycle. Also, the proposed final flip-flop structure consists of 58 QCA cells, area of $0.054 \mu\text{m}^2$ and delay of one full clock cycle.

5. Conclusion

In this paper, new structures for JK type latch and JK type flip-flop are proposed. The prominent features of the proposed structures include low number of quantum cells, minimal area, and appropriate delay. The proposed circuits can also be used in larger circuits such as counters. Also, appropriate stability of output signals is another condition of the proposed structures, and this has been achieved by observing all the design rules in QCA technology.

لچ و فلیپ فلاپ JK جدید در تکنولوژی اتوماتای سلولی نقطه ای کوانتومی با مساحت حداقل

محمد غلامی^۱، حمید رحیم پور^۲

۱- دانشیار- گروه مهندسی برق- دانشکده مهندسی و فناوری- دانشگاه مازندران - بابلسر- ایران

m.gholami@umz.ac.ir

۲- استادیار- پژوهشکده فیزیک و شتابگرها- پژوهشگاه علوم و فنون هسته ای- تهران- ایران

hrahimpour@aeoi.org.ir

چکیده: امروزه با گسترش روزافزون علم و تکنولوژی و با توجه به محدودیتهای حاکم بر تکنولوژیهای مورد استفاده در صنایع مرتبط با الکترونیک و رایانه، نیاز به تکنولوژیهای نوظهور بیش از پیش به چشم می آید. یکی از این تکنولوژیهای نوظهور که مورد استقبال محققین قرار گرفته است، تکنولوژی اتوماتای سلولی نقطه ای کوانتومی است. لذا در این مقاله، ساختارهای جدید برای لچ و فلیپ فلاپ نوع JK که یک بلوک پر اهمیت در واحد منطق و پردازنده ها است، ارائه خواهد شد. در بخشی از بلوک دیاگرام لچ JK پیشنهادی، به جای بکارگیری از گیت های منطقی، از مالتی پلکسر استفاده شده است و این ایده منتهی به ساختاری شده است که از منظر تعداد سلول، مساحت و تاخیر، شرایط مناسبی نسبت به طرح های موجود داشته است. نتایج شبیه سازی حکایت از استفاده از ۴۸ سلول کوانتومی، مساحت اشغالی ۰/۰۴۴ میکرومترمربع و نیز تاخیر یک سیکل کلاک دارد که در مقایسه با طرح های پیشین مناسب به نظر می رسد. شبیه سازیهای ساختارهای پیشنهادی در تکنولوژی اتوماتای سلولی نقطه ای کوانتومی توسط نرم افزار QCADesigner انجام گرفته است.

کلمات کلیدی: اتوماتای سلولی نقطه ای کوانتومی، QCA، لچ JK، تاخیر

نوع مقاله: پژوهشی

دریافت: ۱۴۰۳/۰۹/۱۹

بازنگری: ۱۴۰۳/۱۱/۲۸

پذیرش: ۱۴۰۳/۱۲/۱۱

نام نویسنده ی مسئول: محمد غلامی

نشانی نویسنده ی مسئول: ایران مازندران بابلسر دانشگاه مازندران پردیس دانشگاه مازندران دانشکده ی مهندسی و

فناوری

۱- مقدمه

JK پرداخته اند که در ادامه برخی از آنها بررسی و تشریح خواهند شد. در برخی از مقالات طرحی به عنوان مدار لچ JK معرفی شده است که بزرگترین اشکال آن نداشتن ورودی کلاک است که عمل کنترل پذیری و رفتار درست لچ را دچار اختلال می کند. مدار پیشنهادی در این مقالات عملاً نمی تواند معیار مناسبی برای مقایسه و استفاده در مدارهای بزرگتری مثل شمارنده که نیاز به کلاک دارند، باشد. لذا در این مقاله این موارد نیز بررسی شدند ولی با توجه به رفتار نادرست، مورد توجه طراحان نخواهند بود. در طرحی که در [۱۱] مدلی از لچ JK معرفی شده است که مبتنی بر روابط حاکم بر لچ SR مدل سازی شده است. این ساختار ۷۸ سلول دارد و تقریباً ۱/۵ سیکل تاخیر را از خود نشان می دهد. در [۱۲] مدار لچ JK دیگری پیشنهاد شده است که از ۸۰ سلول کوانتومی استفاده کرده است. این طرح مساحت برابر با ۰/۱۲ میکرومترمربع و تاخیر ۱،۵ سیکلی دارد و متأسفانه از مشکل عدم وجود کلاک نیز رنج می برد و عملاً کاربردی به عنوان لچ JK نمیتواند داشته باشد. در [۱۳] طرح پیشنهادی به عنوان لچ JK از ۸۰ سلول کوانتومی استفاده کرده است. از نظر تعداد سلول نسبت به طرحهای پیشنهادی پیشین این ساختار دارای نقیصه است. علاوه بر این، ساختار پیشنهادی بدون کلاک بوده و دارای تأخیری معادل ۱/۲۵ سیکل کلاک است. در [۱۴] طرح دیگری برای لچ JK ارائه شده است که مشتمل بر ۵۵ سلول کوانتومی و تاخیر ۱/۲۵ سیکل کلاک است. این مدار مساحت اشغالی در حدود ۰/۰۸ میکرومترمربع دارد. این مقاله به صورت زیر سازماندهی شده است. در بخش بعدی اصول و مقدمات QCA ارائه شده و در بخش سوم، ساختارهای پیشنهادی لچ و فلیپ فلاپ JK معرفی خواهند شد. در بخش چهارم نیز شبیه سازی و نتایج، ارائه شده و بخش پنجم که نتیجه گیری است، خاتمه بخش مقاله خواهد بود.

۲- اصول تکنولوژی QCA

تکنولوژی اتوماتای سلولی نقطه‌ای کوانتومی (QCA) بر پایه استفاده از برهمکنش نقطه‌ای کوانتومی برای انتقال و پردازش اطلاعات استوار است. در QCA، اطلاعات به جای جریان الکترون‌ها از طریق حالت‌های کوانتومی قطب‌ها منتقل می‌شود که باعث کاهش اندازه مدارها و افزایش سرعت آنها می‌گردد. هر سلول QCA شامل چهار نقطه کوانتومی است که می‌تواند دو الکترون را در خود جای دهد و این الکترون‌ها با تغییر حالت بین این نقاط اطلاعات را منتقل می‌کنند [۱۵]. این روش، برخلاف فناوری‌های مبتنی بر CMOS، نیازی به جریان الکتریکی ندارد و بنابراین مصرف انرژی را به طور چشمگیری کاهش می‌دهد. از این رو، QCA یک رویکرد نوآورانه در طراحی مدارهای دیجیتال است که به بهبود عملکرد و کارایی سیستم‌ها کمک می‌کند. در شکل (۱) دو حالت پایه‌ای سلولهایی که معرف منطق صفر و یک منطقی هستند، نشان داده شده است. گیت‌های پایه در QCA نیز گیت وارونگر و گیت اکثریت هستند که گیت‌های AND و OR نیز

امروزه با توجه به نیازهای روزافزون بشری به طراحی مدارهای پرسرعت و توان پایین، تکنولوژی CMOS در پیاده سازی این مدارها دچار چالشهایی شده است. لذا محققین برای دستیابی به راهکارهای غلبه بر این چالشها، به سمت تکنولوژی‌های نوظهور دیگری نیز گرایش پیدا کرده‌اند. یکی از این تکنولوژی‌ها، تکنولوژی نوظهور اتوماتای سلولی نقطه‌ای کوانتومی (QCA) است [۱]. اتوماتای سلولی نقطه‌ای کوانتومی به دلیل توانایی‌های بالقوه‌ای که در حوزه‌های مختلفی از جمله ایمنی داده‌ها، سرعت بالاتر، کارایی بالا و کاهش مصرف انرژی دارد، در حال حاضر جایگزین تکنولوژی‌های سنتی مانند CMOS شده است [۲]. این نوع اتوماتا با استفاده از برهمکنش نقطه‌ای کوانتومی به جای ترانزیستورهای سنتی، توانسته است سرعت و کارایی را به طور چشمگیری افزایش داده و همچنین مصرف انرژی را کاهش دهد. با توجه به این ویژگی‌ها، اتوماتای سلولی نقطه‌ای کوانتومی در حال توسعه و پیشرفت است و به طور گسترده‌ای در صنایع مختلف به کار گرفته می‌شود. یکی از کاربردهای مهم تکنولوژی اتوماتای سلولی نقطه‌ای کوانتومی در طراحی مدارهای دیجیتال با کارایی بالا است. این تکنولوژی با استفاده از حالت‌های کوانتومی برای انتقال اطلاعات، اندازه مدارها را کاهش می‌دهد و سرعت عملکرد آنها را به دلیل عدم نیاز به حرکت الکترون‌ها افزایش می‌بخشد. همچنین، به علت کاهش اندازه و افزایش سرعت، مصرف انرژی نیز کاهش می‌یابد. اتوماتای سلولی نقطه‌ای کوانتومی پتانسیل بالایی برای توسعه تکنولوژی‌های جدید و ایجاد مدارهای پیشرفته دارد و به همین دلیل جایگاه ویژه‌ای در آینده طراحی مدارهای دیجیتال خواهد داشت [۳]. لچ‌ها نقش حیاتی در مدارهای دیجیتالی ایفا می‌کنند زیرا وظیفه ذخیره و حفظ داده‌ها را بر عهده دارند. این قطعات الکترونیکی توانایی حفظ حالت‌های منطقی (۰ یا ۱) را دارند و این ویژگی امکان استفاده از لچ‌ها را در مدارهای ترتیبی که به حافظه داخلی نیاز دارند، میسر می‌سازد [۴]. لچ‌ها به عنوان عناصر حافظه موقت در رجیسترها و دیگر واحدهای ذخیره‌سازی عمل می‌کنند و نقش کلیدی در عملیات همگام‌سازی سیگنال‌ها در سیستم‌های دیجیتالی دارند. با استفاده از لچ‌ها، مدارها می‌توانند به طور مؤثرتری پردازش داده‌ها را انجام داده و عملکرد کلی سیستم را بهبود بخشند. به همین دلیل، لچ‌ها اجزای اساسی در طراحی و پیاده‌سازی مدارهای دیجیتال مدرن محسوب می‌شوند [۵]. لذا با توجه به اهمیت لچ‌ها و نیز جایگاه تکنولوژی QCA، طراحی لچ‌های مناسب در این تکنولوژی از اهمیت بالایی برخوردار خواهد بود [۶]. یکی از گونه‌های پر اهمیت لچ‌ها نیز لچ JK است که در این مقاله طراحی یک لچ JK جدید در اولویت قرار خواهد داشت [۷].

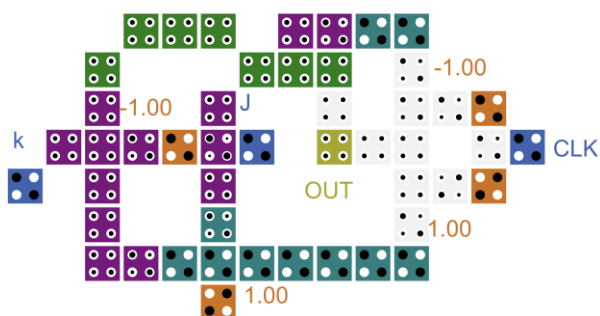
اکثر مدارهای طراحی شده در زمینه طراحی لچ و فلیپ فلاپ در تکنولوژی نوظهور QCA در حوزه طراحی مدارهای لچ نوع D [۸] و [۹] یا نوع T [۱۰] بوده است و تعداد محدودتری از مقالات به طراحی لچ

زمانی، حالت خروجی قبلی به شکل همزمان به همراه ورودی دیگر مالتی پلکسر و CLK وارد مدار می‌شوند. با هر بار یک شدن سطح کلاک ورودی عیناً به خروجی می‌رود و با صفر شدن آن مقدار قبلی خروجی ذخیره شده بدون هیچ تغییری حفظ می‌شود. رابطه حاکم بر لچ پیشنهادی به صورت زیر است:

$$Q = [(K \cdot Q(t-1) + J \cdot \overline{Q(t-1)}) \cdot CLK + Q(t-1) \cdot \overline{CLK}] \quad (۱)$$

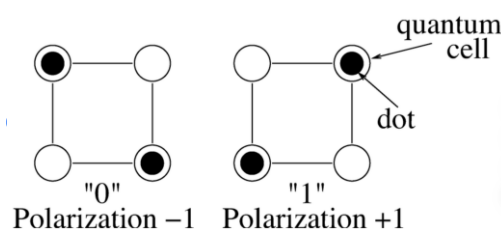
که در رابطه فوق، J و K ورودی‌های لچ JK CLK نیز ورودی کلاک، Q(t) خروجی مدار و Q(t-1) خروجی قبلی مدار می‌باشند. همانطور که از بلوک دیاگرام لچ برداشت می‌شود ابتدا ورودی K معکوس شده و همزمان با خروجی مالتی پلکسر وارد گیت AND شده و نتیجه آن با خروجی گیت AND دوم که ورودی‌هایش J و معکوس خروجی مالتی پلکسر است وارد گیت OR شده و پس از انجام محاسبه ورودی ۱ مالتی پلکسر رفته و در این مرحله خروجی مدار با توجه به کلاک که ورودی مالتی پلکسر است بین ورودی ۱ و با ورودی ۰ (که همان حالت قبل خروجی مدار است) آن انتخاب خواهد شد. اگر کلاک صفر باشد، طبق ساختار خروجی مقدار قبلی خواهد شد و اگر کلاک یک باشد طبق ساختار و نیز رابطه (۱) عبارت $(K \cdot Q(t-1) + J \cdot \overline{Q(t-1)})$ به خروجی منتقل خواهد شد. یعنی در این حالت اگر $K=J=0$ باشند، خروجی مقدار قبلی است، اگر $K=1$ و $J=0$ باشند، خروجی صفر شده، در حالتی که $K=0$ و $J=1$ باشند، خروجی ۱ شده و در حالتی که $J=K=1$ باشند، خروجی $Q(t-1)$ می‌گردد و این عمل معرف عملکرد صحیح یک لچ JK است. ساختار پیشنهادی برای لچ JK در تکنولوژی QCA در شکل ۴- نشان داده شده است. این ساختار از ۴۸ سلول QCA، مساحت $0.44 \mu m^2$ میکرومترمربع و تاخیر یک سیکل کامل کلاک تشکیل شده است.

با بهره‌گیری از یک ساختار مبدل سطح به لبه در مسیر کلاک ورودی، می‌توان لچ پیشنهادی را به فلیپ فلاپ JK تبدیل کرد. پیشنهادی فلیپ فلاپ JK حساس به لبه بالارونده نیز در شکل ۵- ارائه گردیده است. این ساختار از ۵۸ سلول QCA، مساحت $0.54 \mu m^2$ میکرومترمربع و تاخیر یک سیکل کامل کلاک تشکیل شده است.

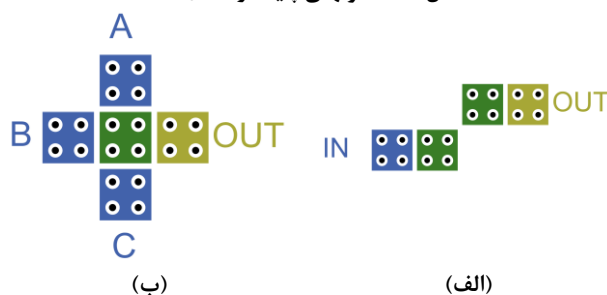


شکل (۴): ساختار لچ JK پیشنهادی در تکنولوژی QCA

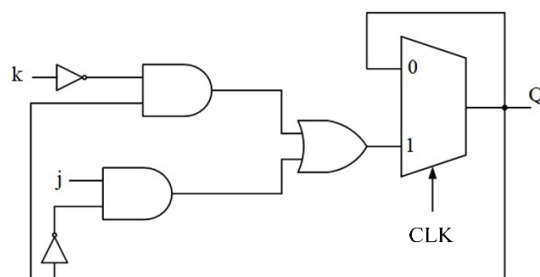
از آنها مشتق شده و در شکل (۲) نمایش داده شده‌اند [۱۶]. از مزایای دیگر این تکنولوژی این است که سیم کشی در این تکنولوژی به سادگی و از طریق اتصال پشت سرهم سلولها اتفاق خواهد افتاد. یکی از موارد دیگری که باعث افزایش سرعت طرحهای ارائه شده در این تکنولوژی شده است، استفاده از ۴ فاز کلاک در این تکنولوژی است [۱۷]. این موضوع در کنار افزایش سرعت چالشهایی را نیز برای طراحی ایجاد نموده است [۱۸ و ۱۹].



شکل (۱): سلولهای پایه در QCA [۱]



شکل (۲): الف - گیت NOT ب - گیت اکثریت



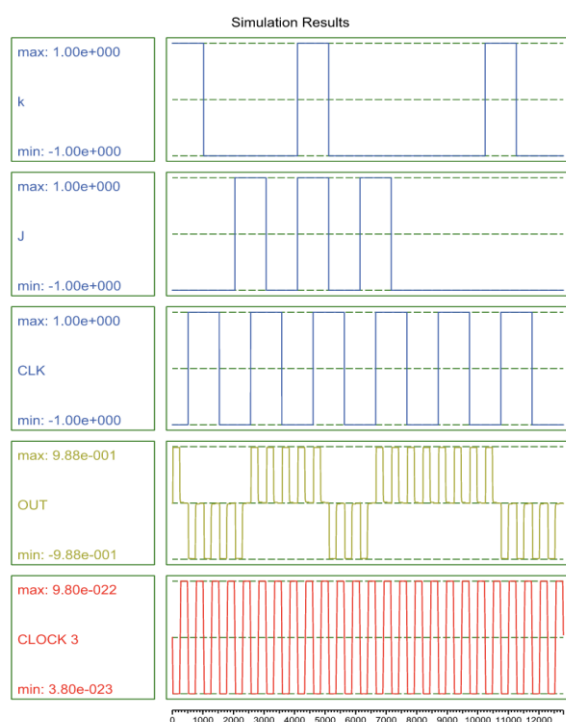
شکل (۳): بلوک دیاگرام لچ JK پیشنهادی

۳- ساختار لچ و فلیپ فلاپ JK پیشنهادی

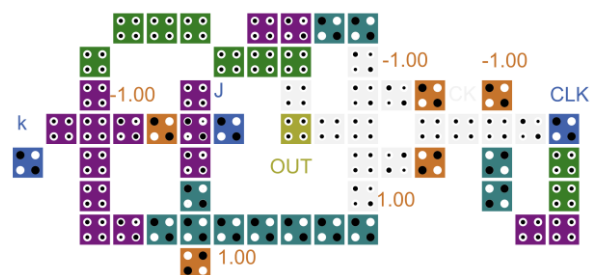
بلوک دیاگرام ساختار پیشنهادی برای لچ نوع JK در شکل (۳) نشان داده شده است. همانگونه که ملاحظه می‌گردد لچ طراحی شده در این مقاله از اتصال گیت‌های منطقی AND، OR و یک مالتی پلکسر تشکیل شده است. مزیت این ساختار بکارگیری مالتی پلکسر به جای گیت‌های منطقی است که استفاده از مالتی پلکسر مناسب در این ساختار، می‌تواند موجب بهبود کارایی مدار از منظر مساحت و تعداد سلول، در مقایسه با طرحهای دیگر گردد. با توجه به شکل ۳- با اعمال خروجی مالتی پلکسر به یکی از ورودی‌های خودش همراه با اختلاف

همچنین در شکل (۷) نتیجه شبیه‌سازی فلیپ فلاپ JK پیشنهادی ارائه شده است. همانطور که ملاحظه می‌گردد، در اولین لبه بالارونده کلاک ورودی K فعال شده است تا خروجی مدار ریست گردد. سپس در دومین لبه ورودی J فعال شده و خروجی یک منطقی می‌گردد و تا رسیدن لبه بالارونده بعدی خروجی این وضعیت را حفظ می‌کند. سپس در لبه بالارونده سوم هر دو ورودی یک منطقی هستند و خروجی بالعکس شده و تا لبه بعدی همین شرایط را حفظ می‌کند. در لبه بالارونده بعدی نیز مجدداً J فعال شده و خروجی یک می‌گردد. در لبه بالارونده ششم، هر دو ورودی J و K صفر منطقی بوده و خروجی مقدار قبلی که یک منطقی بوده است را حفظ می‌کند. در نهایت نیز در لبه بالارونده انتهایی ورودی K مجدداً فعال شده و خروجی ریست می‌شود. در حقیقت این شکل تمامی حالات ممکن برای لچ JK را بازسازی کرده و رفتار صحیح مدار پیشنهادی را تصدیق می‌کند.

در جدول ۱- مقایسه بین ساختار لچ پیشنهادی JK با سایر ساختارهای موجود ارائه شده است. پارامترهای موجود در این جدول حکایت از برتری طرح ارائه شده در این مقاله نسبت به ساختارهای پیشین از لحاظ تعداد سلول، مساحت اشغالی و نیز تاخیر دارد.



شکل (۷): نتیجه شبیه‌سازی ساختار فلیپ فلاپ JK پیشنهادی در تکنولوژی QCA

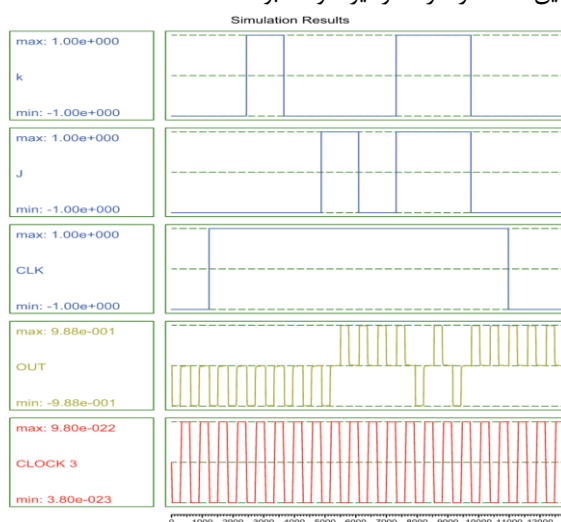


شکل (۵): ساختار فلیپ فلاپ JK پیشنهادی در تکنولوژی QCA

۴- شبیه‌سازی و نتایج

ساختارهای پیشنهادی در بخشهای قبل، توسط نرم‌افزار QCADesigner شبیه‌سازی شده و مورد بررسی و تحلیل قرار گرفته است. جهت انجام شبیه‌سازی دقیق‌تر، از حالت coherence در شبیه‌ساز استفاده شده است.

شکل (۶) نتیجه شبیه‌سازی لچ JK پیشنهادی در تکنولوژی QCA را نشان می‌دهد. همانگونه که از این شکل برمی‌آید، در حالتی که کلاک صفر است، خروجی مقدار قبلی را نگه خواهد داشت. همچنین در شرایطی که کلاک یک منطقی است، حالت‌های مختلف ممکن به ورودیهای J و K اعمال شده است. مطابق شکل، ابتدا $K=0$ و $J=1$ است و خروجی صفر خواهد شد. سپس $J=1$ و $K=0$ اعمال شده و خروجی یک منطقی می‌گردد. در بین این دو حالت و نیز بعد از حالت دوم هر دو ورودی صفر هستند، که خروجی مقدار قبلی را نگه داشته است. در نهایت نیز در حالتی که هر دو ورودی یک منطقی هستند لچ در حالت TOGGLE قرار گرفته و خروجی دائماً تا زمانی که هر دو ورودی یک منطقی و کلاک فعال است بین یک و صفر تغییر وضعیت خواهد داد. این موارد به سادگی از روی شکل قابل رویت هستند که تصدیق کننده رفتار مدار نیز خواهد بود.



شکل (۶): نتیجه شبیه‌سازی ساختار لچ JK پیشنهادی در تکنولوژی QCA

- [9] Alghosi A, Gholami M, Ghoreishi SS, Adarang H. Novel multiplexer, latch, and shift register in QCA nanotechnology for high-speed computing systems. The European Physical Journal Plus. 2024 Mar 1;139(3):266.
- [10] Gholami M, Amirzadeh Z. Novel Low- Latency T-Latch with Minimum Number of Cells in QCA Technology. Advanced Theory and Simulations. 2023 Jan;6(1):2200686.
- [11] Chakrabarty R, Mahato DK, Banerjee A, Choudhuri S, Dey M, Mandal NK. A novel design of flip-flop circuits using quantum dot cellular automata (QCA). In 2018 IEEE 8th Annual computing and communication workshop and conference (CCWC) 2018 Jan 8 (pp. 408-414). IEEE.
- [12] Yang X, Cai L, Zhao X, Zhang N. Design and simulation of sequential circuits in quantum-dot cellular automata: falling edge-triggered flip-flop and counter study. Microelectronics Journal. 2010 Jan 1;41(1):56-63.
- [13] Lim LA, Ghazali A, Yan SC, Fat CC. Sequential circuit design using Quantum-dot Cellular Automata (QCA). In 2012 IEEE International Conference on Circuits and Systems (ICCAS) 2012 Oct 3 (pp. 162-167). IEEE.
- [14] Koduri Revathi J. Quantum-Dot Cellular Automata based Design of Flip-Flops and Shift Register. technology. 2020 Sep;7(09).
- [15] Nemattabar S, Mosleh M, Haghparsat M, Kheyrandish M. Advancing nanoscale computing: Efficient reversible ALU in quantum-dot cellular automata. Nano Communication Networks. 2024 Jul 1;40:100498.
- [16] Rathore NK, Singh P. Design of SRAM cell using an optimized D-latch in quantum-dot cellular automata (QCA) technology. Journal of Applied Physics. 2024 Oct 7;136(13).
- [17] Goswami M, Sharma TJ, Barua AN. A Review on Regular Clocking Scheme in Quantum dot Cellular Automata. e-Prime-Advances in Electrical Engineering, Electronics and Energy. 2024 May 10:100588.
- [18] Goswami M, Sharma TJ, Nath Boruah A. Simple, robust and systematic QCA clocking scheme for area-efficient nanocircuits. International Journal of Electronics Letters. 2025 Jan 18:1-9.
- [19] Pramanik AK, Pal J, Sen B. Analysis of fault tolerance capability of QCA circuit under regular clocking. International Journal of Electronics. 2025 Jan 15:1-23.
- [20] Pandey S, Singh S, Wairya S. Designing an efficient approach for JK and T flip-flop with power dissipation analysis using QCA. Int J VLSI Des Commun Syst. 2016 Jun;7(3):29-48.
- [21] Xiaokou Yang, Li Cai, Xiaohui Zhao, Nansheng Zhang (2010) "Design and simulation of sequential circuits in quantum dot cellular automata: falling edge-triggered flip flop and counter study", Microelectronics Journal 41, pp. 56-63.
- [22] Lee Ai Lim, Azrul Ghazali, Sarah Chan Tji Yan, Chau Chein Fat (2012) "Sequential circuit design using quantum-dot cellular automata (QCA)", IEEE Conference, Kajang, Selangor, Malaysia 978-1- 4673-3119.

جدول (۱): مقایسه ساختار پیشنهادی با ساختارهای مرتبط

References	#Cells	Delay (#clock cycles)	Area (μm^2)	Clock
[11]	78	1.5	0.07	YES
[13]	80	1.25	0.12	NO
[14]	55	1.25	0.08	YES
[20]	54	1.5	0.09	YES
[21]	120	2	0.22	YES
[22]	80	1.5	0.12	YES
Proposed	48	1	0.044	YES

۵- نتیجه گیری

در این مقاله، ساختارهای جدیدی برای لچ نوع JK و نیز فلیپ فلاپ نوع JK پیشنهاد شده است. از ویژگیهای برجسته ساختارهای پیشنهادی میتوان به تعداد سلول کوانتومی کم، مساحت حداقلی و نیز تاخیر مناسب اشاره نمود. مدارهای پیشنهادی قابلیت استفاده در مدارهای بزرگتر مانند شمارنده را نیز دارا هستند. همچنین پایداری مناسب سیگنالهای خروجی نیز از دیگر شرایط ساختارهای پیشنهادی است و این امر با توجه به رعایت تمامی قواعد طراحی در تکنولوژی QCA حاصل شده است.

مراجع

- [1] Gholami M, Valipour P, Alamdar H. One-bit Full Adder with Low Delay and Low Cell Count in the Emerging Technology of Quantum-Dot Cellular Automata. Journal of Iranian Association of Electrical and Electronics Engineers 2024; 21 (1) :11-16
- [2] Binaei R, Gholami M. Introducing New Structures for D-Type Latch and Flip-Flop in Quantum-Dot Cellular Automata Technology and its Use in Phase-Frequency Detector, Frequency Divider and Counter Circuits. Journal of Iranian Association of Electrical and Electronics Engineers 2021; 18 (1) :71-80
- [3] Jafarali Jassbi S, Jahanshahi Javaran F, Khademolhosseini H, Sabbagh Molahosseini A. A Defect Tolerant Design for 5-Input Majority Gate in Quantum-dot Cellular Automata. Journal of Iranian Association of Electrical and Electronics Engineers 2022; 19 (2) :39-45
- [4] Rathore NK, Singh P. Design of SRAM cell using an optimized D-latch in quantum-dot cellular automata (QCA) technology. Journal of Applied Physics. 2024 Oct 7;136(13).
- [5] Singh R, Singh P. Reversible logic based single layer flip flops and shift registers in QCA framework for the application of nano-communication. In Paradigms of smart and intelligent communication, 5G and beyond 2023 May 24 (pp. 197-219). Singapore: Springer Nature Singapore.
- [6] Banik D, Rahaman H. Quantum-dot cellular automata latches for reversible logic using wave clocking scheme. IETE Journal of Research. 2023 Jan 2;69(1):309-24.
- [7] Alharbi M, Edwards G, Stocker R. Novel ultra-energy-efficient reversible designs of sequential logic quantum-dot cellular automata flip-flop circuits. The Journal of Supercomputing. 2023 Jul;79(10):11530-57.
- [8] Amirzadeh Z, Gholami M. Asynchronous counter in QCA technology using novel D flip-flop. The European Physical Journal Plus. 2024 Apr 25;139(4):352.