

ارائه ساختار بهبودیافته برای اینورتر دو طبقه با قابلیت افزایش توان بالا و جریان ورودی پیوسته مناسب برای سیستم‌های خورشیدی توان پایین

حامد روئین^۱ کاظم وارثی^۲

۱- دانش آموخته کارشناسی ارشد- دانشکده مهندسی برق- دانشگاه صنعتی سهند- تبریز- ایران

Hamedrouin555@gmail.com

۲- دانشیار- دانشکده مهندسی برق- دانشگاه صنعتی سهند - تبریز- ایران

k.varesi@sut.ac.ir

چکیده: در این مقاله، ساختار بهبودیافته‌ای برای اینورترهای دو طبقه پیشنهاد می‌شود که از قابلیت افزایش توان و ولتاژ بالا بدون استفاده از ترانسفورماتور بهره می‌برد. ساختار پیشنهادی از دو بخش اصلی، شامل یک مبدل dc-dc بهبودیافته و نیز یک پل H تشکیل شده است. استفاده از تنها یک کلید در بخش ورودی (مبدل dc-dc پیشنهادی)، نه تنها موجب کاهش هزینه و ابعاد مبدل می‌گردد، بلکه کمینه شدن تعداد حالات کاری (تنها دو حالت کاری) و در نتیجه ساده‌تر شدن کنترل آن را نیز در پی دارد. وجود نقطه زمین مشترک در بخش ورودی، قابلیت است که می‌تواند حذف جریان نشتی ناشی از سلول‌های خورشیدی در کاربردهای فتوولتائیک را به همراه داشته باشد. با توجه به پیوستگی جریان ورودی و نیز قابلیت افزایش توان بالای ولتاژ در ساختار پیشنهادی، امکان ردیابی نقطه بیشینه توان در کاربرد سلول‌های خورشیدی نیز فراهم خواهد بود. امکان کنترل مقدار مؤثر ولتاژ خروجی ساختار پیشنهادی نیز از طریق کنترل دوره کاری کلید بخش ورودی میسر خواهد بود. در این مقاله، ساختار پیشنهادی معرفی شده و توضیحات تکمیلی درباره حالات کاری مختلف آن به همراه محاسبات مربوط به تحلیل تلفات و بازده ارائه می‌شود. همچنین مقایسه‌ای بین ساختار پیشنهادی و تعدادی از ساختارهای موجود ارائه می‌شود. برای اثبات عملکرد صحیح مبدل پیشنهادی و همچنین درستی محاسبات تئوری، نتایج شبیه‌سازی در محیط نرم‌افزار PSCAD ارائه شده است.

واژه‌های کلیدی: مبدل dc-dc افزایشده، اینورتر دو طبقه، نقطه زمین مشترک، جریان ورودی پیوسته، ردیابی نقطه بیشینه توان

نوع مقاله: پژوهشی

DOI: 10.61186/jiaeee.20.4.2670

تاریخ ارسال مقاله: ۱۴۰۱/۰۶/۱۶

تاریخ پذیرش مشروط مقاله: ۱۴۰۱/۱۱/۱۹

تاریخ پذیرش مقاله: ۱۴۰۲/۰۱/۱۹

نام نویسنده‌ی مسئول: کاظم وارثی

نشانی نویسنده‌ی مسئول: ایران - تبریز - دانشگاه صنعتی سهند - دانشکده‌ی مهندسی برق - آزمایشگاه تحقیقاتی الکترونیک قدرت

۱- مقدمه

امروزه گرایش به سمت استفاده از انرژی‌های تجدیدپذیر مانند انرژی خورشیدی، روز به روز در حال افزایش است. معمولاً برای اتصال پانل‌های خورشیدی به شبکه قدرت، از مبدل‌های dc-dc با بهره ولتاژ بالا استفاده می‌شود تا ولتاژ پایین تولیدی پانل به ولتاژ مطلوب بالاتر افزایش یابد و برای تبدیل نوع آن از DC به AC، در اختیار اینورتر قرار گیرد. وجود این قابلیت (افزاینده ولتاژ) در سیستم‌های خورشیدی منفصل از شبکه نیز بسیار ضروری است [۳،۴]. ساختارهای افزاینده (boost)، کاهنده-افزاینده (buck-boost)، فلای‌بک (Fly back)، سپیک (SEPIC)، زتا (Zeta) و کیوک (Ćuk) از جمله ساختارهای سنتی مبدل‌های dc-dc می‌باشند که توانایی تولید بهره ولتاژ بالا در دوره‌های کاری بالاتر را دارند. ولی تأثیرگذاری بالای مقاومت‌های پارازیتی قطعات در دوره‌های کاری بالا، منجر به افزایش افت ولتاژ و تلفات روی قطعات گردیده و کاهش چشمگیر بازده و بهره ولتاژ واقعی مبدل را در پی دارد [۵]. در سال‌های اخیر، ساختارهای متنوع بسیاری با قابلیت افزایش ولتاژ بالا در مراجع ارائه گردیده است [۶-۸].

ساختارهای پیشنهادی در مراجع [۹،۱۰]، از نوع دو طبقه با ضریب افزایش بالا متشکل از دو بخش، مبدل dc-dc و یک پل H می‌باشند. در طبقه اول مبدل، سطح ولتاژ ورودی با استفاده از شبکه‌ای از سلف‌ها و خازن‌ها افزایش می‌یابد و در طبقه دوم، ولتاژ DC به ولتاژ AC تبدیل می‌شود. جریان ورودی ساختار مرجع اول برخلاف جریان منبع مرجع دوم پیوسته است. هر دو ساختار فاقد نقطه زمین مشترک هستند که شارش جریان ناشی از سلول خورشیدی و در نتیجه افزایش تلفات را در پی خواهد داشت. در مرجع [۱۱]، از یک شبکه کلیدزنی سلفی برای افزایش بهره ولتاژ طبقه اول استفاده شده است، در حالی که تنش جریان بالای کلیدها، به عنوان چالش اساسی در این ساختار مطرح است.

یکی از روش‌های رایج برای افزایش بهره ولتاژ، استفاده از سلول‌های کلیدزنی-خازنی است، که در آن از خازن برای افزایش سطح ولتاژ خروجی استفاده می‌شود. در مراجع [۱۲-۱۴] سلول‌های کلیدزنی-خازنی برای اینورترهای چندسطحی ارائه شده است. کاهش بازده در توان‌های بالا و وقوع جریان‌های ضربه‌ای حین شارژ خازن‌ها از مهم‌ترین معایب این نوع از مبدل‌ها به شمار می‌آید. در مرجع [۱۵] با قرار دادن سلف در مسیر شارژ خازن‌ها مشکل جهش ناگهانی جریان را حل کرده‌اند. اما قرار دادن سلف با اندوکتانس بالا باعث بالا رفتن حجم و وزن مبدل و نیز افزایش هزینه می‌شود.

در مراجع [۱۶-۱۹] ساختارهای جدیدی برای اینورترهای دو طبقه پیشنهاد شده که دارای بهره ولتاژ بالا می‌باشند، اما استفاده از چندین منبع تغذیه بعنوان ورودی، موجب افزایش هزینه و ابعاد مبدل

گردیده است. همچنین، تعداد زیاد عناصر در مسیر هدایت موجب افزایش تلفات و در نتیجه کاهش بازده مبدل می‌گردد.

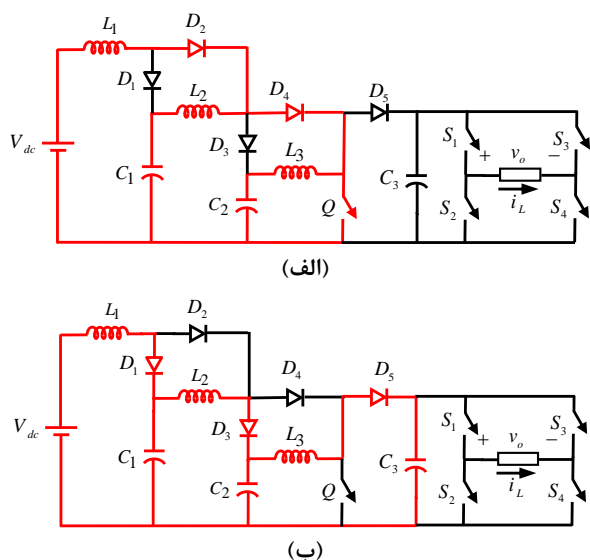
در مراجع [۲۰-۲۴] ساختارهای جدیدی برای اینورترهای دو طبقه ارائه شده است، که از دو منبع انرژی بعنوان ورودی بهره می‌برند. در این ساختارها، بخشی از توان به صورت مستقیم توسط پل H (بدون نیاز به پردازش توسط مبدل dc-dc) به ولتاژ AC تبدیل می‌شود. اما بخش دیگر، از طریق پردازش توسط یک مبدل dc-dc و نیز یک پل H به ولتاژ AC تبدیل می‌شود که این امر امکان کنترل مقدار مؤثر خروجی از طریق کنترل دوره کاری مبدل dc-dc را فراهم می‌سازد. با این وجود، تعداد قطعات (کلیدها و دیودها) زیاد مورد نیاز، بعنوان عیب اصلی این ساختارها به شمار می‌آید.

اینورترهای منبع امپدانس نوع دیگری از اینورترها هستند که در آن‌ها می‌توان با کنترل مدت زمان حالت shoot-through امپدانس، دامنه ولتاژ خروجی را کنترل کرد [۲۵]. تعداد زیاد قطعات مورد نیاز برای دست‌یابی به بهره ولتاژ بالا و همچنین جریان ورودی ناپیوسته از مهم‌ترین معایب این ساختار به حساب می‌آیند که امکان ردیابی نقطه بیشینه توان در کاربرد سلول‌های خورشیدی را مختل می‌سازد.

ساختار ارائه شده در مرجع [۲۶] از نوع مبدل افزاینده غیرایزوله، مبتنی بر سلف تزویج بوده و علی‌رغم استفاده از تنها یک کلید قدرت، از بهره ولتاژ بالایی برخوردار است. در این ساختار، کلید قدرت از قابلیت کلیدزنی تحت شرایط جریان صفر برخوردار است. در مرجع [۲۷] ساختار جدیدی برای بخش ورودی اینورتر دو طبقه (مبدل dc-dc) ارائه شده که بهره ولتاژ آن دو برابر بهره ولتاژ ساختار کاهنده-افزاینده مرسوم است. عدم وجود نقطه زمین مشترک بین ورودی و خروجی بعنوان چالش اصلی این ساختار مطرح است که منجر به شارش جریان ناشی در کاربرد سلول‌های خورشیدی و در نتیجه افزایش تلفات و کاهش بازده مبدل خواهد شد.

در مرجع [۲۸] ساختار جدیدی برای مبدل‌های dc-dc غیرایزوله معرفی شده که علاوه بر قابلیت شارش توان دوطرفه، قادر است تا بهره ولتاژ بالاتری نسبت به مبدل‌های افزاینده مرسوم تولید نماید. ساختارهای دوطرفه غیرایزوله دیگری نیز در مراجع [۲۹ و ۳۰] پیشنهاد شده است که دارای ضریب افزایش ولتاژ بالایی می‌باشد. در این نوع ساختارها، جریان ورودی مبدل بین دو سلف ورودی تقسیم می‌شود، که این ساختار در هم تنیده (Interleaved)، منجر به کاهش تلفات ورودی و نیز بهبود بازده خروجی مبدل می‌گردد. در مرجع [۲۹] تنش ولتاژ کلید خروجی (S_4) این مبدل، بیش از ولتاژ خروجی است، که عیب اصلی این ساختار به شمار می‌آید.

در مرجع [۳۱] ساختار جدیدی برای مبدل‌های شبه منبع امپدانس پیشنهاد شده است که با وجود بهره ولتاژ بالا و سادگی ساختار، تعداد عناصر فعال زیادی دارد که باعث افزایش تلفات می‌شود.



شکل (۲): مدار معادل بخش ورودی ساختار پیشنهادی در الف) حالت کاری اول ب) حالت کاری دوم

روابط حاکم بر مدار اعم از ولتاژ دو سر سلفها و جریان خازن‌ها در حالت کاری اول، به ترتیب در روابط (۱)-(۲) نشان داده شده‌اند.

$$V_{L1} = V_{dc}, V_{L2} = V_{C1}, V_{L3} = V_{C2} \quad (1)$$

$$i_{C1} = -I_{L2}, i_{C2} = -I_{L3}, i_{C3} = -\frac{V_o}{R} \quad (2)$$

در روابط بالا، V_{dc} : ولتاژ منبع ورودی، V_o : ولتاژ خروجی، V_{L1} و V_{L2} : ولتاژ سلفهای $L1$ و $L2$ می‌باشند. همچنین i_{C1} و i_{C2} به ترتیب بیانگر جریان‌های عبوری از خازن‌های $C1$ و $C2$ می‌باشند.

ب) حالت کاری دوم ($DT < t < T$)

در حالت کاری دوم، کلید Q و دیودهای $D2$ و $D4$ خاموش بوده و دیودهای $D1$ ، $D3$ و $D5$ در حال هدایت می‌باشند. در این حالت، انرژی منبع ورودی به همراه انرژی ذخیره شده در سلفهای $L1$ و $L2$ و $L3$ صرف شارژ خازن‌های $C1$ ، $C2$ و $C3$ می‌شوند. در این حالت، تمامی سلفها دشارژ شده و جریان‌شان بصورت خطی کاهش می‌یابد. هر سه خازن در این حالت کاری شارژ می‌شوند. مدار معادل این حالت کاری در شکل (۲-ب) نمایش داده شده است. روابط حاکم بر مدار در حالت کاری دوم نیز در روابط (۳)-(۴) ارائه شده‌اند.

$$V_{L1} = V_{dc} - V_{C1}, V_{L2} = V_{C1} - V_{C2}, V_{L3} = V_{C2} - V_{C3} \quad (3)$$

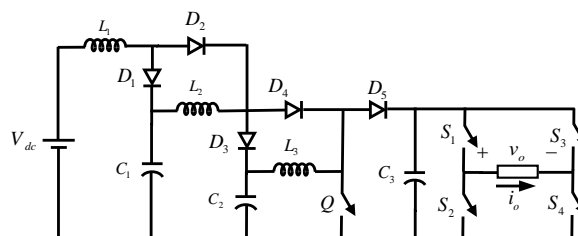
$$i_{C1} = I_{L1} - I_{L2}, i_{C2} = I_{L2} - I_{L3}, i_{C3} = I_{L3} - \frac{V_o}{R} \quad (4)$$

شکل موج‌های کلیدی در شکل (۳) نمایش داده شده‌اند.

در این مقاله، ساختار بهبودیافته‌ای برای بخش ورودی اینورترهای دو طبقه ارائه شده است که دارای قابلیت افزایش ولتاژ بالایی می‌باشد. در کنار بهره ولتاژ بالا، قابلیت‌های دیگری نیز نظیر وجود نقطه زمین مشترک، جریان ورودی پیوسته، تعداد کمینه (تنها یک کلید) کلید(ها)، تعداد کمینه حالات کاری در رژیم هدایت پیوسته (تنها دو حالت کاری)، سهولت راهکار کنترلی و بازه وسیع دوره کاری کلید در ساختار پیشنهادی فراهم می‌باشند. ساختار dc-dc پیشنهادی بخش اول و پل H بخش دوم اینورتر دو طبقه پیشنهادی را تشکیل می‌دهند. وجود قابلیت‌هایی نظیر بهره ولتاژ بالا، وجود نقطه زمین مشترک و جریان ورودی پیوسته، ساختار پیشنهادی را برای کاربرد در سیستم‌های خورشیدی مناسب می‌سازد.

۲- مبدل پیشنهادی

ساختار کلی مبدل پیشنهادی در شکل (۱) نشان داده شده است. بخش اول مبدل پیشنهادی از کلید Q ، سه سلف ($L1$ ، $L2$ و $L3$)، سه خازن ($C1$ ، $C2$ و $C3$) و پنج دیود ($D1$ ، $D2$ ، $D3$ ، $D4$ و $D5$) تشکیل شده است. بخش دوم مبدل پیشنهادی نیز از یک تمام-پل شامل چهار کلید قدرت ($S1$ ، $S2$ ، $S3$ و $S4$) تشکیل شده است. بخش ورودی ساختار پیشنهادی به دلیل داشتن تنها یک کلید، دارای تنها دو حالت کاری در رژیم هدایت پیوسته می‌باشد. در ادامه، هر یک از دو حالت کاری به همراه مدارهای معادل و روابط حاکم بر مدار به صورت کامل توضیح داده می‌شوند.

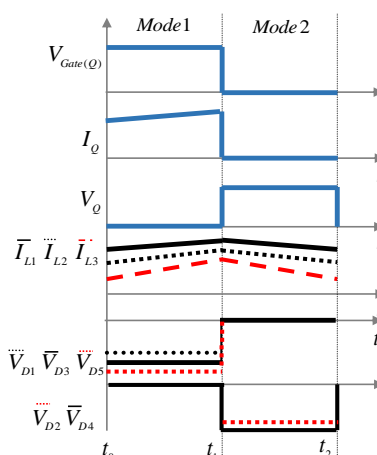


شکل (۱): ساختار پیشنهادی برای اینورتر دو طبقه

۲-۱- اصول عملکرد بخش اول ساختار پیشنهادی

الف) حالت کاری اول ($0 < t < DT$)

در حالت کاری اول، کلید Q به همراه دیودهای $D2$ و $D4$ هدایت می‌کنند و سایر دیودها خاموش هستند. مدار معادل ساختار پیشنهادی در حالت کاری اول در شکل (۲-الف) نمایش داده شده است. در این حالت کاری، سلف $L1$ توسط منبع ولتاژ ورودی، سلف $L2$ توسط خازن $C1$ و سلف $L3$ توسط خازن $C2$ شارژ می‌شوند. در این حالت، انرژی مورد نیاز بار نیز توسط خازن $C3$ تأمین می‌شود. بنابراین، هر سه خازن در این حالت کاری دشارژ می‌شوند.



در بخش ورودی ساختار پیشنهادی، کلید Q با فرکانس ۳۰ کیلوهرتز کلیدزنی می‌شود. دوره کاری این کلید نیز براساس ولتاژ مورد نیاز بخش دوم مدل پیشنهادی، یعنی H تنظیم می‌گردد.

بخش دوم مبدل پیشنهادی شامل یک پل H می‌باشد که با هدایت کلیدهای S_1 و S_4 سطح مثبت و با هدایت کلیدهای S_2 و S_3 سطح منفی ولتاژ متناوب خروجی تولید می‌شود. همچنین، هدایت هم‌زمان کلیدهای S_1 و S_3 و یا S_2 و S_4 منجر به تولید سطح صفر می‌گردد. هر چهار حالت کلیدزنی ممکن برای بخش خروجی (پل H) ساختار پیشنهادی، در جدول (۱) نشان داده شده است.

شکل (۴): الگوی کلیدزنی مبدل پیشنهادی (الف) بلوک مدار منطقی تولید بس‌ها، (ب) شکل موج بس‌های فرمان و ولتاژ تولیدی

ولتاژ خروجی	حالت کلیدها			
	S_1	S_2	S_3	S_4
$+V_o$	روشن	خاموش	خاموش	روشن
0	روشن	خاموش	روشن	خاموش
0	خاموش	روشن	خاموش	روشن
$-V_o$	خاموش	روشن	روشن	خاموش

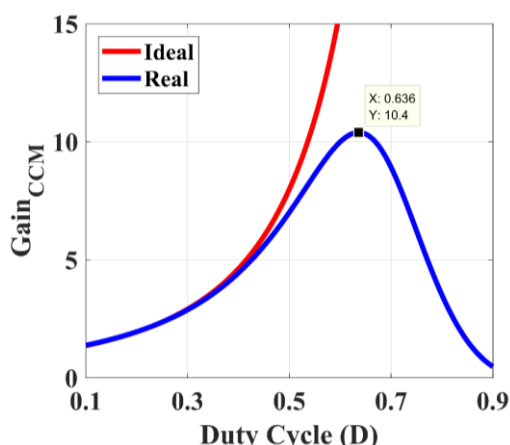
با اعمال اصل تعادل ولت-ثانیه روی سلف‌ها، می‌توان رابطه ولتاژ خازن‌ها برحسب دوره کاری کلید را محاسبه کرد. براساس این اصل، در حالت دائمی، متوسط ولتاژ سلف در هر دوره کلیدزنی برابر صفر است. با توجه به شکل‌های (۲-الف) و (۲-ب) و با اعمال اصل تعادل ولت-ثانیه روی سلف‌ها، روابط (۵)-(۷) بدست می‌آیند.

$$\langle V_{C_2} \rangle = 0 \Rightarrow DV_{C_2} + (1-D)(V_{C_2} - V_{C_1}) = 0 \quad (9)$$

با ساده‌سازی روابط (۵) - (۷)، می‌توان ولتاژ خازن‌ها را مطابق رابطه (۸) محاسبه کرد.

$$V_{C_1} = \frac{V_{dc}}{1-D}, V_{C_2} = \frac{V_{dc}}{(1-D)^2}, V_{C_3} = \frac{V_{dc}}{(1-D)^3} \quad (A)$$

در این بخش، از روش کلیدزنی پهنای پالس سینوسی (SPWM) برای تولید پالس‌های کلیدزنی استفاده می‌شود. در این روش، پالس‌های کلیدزنی از مقایسه یک موج مرجع سینوسی و دو موج حامل مثلثی تولید می‌شوند. فرکانس موج مرجع برابر ۵۰ هرتز می‌باشد. دامنه موج مرجع را می‌توان براساس مقدار مؤثر مطلوب ولتاژ خروجی، عددی بین صفر تا یک در نظر گرفت. محدوده پوششی موج حامل اول (مثبت) از ۰ تا ۱ و محدوده پوششی موج حامل دوم (منفی) نیز از ۱- تا ۰ می‌باشد. در این روش، برای بهبود کیفیت ولتاژ متناوب خروجی لازم است تا فرکانس موج‌های حامل مثلثی به اندازه کافی بالا انتخاب شود. بلوک کنترلی تولید پالس‌های کلیدزنی کلیدهای پل H، در شکل (۴) نشان داده شده است.



شکل (۵): بهره ولتاژ واقعی و ایده آل مبدل dc-dc پیشنهادی به ازای دوره‌های کاری مختلف کلید Q

۴-۲- محاسبه ضریب بهره واقعی مبدل پیشنهادی

در روابط بالا، $(D=T_{on}/T)$ بیانگر دوره کاری کلید است که در این رابطه، T_{on} بیانگر زمان روشن بودن کلید Q و T بیانگر دوره کلیدزنی کلید است. با توجه به برابر بودن ولتاژ خازن C_3 با ولتاژ خروجی مبدل dc-dc پیشنهادی، بهره ولتاژ ساختار dc-dc پیشنهادی به صورت (۹) خواهد بود.

$$Gain_{CCM} = M(D) = \frac{1}{(1-D)^3} \quad (9)$$

برای محاسبه ضریب بهره واقعی مبدل لازم است تا مقاومت هدایتی کلیدها، دیودها، سلف‌ها و خازن‌ها و همچنین افت ولتاژ مستقیم دیودها در محاسبات در نظر گرفته شود. در صورتی که مقاومت هدایتی کلید با (r_Q) ، مقاومت هدایتی دیودها با (r_D) ، مقاومت هدایتی سلف‌ها و خازن‌ها به ترتیب با (r_L) و (r_C) و افت ولتاژ مستقیم دیودها با (V_f) نشان داده شود، گین ولتاژ مبدل در حالت واقعی طبق رابطه (۱۰) محاسبه می‌شود.

$$G_{CCM} = \frac{V_o}{V_{dc}} = \frac{\alpha}{\beta} \quad (10)$$

که در رابطه (۱۰) متغیرهای α و β ، طبق روابط (۱۱) و (۱۲) محاسبه می‌شوند.

$$\alpha = V_{dc} + DV_{f_2} + DV_{f_4} - (1-D)V_{f_1} - (1-D)^3 V_{f_5} \quad (11)$$

$$\beta = \frac{D(r_{D_2} + r_{D_4} + r_Q - r_{D_1} - r_{C_1}) + r_{L_1} + r_{D_1} + r_{C_1}}{R(1-D)^3} + \frac{2(Dr_{D_4} + Dr_Q - r_{C_1} + Dr_{C_1})}{R(1-D)^2} + \frac{2Dr_Q}{R(1-D)} + \frac{D(r_{D_4} - r_{D_3} - r_{C_2}) + r_Q + r_{C_1} + r_{L_2} + r_{D_3} + r_{C_2}}{R(1-D)} + \frac{2(D(r_Q + r_{C_2}) - r_{C_2})}{R} - \frac{r_{C_3}(1-D)^3}{R} + (1-D)^3 + \frac{(D(r_Q - r_{D_3} - r_{C_3}) + r_{C_2} + r_{L_3} + r_{D_3} + r_{C_3})(1-D)}{R} \quad (12)$$

براساس روابط (۱۰)-(۱۲) و اطلاعات ارائه شده در جدول ۵، منحنی بهره ولتاژ واقعی در شکل (۵) رسم شده و با بهره ولتاژ ایده آل مقایسه شده است. مطابق این شکل، بیشترین بهره ولتاژ قابل اخذ در شرایط واقعی (با پارامترهای ارائه شده در جدول ۵) برابر ۱۰/۴ می‌باشد که در دوره کاری ۶۳ درصد رخ می‌دهد.

۴-۳- تنش ولتاژ کلید و دیودها

با توجه به مدار معادل مبدل پیشنهادی در حالت کاری اول که در شکل (۲-الف) نمایش داده شده است، تنش ولتاژ (بیشینه ولتاژ در حالت قطع) روی دیودهای D_1 ، D_3 و D_5 به صورت رابطه (۱۳) محاسبه می‌شود.

$$V_{D_{1(max)}} = V_{C_1} = \frac{V_{dc}}{1-D}, \quad V_{D_{3(max)}} = V_{C_2} = \frac{V_{dc}}{(1-D)^2}, \quad (13)$$

$$V_{D_{5(max)}} = V_{C_3} = \frac{V_{dc}}{(1-D)^3}$$

بطور مشابه، با توجه به مدار معادل ساختار پیشنهادی در حالت کاری دوم شکل (۲-ب)، تنش ولتاژ دیودهای D_2 و D_4 و کلیدهای Q و S_1 - S_4 مطابق روابط (۱۴)-(۱۷) محاسبه می‌شود.

$$V_{D_{2(max)}} = V_{C_1} - V_{C_2} = \frac{DV_{dc}}{(1-D)^2} \quad (14)$$

$$V_{D_{4(max)}} = V_{C_2} - V_{C_3} = \frac{DV_{dc}}{(1-D)^3} \quad (15)$$

$$V_{Q(max)} = V_{C_3} = \frac{V_{dc}}{(1-D)^3} \quad (16)$$

$$V_{S_{1(max)}} = V_{S_{2(max)}} = V_{S_{3(max)}} = V_{S_{4(max)}} = V_{C_3} = \frac{V_{dc}}{(1-D)^3} \quad (17)$$

تنش ولتاژ نرمالیزه (نسبت تنش ولتاژ بر ولتاژ خروجی) نیمه‌های‌ها در جدول ۲ ارائه شده است. مطابق این جدول، تنش ولتاژ کلیدهای Q و S_1 - S_4 و دیود D_5 برابر ولتاژ خروجی می‌باشد که مطلوب نیست. تنش ولتاژ سایر نیمه‌های‌ها کمتر از V_o است.

جدول (۲): تنش ولتاژ نرمالیزه نیمه‌های‌ها

تنش ولتاژ نرمالیزه	نیمه‌های	تنش ولتاژ نرمالیزه	نیمه‌های
D	D_4	$(1-D)^2$	D_1
1	D_5	$D(1-D)^2$	D_2
1	Q, S_1-S_4	$1-D$	D_3

۲-۶- تنش جریان نیمه‌هادی‌ها

متوسط جریان سلف‌ها را می‌توان با اعمال اصل تعادل آمپر-ثانیه روی خازن‌ها محاسبه کرد. براساس این اصل، متوسط جریان خازن در حالت دائمی و در هر دوره تناوب برابر صفر است. با اعمال این اصل روی جریان خازن‌ها و استفاده از (۲) و (۴)، روابط (۱۸)-(۲۰) حاصل می‌شود.

$$\langle i_{C_1} \rangle = 0 \Rightarrow -DI_{L_2} + (1-D)(I_{L_1} - I_{L_2}) = 0 \quad (18)$$

$$\langle i_{C_2} \rangle = 0 \Rightarrow -DI_{L_3} + (1-D)(I_{L_2} - I_{L_3}) = 0 \quad (19)$$

$$\langle i_{C_3} \rangle = 0 \Rightarrow -D\left(\frac{V_o}{R}\right) + (1-D)\left(I_{L_3} - \frac{V_o}{R}\right) = 0 \quad (20)$$

با ساده‌سازی روابط بالا، متوسط جریان سلف‌ها بصورت روابط (۲۱)-(۲۳) به دست می‌آیند.

$$I_{L_1} = \frac{1}{(1-D)^3} \frac{V_o}{R} = \frac{I_o}{(1-D)^3} \quad (21)$$

$$I_{L_2} = \frac{1}{(1-D)^2} \frac{V_o}{R} = \frac{I_o}{(1-D)^2} \quad (22)$$

$$I_{L_3} = \frac{1}{1-D} \frac{V_o}{R} = \frac{I_o}{1-D} \quad (23)$$

ریپل جریان سلف‌ها از رابطه‌ی (۲۴) به دست می‌آید.

$$\Delta i_{L_1} = I_{L_1(\max)} - I_{L_1(\min)} = \frac{DV_{dc}}{L_1 f_s}$$

$$\Delta i_{L_2} = I_{L_2(\max)} - I_{L_2(\min)} = \frac{DV_{dc}}{(1-D)L_2 f_s} \quad (24)$$

$$\Delta i_{L_3} = I_{L_3(\max)} - I_{L_3(\min)} = \frac{DV_{dc}}{(1-D)^2 L_3 f_s}$$

با توجه به رابطه (۲۵) که بیانگر بیشینه جریان هر سلف $(I_{L_{\max}} = I_L + \Delta i_L/2)$ است، بیشینه جریان عبوری از کلید Q و کلیدهای S_{1-4} به صورت روابط (۲۶) و (۲۷) قابل محاسبه می‌باشند ($j=1, 2, 3$):

$$I_{L_{j(\max)}} = I_{L_j} + \frac{\Delta i_{L_j}}{2} \quad (25)$$

$$I_{Q(\max)} = I_{L_1(\max)} + I_{L_2(\max)} + I_{L_3(\max)} = \frac{V_o}{R} \left(\frac{3-3D+D^2}{(1-D)^3} \right) + \frac{DV_{dc}}{2f_s} \left(\frac{1}{L_1} + \frac{1}{(1-D)L_2} + \frac{1}{(1-D)^2 L_3} \right) \quad (26)$$

$$I_{S_{1-4(\max)}} = I_o = \frac{V_o}{R} \quad (27)$$

مقدار مؤثر جریان عبوری از کلید Q و کلیدهای S_{1-4} به صورت روابط (۲۸)-(۲۹) قابل محاسبه است.

$$I_{Q,ms} = \sqrt{\frac{1}{T} \int_0^T i_s^2 dt} = \frac{V_o}{R} \frac{(3-3D+D^2)\sqrt{D}}{(1-D)^3} \quad (28)$$

$$I_{S_{1,ms}} = I_{S_{2,ms}} = I_{S_{3,ms}} = I_{S_{4,ms}} = \frac{V_o}{R} \sqrt{D} \quad (29)$$

بطور مشابه، بیشینه جریان دیودها را نیز می‌توان به صورت روابط (۳۰)-(۳۲) محاسبه کرد:

$$I_{D_{1(\max)}} = I_{D_{2(\max)}} = I_{L_{1(\max)}} = \frac{1}{(1-D)^3} \frac{V_o}{R} + \frac{DV_{dc}}{2f_s L_1} \quad (30)$$

$$I_{D_{3(\max)}} = I_{D_{4(\max)}} = I_{L_{1(\max)}} + I_{L_{2(\max)}} = \frac{2-D}{(1-D)^3} \frac{V_o}{R} + \frac{DV_{dc}}{2f_s} \left(\frac{1}{L_1} + \frac{1}{(1-D)L_2} \right) \quad (31)$$

$$I_{D_{5(\max)}} = I_{L_{1(\max)}} + I_{L_{2(\max)}} + I_{L_{3(\max)}} = I_{Q(\max)} \quad (32)$$

متوسط جریان دیودها را می‌توان از روابط (۳۳)-(۳۷) محاسبه نمود.

$$I_{D_{1(avg)}} = \frac{1}{T} \int_0^T i_{D_1} dt = \frac{V_o}{R} \frac{1}{(1-D)^2} \quad (33)$$

$$I_{D_{2(avg)}} = \frac{1}{T} \int_0^T i_{D_2} dt = \frac{V_o}{R} \frac{D}{(1-D)^3} \quad (34)$$

$$I_{D_{3(avg)}} = \frac{1}{T} \int_0^T i_{D_3} dt = \frac{V_o}{R} \frac{3-3D+D^2}{(1-D)^2} \quad (35)$$

$$I_{D_{4(avg)}} = \frac{1}{T} \int_0^T i_{D_4} dt = \frac{V_o}{R} \frac{D(2-D)}{(1-D)^3} \quad (36)$$

$$I_{D_{5(avg)}} = \frac{1}{T} \int_0^T i_{D_5} dt = \frac{V_o}{R} \frac{3-3D+D^2}{(1-D)^2} \quad (37)$$

مقدار مؤثر جریان دیودها را می‌توان از روابط (۳۸)-(۴۲) بدست آورد.

$$I_{D_{1(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{D_1}^2 dt} = \frac{V_o}{R} \sqrt{\frac{1}{(1-D)^5}} \quad (38)$$

$$I_{D_{2(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{D_2}^2 dt} = \frac{V_o}{R} \frac{\sqrt{D}}{(1-D)^3} \quad (39)$$

$$I_{D_{3(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{D_3}^2 dt} = \frac{V_o}{R} \frac{2-D}{\sqrt{(1-D)^5}} \quad (40)$$

$$I_{D_{4(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{D_4}^2 dt} = \frac{V_o}{R} \frac{(2-D)\sqrt{D}}{(1-D)^3} \quad (41)$$

$$I_{D_{5(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{D_5}^2 dt} = \frac{V_o}{R} \frac{3-3D+D^2}{\sqrt{(1-D)^5}} \quad (42)$$

مقدار مؤثر جریان عبوری از خازن‌ها را می‌توان از روابط (۴۳)-(۴۵) محاسبه نمود.

$$I_{C_{1(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{C_1}^2 dt} = \frac{V_o}{R} \sqrt{\frac{D^2-D+1}{(1-D)^5}} \quad (43)$$

$$I_{C_{2(ms)}} = \sqrt{\frac{1}{T} \int_0^T i_{C_2}^2 dt} = \frac{V_o}{R} \sqrt{\frac{D}{(1-D)^3}} \quad (44)$$

$$P_{Loss}^{Switching} = \left(\frac{f_s}{2} \times V_{Q(max)} \times I_{Q(max)} (t_{on(Q)} + t_{off(Q)}) \right) + \sum_{j=1}^4 \left(\frac{f_o}{2} \times V_{S_j(max)} \times I_{S_j(max)} (t_{on(S_j)} + t_{off(S_j)}) \right) \quad (48)$$

با توجه به یکسان بودن شرایط و مشخصات کلیدهای S_1 تا S_4 رابطه (48) بصورت رابطه (49) قابل بازنویسی است.

$$P_{Loss}^{Switching} = \left(\frac{f_s}{2} \times \frac{V_{dc}}{(1-D)^3} \times \frac{V_o}{R} \times \frac{3-3D+D^2}{(1-D)^3} \times (t_{on(Q)} + t_{off(Q)}) \right) + \left(2f_o \times \frac{V_{dc}}{(1-D)^3} \times \frac{V_o}{R} \times (t_{on(S_1)} + t_{off(S_1)}) \right) \quad (49)$$

تلفات کل ناشی از کلیدها برابر مجموع تلفات هدایتی و کلیدزنی کلیدهاست که از رابطه (50) قابل محاسبه است.

$$P_{Loss}^{Switches} = P_{Loss}^{Conduction} + P_{Loss}^{Switching} \quad (50)$$

تلفات رخ داده در دیودها ناشی از افت ولتاژ مستقیم (V_{FD}) و مقاومت حالت هدایت (r_D) دیودهاست که از رابطه (51) قابل محاسبه است.

$$P_{Loss}^{Diodes} = \sum_{j=1}^5 (V_{FD_j} \times I_{D_j(avg)} + r_{D_j} \times I_{D_j(RMS)}^2) \quad (51)$$

در رابطه بالا، جریان مؤثر و متوسط دیودها از روابط (33)-(42) قابل دسترسی و محاسبه‌اند.

تلفات مربوط به مقاومت معادل سری خازن‌ها و سلف‌ها را نیز می‌توان از روابط (52)-(53) محاسبه نمود.

$$P_{Loss}^{Capacitors} = \sum_{j=1}^3 r_{C_j} \times I_{C_j(RMS)}^2 = \left(\frac{V_o}{R} \right)^2 \left(r_{C_1} \frac{D^2-D+1}{(1-D)^5} + r_{C_2} \frac{D}{(1-D)^3} + r_{C_3} \frac{D^2-D+1}{1-D} \right) \quad (52)$$

$$P_{Loss}^{Inductors} = \sum_{j=1}^3 r_{L_j} \times I_{L_j(RMS)}^2 = \left(\frac{V_o}{R} \right)^2 \left(\frac{r_{L_1}}{(1-D)^6} + \frac{r_{L_2}}{(1-D)^4} + \frac{r_{L_3}}{(1-D)^2} \right) \quad (53)$$

در نهایت، تلفات کل و بازده مبدل را می‌توان از روابط (54)-(55) محاسبه کرد.

$$P_{Loss} = P_{Loss}^{Switches} + P_{Loss}^{Diodes} + P_{Loss}^{Inductors} + P_{Loss}^{Capacitors} \quad (54)$$

$$\eta = \frac{P_{out}}{P_{in}} = \frac{P_{out}}{P_{out} + P_{Loss}} \quad (55)$$

۳- ملاحظات طراحی عناصر ساختار پیشنهادی

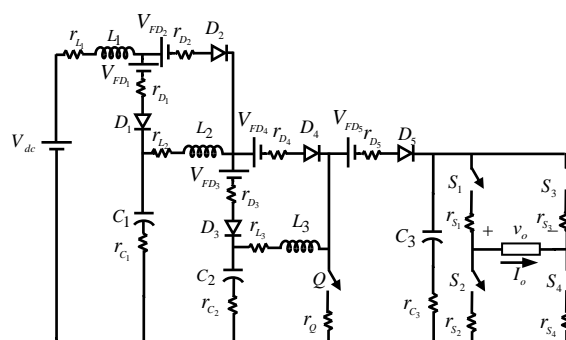
در این بخش، اصول طراحی پارامترهای اساسی ساختار پیشنهادی به منظور محقق‌سازی عملکرد مطلوب مبدل ارائه می‌شود.

الف) دوره کاری کلید

$$I_{C3(RMS)} = \sqrt{\frac{1}{T} \int_0^T i_{C3}^2 dt} = \frac{V_o}{R} \sqrt{\frac{D^2-D+1}{1-D}} \quad (45)$$

۷-۲- محاسبه تلفات و بازده ساختار پیشنهادی

برای محاسبه بازده مبدل پیشنهادی، محاسبه تلفات تمامی عناصر ضروری است. تلفات رخ داده در خازن‌ها و سلف‌ها ناشی از مقاومت معادل سری (r_L و r_C)، در ماسفت‌ها ناشی از مقاومت حالت هدایت (r_{on}) و در دیودها ناشی از مقاومت حالت هدایت (r_D) و افت ولتاژ مستقیم (V_{FD}) می‌باشد. ساختار مبدل پیشنهادی با در نظر گرفتن مدل واقعی عناصر در شکل (۶) نشان داده شده است.



شکل (۶): ساختار پیشنهادی با در نظر گرفتن مدل واقعی عناصر

تلفات هدایتی کلیدها ناشی از مقاومت حالت هدایت‌شان رخ می‌دهد. بنابراین، تلفات هدایتی کل کلیدها را می‌توان از رابطه (۴۶) محاسبه نمود. ذکر این نکته ضروری است که کلیدهای پل S_1 تا S_4 به دلیل داشتن مشخصات یکسان، دارای مقاومت حالت هدایت یکسانی نیز خواهند بود.

$$P_{Loss}^{Conduction} = r_Q \times I_{Q(RMS)}^2 + \sum_{j=1}^4 (r_{S_j} \times I_{S_j(RMS)}^2) \quad (46)$$

برای محاسبه جریان مؤثر کلیدها در رابطه (۴۶)، می‌توان از روابط (۲۸)-(۲۹) استفاده کرد. در صورت جایگذاری روابط (۲۸)-(۲۹) در رابطه (۴۶)، تلفات هدایتی کل کلیدها بصورت رابطه (۴۷) حاصل خواهد شد.

$$P_{Loss}^{Conduction} = \left(r_Q \times \left(\frac{V_o}{R} \right)^2 \times \frac{D(3-3D+D^2)^2}{(1-D)^6} \right) + \left(4 \times r_{S_1} \times \left(\frac{V_o}{R} \right)^2 D \right) \quad (47)$$

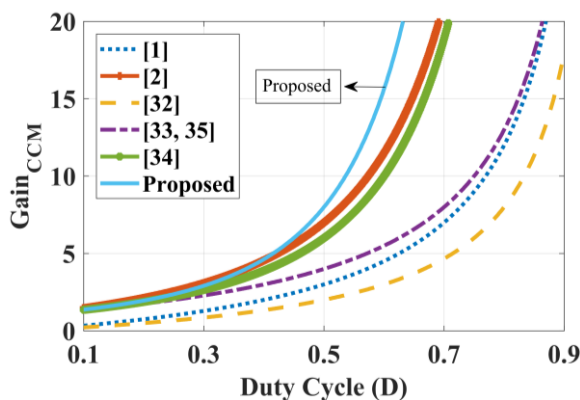
تلفات کل ناشی از کلیدزنی کلیدها را می‌توان از رابطه (۴۸) محاسبه کرد که به پارامترهایی نظیر فرکانس کلیدزنی کلید Q (f_s)، تنش ولتاژ، تنش جریان و زمان‌های روشن (t_{on}) و خاموش شدن (t_{off}) کلیدها بستگی دارد. لازم به ذکر است که فرکانس کلیدزنی کلیدهای پل H با f_o بیان شده است. تنش ولتاژ و تنش جریان کلیدها، به ترتیب از روابط (۱۶)-(۱۷) و روابط (۲۶)-(۲۷) قابل دسترسی و محاسبه هستند.

جدول (۳): مقایسه بخش ورودی ساختار پیشنهادی با تعدادی از

ساختارهای افزاینده موجود

ساختار	بهره	جریان ورودی	تعداد					زمین مشترک	تعداد مدهای کاری	عناصر در مسیر هدایت	D for M=10
			L	C	D	S	T				
[۱]	$\frac{3D}{1-D}$	پیوسته	۳	۵	۳	۱	۱۲	ندارد	۲	۸	۰/۷۷
[۲]	$\frac{1+2D-D^2}{(1-D)^2}$	پیوسته	۴	۶	۴	۲	۱۶	دارد	۲	۴	۰/۵۷
[۳۲]	$\frac{2D}{1-D}$	پیوسته	۳	۴	۲	۱	۱۰	ندارد	۳	۷	۰/۸۳
[۳۳]	$\frac{1+2D}{1-D}$	پیوسته	۳	۱	۴	۲	۱۰	ندارد	۲	۹	۰/۷۵
[۳۴]	$\frac{1+D}{(1-D)^2}$	پیوسته	۳	۴	۴	۱	۱۲	ندارد	۳	۹	۰/۶
[۳۵]	$\frac{1+2D}{1-D}$	ناپیوسته	۳	۵	۳	۱	۱۲	ندارد	۲	۱۰	۰/۷۵
ساختار پیشنهادی	$\frac{1}{(1-D)^3}$	پیوسته	۳	۳	۵	۱	۱۲	دارد	۲	۶	۰/۵۳

شکل (۷) نمودار بهره ولتاژ ساختار پیشنهادی و دیگر ساختارها را به ازاء دوره کاری کلید نمایش می‌دهد. همان گونه که مشاهده می‌شود، به ازاء تمامی دوره‌های کاری، بهره ولتاژ تولیدی ساختار پیشنهادی بالاتر از بهره ولتاژ سایر ساختارها می‌باشد.



شکل (۷): بهره ولتاژ تولیدی مبدل پیشنهادی و سایر ساختارها به ازاء دوره‌های کاری مختلف

مطابق جدول (۳)، جریان ورودی ساختار پیشنهادی و دیگر ساختارهای انتخاب شده برای مقایسات دارای جریان ورودی پیوسته هستند که معیاری اساسی برای ساختارهایی است که در سیستم‌های خورشیدی بکار می‌روند. مطابق جدول (۳)، ساختار پیشنهادی و

در بخش ورودی ساختار پیشنهادی، دوره کاری کلید (D) متناسب با بهره ولتاژ (M) مطلوب و براساس رابطه (۵۶) تعیین می‌شود.

$$D = 1 - \frac{1}{\sqrt[3]{M}} \quad (56)$$

ب) سلف‌ها

نکته اساسی در طراحی سلف‌ها، لزوم عملکرد آن‌ها در رژیم هدایت پیوسته (CCM) می‌باشد. بنابراین با اعمال شرط پیوستگی ($I_L > [I_L/2]$)، اندوکتانس بحرانی (L_{crit}) برای هر کدام از سلف‌ها طبق رابطه (۵۷) محاسبه می‌شود. اندوکتانس سلف‌های به کار رفته، باید از مقادیر اندوکتانس بحرانی بزرگتر باشد.

$$L_{1,Crit} = \frac{RD(1-D)^6}{2f_s}, \quad L_{2,Crit} = \frac{RD(1-D)^4}{2f_s} \quad (57)$$

$$L_{3,Crit} = \frac{RD(1-D)^2}{2f_s}$$

ج) خازن‌ها

ظرفیت خازن‌ها را می‌توان براساس معیار محدودسازی ریپل ولتاژشان، مطابق روابط (۵۸)-(۵۹) طراحی و محاسبه کرد.

$$C_i \geq \frac{I_{C_i(mode-1)} \times D}{f_s \times \Delta V_{C_i}} \quad i = 1, 2, 3 \quad (58)$$

$$C_1 \geq \frac{DV_o}{Rf_s(1-D)^2 \Delta V_{C_1}}, \quad C_2 \geq \frac{DV_o}{Rf_s(1-D) \Delta V_{C_2}} \quad (59)$$

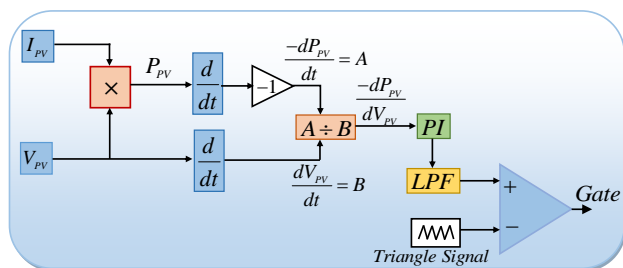
$$C_3 \geq \frac{DV_o}{Rf_s \Delta V_{C_3}}$$

د) نیمه‌هادی‌ها

مقادیر نامی (ولتاژ و جریان) نیمه‌هادی‌ها را می‌توان براساس تنش ولتاژ و جریان آن‌ها محاسبه نمود، که در بخش‌های پیش مورد بررسی قرار گرفتند.

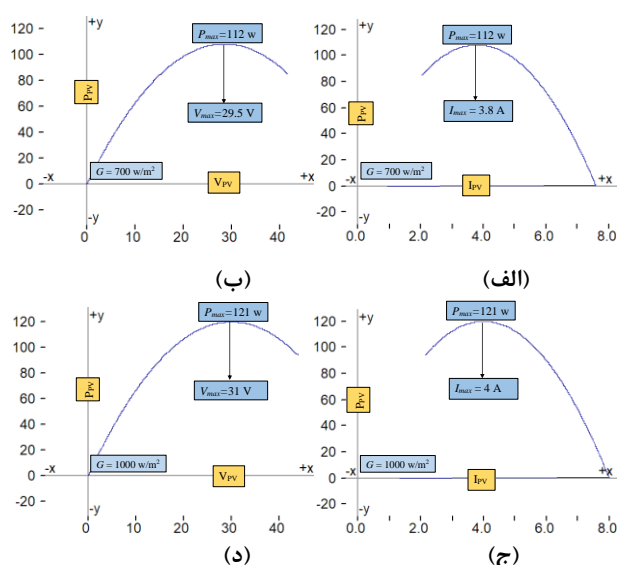
۴- مقایسه ساختار پیشنهادی با تعدادی از ساختارهای مشابه موجود

در این بخش، به منظور ارزیابی قابلیت‌های بخش ورودی ساختار پیشنهادی (مبدل dc-dc)، مقایسه‌ای بین آن و تعدادی از ساختارهای مشابه موجود انجام می‌گیرد. معیارهایی که برای مقایسات در نظر گرفته شده‌اند، عبارتند از بهره ولتاژ، پیوستگی جریان ورودی، وجود نقطه زمین مشترک، تعداد حالات کاری، تعداد قطعات، تعداد عناصر در مسیر هدایت و همچنین دوره کاری لازم برای دستیابی به بهره ۱۰ برابری. نتایج مقایسات بطور خلاصه در جدول (۳) نمایش داده شده است.



شکل (۹): شمای کلی الگوریتم P&O

در شکل (۱۰) نمودارهای P-V و P-I پانل خورشیدی به کار رفته در شبیه سازی به ازای تابش های مختلف نشان داده شده است.



شکل (۱۰): نمودارهای P-V و P-I پانل خورشیدی به کار رفته در شبیه سازی (الف) نمودار P-I در تابش ۷۰۰ (ب) نمودار P-V در تابش ۷۰۰ (ج) نمودار P-I در تابش ۱۰۰۰ (د) نمودار P-V در تابش ۱۰۰۰

همان طور که در شکل های (۱۰_الف و ب) مشخص است حداکثر توان در تابش ۷۰۰ (وات بر متر مربع) برابر ۱۱۲ وات می باشد که این توان در جریان ۳/۸ آمپر و ولتاژ ۲۹/۵ ولت به دست می آید. همچنین با توجه به شکل های (۱۰_ج و د)، حداکثر توان در تابش ۱۰۰۰ (وات بر متر مربع) برابر ۱۲۱ وات می باشد که در جریان ۴ آمپر و ولتاژ ۳۱ ولت به دست می آید.

۶- نتایج شبیه سازی

برای بررسی عملکرد صحیح مبدل پیشنهادی، نتایج شبیه سازی های انجام گرفته در محیط نرم افزار PSCAD/EMTDC ارائه شده است. جدول (۵) مقادیر پارامترهای مبدل پیشنهادی که در شبیه سازی ها استفاده شده است را نشان می دهد.

ساختار ارائه شده در مرجع [۲] دارای نقطه زمین مشترک بین ورودی و خروجی شان هستند که این قابلیت در سایر ساختارها فراهم نمی باشد. از جدول ۳ مشاهده می شود که ساختار ارائه شده در مرجع [۳۲] دارای ۳ حالت کاری در رژیم هدایت پیوسته است، در حالی که این مقدار برای ساختار پیشنهادی و دیگر ساختارها تنها برابر ۲ است، که سهولت کنترل مبدل را در پی دارد. همچنین، ساختار پیشنهادی بعد از ساختار ارائه شده در مرجع [۲]، دارای کمترین تعداد عناصر در مسیر هدایت می باشد که کاهش افت ولتاژ و تلفات مبدل را در پی دارد.

مطابق جدول (۳)، از میان ساختارهای انتخابی برای مقایسات، ساختار پیشنهادی از دوره کاری به مراتب کمتری نسبت به سایرین برای دستیابی به بهره ولتاژ ۱۰ برابری استفاده می کند. بکارگیری دوره کاری کمتر، می تواند منجر به کاهش تنش جریان و تلفات قطعات و در نتیجه بهبود بازده مبدل گردد.

۵- قابلیت ردیابی نقطه بیشینه توان سلول خورشیدی توسط ساختار پیشنهادی

در کاربرد سلول های خورشیدی (فتوولتائیک)، قابلیت ردیابی نقطه بیشینه توان (MPPT) به معنای تنظیم (تثبیت) نقطه کاری مبدل در نقطه کاری (ولتاژ و جریان) است که به ازاء آن، بیشینه توان از پانل خورشیدی جذب شود.

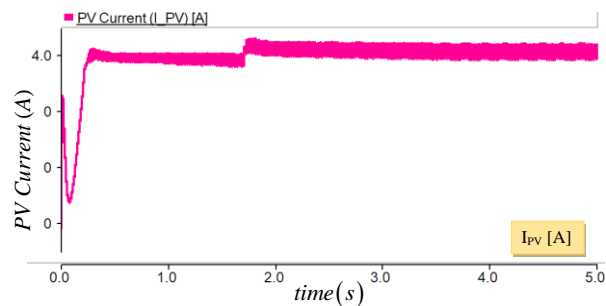
نقطه بیشینه توان پانل با تغییر شدت تابش نور و یا دمای محیط، دچار تغییر می شود. با توجه به اثر کمتر تغییرات دما نسبت به تغییرات شدت تابش نور در جابجایی نقطه بیشینه توان، در این مقاله صرفاً به بررسی اثر تغییرات شدت تابش نور پرداخته شده است. الگوریتم MPPT وظیفه تثبیت نقطه کار پانل خورشیدی در نقطه بیشینه توان را برعهده دارد. در مراجع مختلف، الگوریتم های متعددی برای ردیابی نقطه بیشینه توان پانل های خورشیدی ارائه شده است. الگوریتم "آشوب و مشاهده" یا P&O یکی از رایج ترین الگوریتم های ردیابی نقطه بیشینه توان پانل های خورشیدی می باشد. در این الگوریتم، یکی از متغیرها تغییر می کند و اثر آن بر دیگر متغیرها مورد بررسی قرار می گیرد. شمای کلی این الگوریتم در شکل (۹) نشان داده شده است. بلوک MPPT وظیفه تولید چرخه کار مناسب برای کلید Q را عهده دار می باشد. با تنظیم چرخه کاری مناسب برای کلید Q توسط الگوریتم، بیشینه توان از پانل خورشیدی استخراج می شود. مشخصات سیستم فتوولتائیک به کار رفته در شبیه سازی در جدول (۴) ارائه شده است.

جدول (۴): مشخصات پانل خورشیدی به کار رفته در شبیه سازی

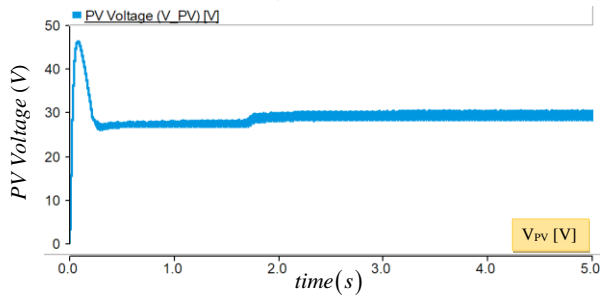
P_{MAX}	I_{SC}	V_{OC}	V_{MPP}	I_{MPP}	N_s
۱۲۱ وات	۸ آمپر	۶۰ ولت	۳۱ ولت	۴ آمپر	۱

جدول (۵): مقادیر پارامترهای مبدل پیشنهادی در شبیه‌سازی‌ها

مقدار	متغیر
۳۰ کیلوهرتز	فرکانس کلیدزنی کلید Q
۴۰ ولت	ولتاژ منبع ورودی
۵۰ درصد	دوره کاری
۰/۰۵ اهم	مقاومت هدایتی کلید
۱۰۰ اهم و ۲۰ میلی‌هانری	بار خروجی
۵۰ میکروفاراد	خازن‌های C_1, C_2
۴۸۰ میکروفاراد	خازن C_3
۰/۰۱ اهم	مقاومت سری خازن‌های C_1, C_2
۰/۱ اهم	مقاومت سری خازن C_3
۵ میلی‌هانری	سلف‌های L_1, L_2, L_3
۰/۰۵ اهم	مقاومت سری سلف‌های L_1, L_2, L_3
۰/۱ اهم	مقاومت حالت روشن دیودهای D_1, D_2, D_3, D_4, D_5
۰/۷ ولت	ولتاژ حالت روشن دیودهای D_1, D_2, D_3, D_4, D_5



(ج)

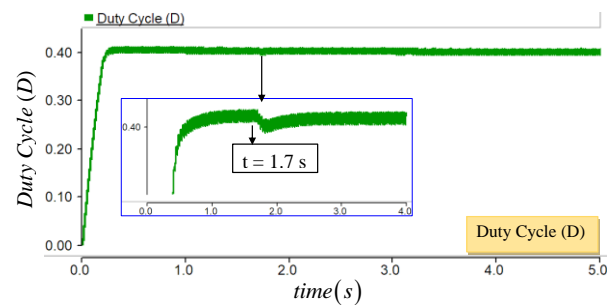


(د)

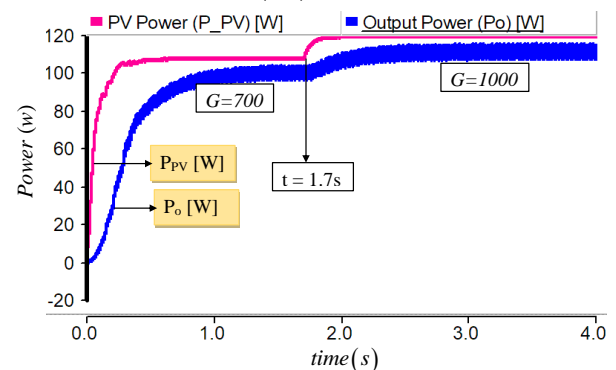
شکل (۱۱): نتایج شبیه‌سازی ردیابی نقطه بیشینه توان پانل توسط مبدل پیشنهادی در تغییر شدت تابش از ۷۰۰ به ۱۰۰۰ وات بر متر مربع (الف) نمودار چرخه کاری کلید Q (ب) نمودارهای توان ورودی و توان خروجی مبدل (ج) نمودار جریان پیل خورشیدی (د) نمودار ولتاژ پیل خورشیدی

همان‌گونه که از شکل (۱۱_ب) مشاهده می‌شود، در تغییر شدت تابش خورشید از ۷۰۰ به ۱۰۰۰ وات بر متر مربع (در زمان ۱/۷ ثانیه)، مبدل پیشنهادی توانسته است با کاهش دوره کاری کلید Q که در شکل (۱۱_الف) نشان داده شده است، نقطه بیشینه توان پیل خورشیدی را ردیابی نموده و توان بیشینه را از آن اخذ کند. در تابش ۷۰۰ بیشینه توان اخذ شده از پیل برابر ۱۱۲ وات و در تابش ۱۰۰۰ بیشینه توان اخذ شده از پیل برابر ۱۲۱ وات می‌باشد. به دلیل غیر ایده‌آل در نظر گرفته شدن المان‌ها و تلفات عناصر، توان خروجی اندکی پایین‌تر از توان ورودی، قرار می‌گیرد. شکل‌های (۱۱_ج و د) شکل موج جریان و ولتاژ پیل خورشیدی را نشان می‌دهند، همان‌طور که مشخص است در تابش ۷۰۰، ولتاژ پیل ۲۹/۵ ولت و جریان پیل ۳/۸ آمپر می‌باشد که به محض تغییر تابش از ۷۰۰ به ۱۰۰۰ (در ثانیه ۱/۷)، ولتاژ پیل به عدد ۳۱ ولت و جریان آن به ۴ آمپر تغییر پیدا کرده‌است که با اطلاعات ارائه شده در شکل (۱۰) مطابقت دارد. شکل موج ولتاژ خازن‌ها در شکل (۱۲) نمایش داده شده‌است.

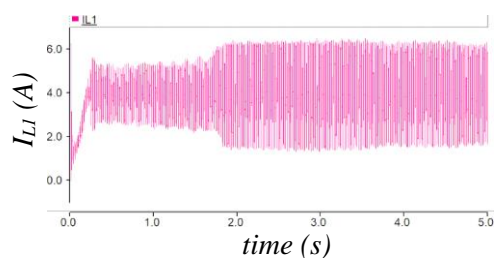
در شبیه‌سازی مربوط به MPPT، دمای محیط برابر ۲۵ درجه سانتی‌گراد در نظر گرفته شده است. شبیه‌سازی‌ها برای تغییر پله‌ای شدت تابش خورشید از ۷۰۰ به ۱۰۰۰ وات بر متر مربع انجام شده است. شکل (۱۱) نتایج حاصل از شبیه‌سازی‌ها اعم از توان پانل خورشیدی (P_{PV}) و ولتاژ پانل خورشیدی (V_{PV})، جریان پانل خورشیدی (I_{PV}) و دوره کاری مبدل پیشنهادی (D) را نشان می‌دهد.



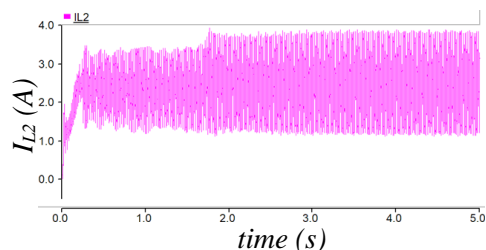
(الف)



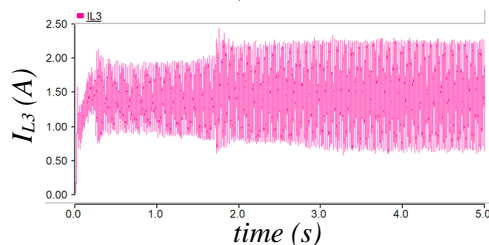
(ب)



(الف)



(ب)

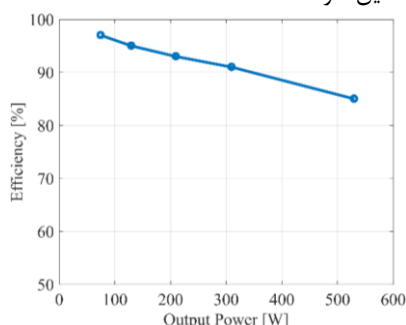


(ج)

شکل (۱۳): شکل موج جریان سلف‌ها (الف) جریان سلف L_1 (ب)

جریان سلف L_2 (ج) جریان سلف L_3

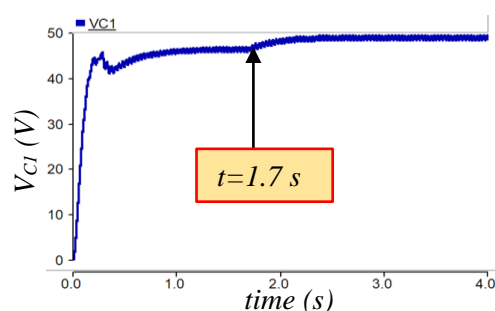
شکل (۱۴) منحنی تغییرات بازده بخش اول مبدل پیشنهادی به ازاء توان‌های خروجی مختلف را نشان می‌دهد. از شکل (۱۴) مشاهده می‌شود که بازده مبدل پیشنهادی تا توان خروجی ۵۳۰ وات همواره بالای ۸۵ درصد قرار دارد که مقدار قابل قبولی می‌باشد. اما، با افزایش بیش‌تر دوره کاری کلید و در نتیجه افزایش توان خروجی، به دلیل افزایش تلفات روی قطعات، بازده کل مبدل پیشنهادی کاهش می‌یابد. بنابراین، بازده بالای ساختار پیشنهادی حین استفاده در کاربردهای توان پایین تضمین خواهد شد.



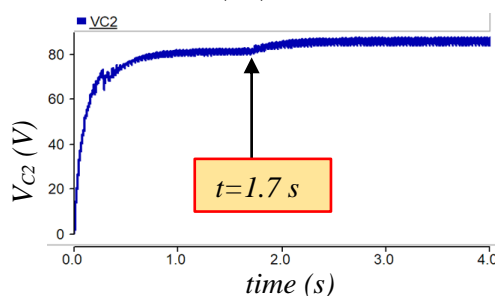
شکل (۱۴): منحنی تغییرات بازده مبدل پیشنهادی به ازاء توان‌های

خروجی مختلف

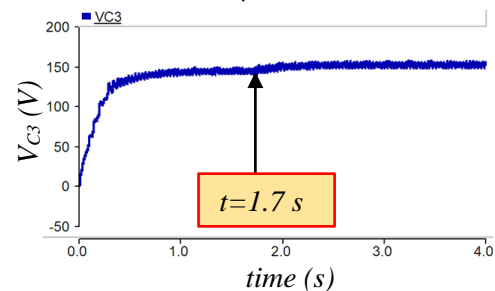
شکل (۱۵) شکل موج ولتاژ و جریان خروجی مبدل پیشنهادی را نشان می‌دهد. بار خروجی در نظر گرفته شده، یک بار اهمی-سلفی با مقاومت ۱۰۰ اهم و اندوکتانس ۲۰ میلی هانری می‌باشد که در نتیجه



(الف)



(ب)



(ج)

شکل (۱۲): شکل موج ولتاژ خازن‌ها (الف) ولتاژ خازن C_1 (ب) ولتاژ

خازن C_2 (ج) ولتاژ خازن C_3

همان‌طور که از شکل موج ولتاژ خازن‌ها مشخص است در حالتی که تابش ۷۰۰ وات بر متر مربع می‌باشد، ولتاژ خازن‌های C_1 ، C_2 و C_3 به ترتیب در مقادیر ۴۵، ۸۰ و ۱۴۰ ولت شارژ می‌شوند و در ثانیه ۱/۷ با افزایش تابش از ۷۰۰ به ۱۰۰۰ وات بر متر مربع، با توجه به تغییر دوره کاری کلید Q و استخراج حداکثر توان از سلول خورشیدی، مقادیر ولتاژ خازن‌ها نیز به ترتیب به مقادیر ۵۰، ۸۵ و ۱۶۰ ولت افزایش می‌یابد.

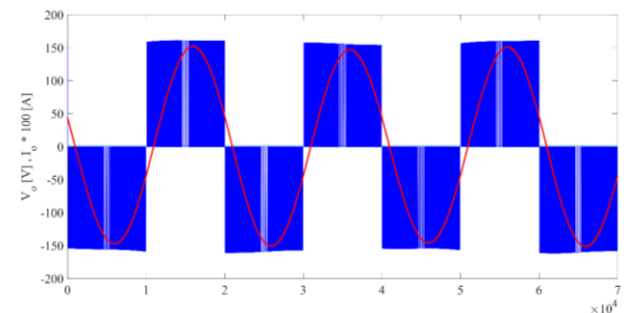
شکل (۱۳) شکل موج جریان سلف‌ها را در طول شبیه‌سازی نشان می‌دهد. مقادیر سلف‌ها به اندازه‌ای در نظر گرفته شده که جریان هیچ کدام از سلف‌ها در طول شبیه‌سازی صفر نشود، به عبارتی مبدل همواره در رژیم هدایت پیوسته عمل کرده است همچنین تغییر تابش در ثانیه ۱/۷، باعث افزایش جریان گذرنده از سلف‌ها به دلیل تغییر دوره کاری کلید Q و استخراج حداکثر توان از سلول خورشیدی می‌شود اثر این تغییرات روی مقادیر ریپل جریان سلف‌ها نیز در شکل (۱۳) مشهود است.

دینامیکی دمای محیط و/یا شدت تابش خورشید بخوبی ردیابی کند. همچنین با تغییر دوره کاری کلید بخش ورودی (Q)، امکان کنترل مقدار موثر ولتاژ خروجی نیز فراهم است. با توجه به محاسبات تلفات مربوط به بخش ورودی مبدل پیشنهادی، در رنج توانی ۳۰۰ وات و پایین تر بازده مبدل همواره بالای ۹۰ درصد می باشد. ساختار پیشنهادی در مقایسه با تعدادی از ساختارهای موجود از لحاظ بهره ولتاژ شرایط بهتری دارد و همچنین از لحاظ تعداد عناصر به کار رفته، در شرایط مشابه با ساختارهای دیگر می باشد. نتایج شبیه سازی، عملکرد صحیح مبدل پیشنهادی و درستی محاسبات تئوری و قابلیت مبدل در دنبال کردن نقطه توان بیشینه در شرایط تابش متغیر را به اثبات می رساند.

مراجع

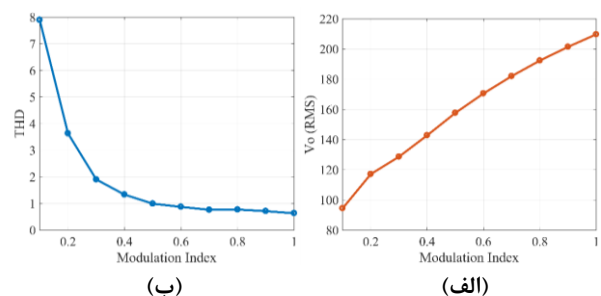
- [۱] بنایی، م.، اژدرفاقی بناب، ح.، ۱۳۹۶. ارائه یک مبدل غیر ایزوله DC-DC با ضریب افزایش دگی بالا برای کاربرد در انرژی خورشیدی. مهندسی مدیریت انرژی (مدیریت انرژی)، 7(1)، pp.14-29. Available: <https://www.sid.ir/fa/journal/ViewPaper.aspx?id=314402>
- [۲] حیدری، خ. کیا، صالحی و میلاد (۲۰۲۰). "ارائه یک مبدل DC-DC جدید غیرایزوله با بهره ولتاژ بالا براساس ساختار SEPIC برای کاربردهای انرژی های تجدیدپذیر." مجله مهندسی برق دانشگاه تبریز ۹۹-۸۷: (۱)۵۰.
- [3] Varesi, Kazem, Naser Hassanpour, and Saeid Saeidabadi. "Novel high step- up DC-DC converter with increased voltage gain per devices and continuous input current suitable for DC microgrid applications." International Journal of Circuit Theory and Applications 48, no. 10 (2020): 1820-1837.
- [4] Varesi, Kazem, and Mahdi Ghorbani. "A generalized common- ground single- switch continuous input-current boost converter favourable for DC microgrids." International Journal of Circuit Theory and Applications 48, no. 10 (2020): 1658-1675.
- [5] Kazimierzczuk, Marian K. Pulse-width modulated DC-DC power converters. John Wiley & Sons, 2015.
- [6] Varesi, Kazem, and Amir Ghorbani. "An Enhanced-Gain Quadratic-Boost DC-DC Configuration." In 2020 28th Iranian Conference on Electrical Engineering (ICEE), pp. 1-5. IEEE, 2020.
- [7] Esfahlan, Amir Ghorbani, Kazem Varesi, and Hossein Madadi Kojabadi. "Simulation and Experimental Validation of An Improved High Step-Up Boost Converter Suitable for Smart Micro-Grids." In 2021 11th Smart Grid Conference (SGC), pp. 1-6. IEEE, 2021.
- [8] Esfahlan, Amir Ghorbani, and Kazem Varesi. "A New High Step-Up DC-DC Converter Based on Impedance Network." In 2021 12th Power Electronics, Drive Systems, and Technologies Conference (PEDSTC), pp. 1-5. IEEE, 2021.
- [9] Axelrod, B., Y. Berkovich and A. Ioinovici (2005). "A cascade boost-switched-capacitor-two level inverter with an optimized multilevel output waveform." IEEE Transactions on Circuits and Systems I: Regular Papers 52(12): 2763-2770.
- [10] Chan, M. S. and K. Chau (2007). "A new switched-capacitor boost-multilevel inverter using partial

شکل موج جریان خروجی به صورت سینوسی و پس فاز می باشد. برای نمایش بهتر، جریان خروجی در ۱۰۰ ضرب شده است. بدلیل استفاده از مبدل تمام پل در بخش خروجی ساختار پیشنهادی، شکل موج ولتاژ تولیدی دارای سه سطح با بیشینه ولتاژ ۱۶۰ ولت می باشد.



شکل (۱۵): شکل موج ولتاژ و جریان خروجی مبدل پیشنهادی

در شکل (۱۶) تغییرات مقدار موثر ولتاژ خروجی و اعوجاج هارمونیک کل با تغییر شاخص مدولاسیون، نشان داده شده است. با افزایش شاخص مدولاسیون از صفر تا یک، مقدار موثر ولتاژ خروجی رفته رفته افزایش یافته و اعوجاج هارمونیک کل نیز کاهش می یابد. در شاخص مدولاسیون ۱، مقدار موثر ولتاژ خروجی ۲۱۰ ولت و اعوجاج هارمونیک کل ۰/۶۳ می باشد.



شکل (۱۶): (الف) تغییرات اعوجاج هارمونیک کل بر حسب تغییر شاخص مدولاسیون (ب): تغییرات مقدار موثر ولتاژ خروجی بر حسب تغییر شاخص مدولاسیون

۷- نتیجه گیری

در این مقاله ساختار بهبود یافته ای برای اینورترهای دو طبقه ارائه شد که از قابلیت افزایش دگی ولتاژ بالا بدون استفاده از ترانسفورماتور بهره می برد. ساختار پیشنهادی از دو بخش اصلی شامل یک مبدل dc-dc بهبود یافته و نیز یک پل H تشکیل شده است. وجود یک کلید در بخش ورودی سبب کمینه شدن تعداد حالات کاری (فقط دو حالت کاری) مبدل dc-dc پیشنهادی شده است که این خود باعث سادگی کنترل مبدل و کاهش هزینه و ابعاد مبدل می گردد. وجود نقطه زمین مشترک در بخش ورودی، حذف جریان نشتی به زمین در کاربردهای فتوولتائیک را در پی خواهد داشت. ساختار پیشنهادی به دلیل داشتن ویژگی هایی نظیر جریان ورودی پیوسته و قابلیت افزایش دگی بالایی ولتاژ، قادر است تا نقطه بیشینه توان پانل خورشیدی را در شرایط

- [27] Ajami, A., H. Ardi and A. Farakhor (2014). "Design, analysis and implementation of a buck-boost DC/DC converter." IET Power Electronics 7(12): 2902-2913.
- [28] Ardi, H., R. R. Ahrabi and S. N. Ravadanegh (2014). "Non-isolated bidirectional DC-DC converter analysis and implementation." IET Power Electronics 7(12): 3033-3044.
- [29] Ardi, H., A. Ajami, F. Kardan and S. N. Avilagh (2016). "Analysis and implementation of a nonisolated bidirectional DC-DC converter with high voltage gain." IEEE Transactions on Industrial Electronics 63(8): 4878-4888.
- [30] ESLAMI M, SIADATAN A, JAVANI G R. "Design and Simulation of a DC-DC Converter Interleaved by Using Soft Switching Techniques as an Interface Circuit in Renewable Energy Sources." Journal of Iranian Association of Electrical and Electronics Engineers 2022; 19 (2) :149-158
- [31] Mirzaei A, Rezvanyvardom M, Heydari S. Analysis, Design and Implementation of a Non-Isolated Soft Switched Quasi Z-Source DC-DC Converter with High Voltage Gain. Journal of Iranian Association of Electrical and Electronics Engineers 2019; 16 (3) :13-24
- [32] Ajami, A., H. Ardi and A. Farakhor (2014). "Design, analysis and implementation of a buck-boost DC/DC converter." IET Power Electronics 7(12): 2902-2913.
- [33] Tang, Y., D. Fu, T. Wang and Z. Xu (2014). "Hybrid switched-inductor converters for high step-up conversion." IEEE Transactions on Industrial Electronics 62(3): 1480-1490.
- [34] V. F. Pires, A. Cordeiro, D. Foito, and J. F. Silva, "High step-up DC-DC converter for fuel cell vehicles based on merged quadratic boost-Ćuk," IEEE Transactions on Vehicular Technology, vol. 68, no. 8, pp. 7521-7530, 2019.
- [35] Faeghi bonab H, Banaei M, Ravadanegh S. "Analysis of New Transformerless dc-dc Converter with High Voltage Gain. " Journal of Iranian Association of Electrical and Electronics Engineers 2019; 16 (1) :133-146
- charging." IEEE Transactions on Circuits and Systems II: Express Briefs 54(12): 1145-1149.
- [11] Ahmed, M. E.-S., M. Orabi and O. M. AbdelRahim (2013). "Two-stage micro-grid inverter with high-voltage gain for photovoltaic applications." IET Power Electronics 6(9): 1812-1821.
- [12] Chang, Y.-H. (2010). "Design and analysis of multistage multiphase switched-capacitor boost DC-AC inverter." IEEE Transactions on Circuits and Systems I: Regular Papers 58(1): 205-218.
- [13] Nguyen, M.-K., T.-D. Duong and Y.-C. Lim (2017). "Switched-capacitor-based dual-switch high-boost DC-DC converter." IEEE Transactions on Power Electronics 33(5): 4181-4189.
- [14] Lee, S. S. (2018). "A single-phase single-source 7-level inverter with triple voltage boosting gain." IEEE Access 6: 30005-30011.
- [15] Lee, S. S., Y. Yang, Y. P. Siwakoti and K.-B. Lee (2020). "A novel boost cascaded multilevel inverter." IEEE Transactions on Industrial Electronics 68(9): 8072-8080.
- [16] Banaei, M. R., H. Ardi, R. Alizadeh and A. Farakhor (2014). "Non-isolated multi-input-single-output DC/DC converter for photovoltaic power generation systems." IET Power Electronics 7(11): 2806-2816.
- [17] Uthirasamy, R., U. S. Ragupathy and V. K. Chinnaiyan (2015). "Structure of boost DC-link cascaded multilevel inverter for uninterrupted power supply applications." IET Power Electronics 8(11): 2085-2096.
- [18] Yang, F., H. Ge, J. Yang and H. Wu (2018). "Dual-input grid-connected photovoltaic inverter with two integrated DC-DC converters and reduced conversion stages." IEEE Transactions on Energy Conversion 34(1): 292-301.
- [19] Babu, S. M. and B. L. Narasimharaju (2020). "Single-phase boost DC-link integrated cascaded multilevel inverter for PV applications." IET Power Electronics 13(10): 2086-2095.
- [20] Zhu, T., L. Zhang, R. Gao and L. Qu (2017). "A semi-two-stage dual-buck transformerless PV grid-tied inverter. " 2017 IEEE Applied Power Electronics Conference and Exposition (APEC), IEEE.
- [21] Abramovitz, A., B. Zhao and K. M. Smedley (2015). "High-gain single-stage boosting inverter for photovoltaic applications." IEEE Transactions on Power Electronics 31(5): 3550-3558.
- [22] Wu, J.-C., H.-L. Jou and Y.-L. Chen (2017). "A grid-tied power conversion interface with a five-level inverter." IET Power Electronics 10(13): 1721-1728.
- [23] Mu, T., L. Zhu, H. Wu and W. Jiang (2016). "A semi-two-stage DC-AC power conversion system with improved efficiency based on a dual-input inverter. " 2016 IEEE Energy Conversion Congress and Exposition (ECCE), IEEE.
- [24] Zhang, L., T. Zhang, Y. Hao and B. Wang (2019). "Two-stage dual-buck grid-tied inverters with efficiency enhancement. " 2019 IEEE Applied Power Electronics Conference and Exposition (APEC), IEEE.
- [25] Banaei, M., A. Dehghanzadeh, E. Salary, H. Khounjahan and R. Alizadeh (2012). "Z-source-based multilevel inverter with reduction of switches." IET power electronics 5(3): 385-392.
- [26] Ardi, H., A. Ajami and M. Sabahi (2017). "A novel high step-up DC-DC converter with continuous input current integrating coupled inductor for renewable energy applications." IEEE transactions on industrial electronics 65(2): 1306-1315.

زیر نویس ها

¹ Maximum Power Point Tracking

² Perturb and Observe