

طراحی و شبیه‌سازی تقویت‌کننده کم‌نویز کم‌مصرف برای کاربردهای رادیوشناختی

مهدی مزیدآبادی^۱ جلیل مظلوم^۲ پیمان نایبی^۳

۱- دانشجوی دکتری- گروه مهندسی برق- واحد ساوه- دانشگاه آزاد اسلامی- ساوه- ایران
m_mazidabadi@stu.iau-saveh.ac.ir

۲- دانشیار- گروه مهندسی برق- واحد ساوه- دانشگاه آزاد اسلامی- ساوه- ایران
و دانشگاه علوم و فنون هوایی شهید ستاری- تهران- ایران
jalil.mazloum@ssau.ac.ir

۳- استادیار- گروه فیزیک، واحد ساوه- دانشگاه آزاد اسلامی- ساوه- ایران
nayebi@iau-saveh.ac.ir

چکیده: رادیوشناختی به عنوان یک سیستم ارتباطی بی‌سیم فرایه‌ن‌بند که به طور هوشمند و با روش نظارت پویا طیف فرکانسی موجود را بهینه می‌کند. گیرنده چنین سیستمی نیاز به یک تقویت‌کننده کم‌نویز فرایه‌ن‌بند (از ۵۰ MHz تا ۱۰ GHz) دارد. در این کار یک تقویت‌کننده کم‌نویز کم‌مصرف فرایه‌ن‌بند طراحی شده که دارای ساختار شبه تفاضلی و سلف فعال است. بکارگیری مدارهای فعال مبتنی بر فناوری CMOS که رفتار سلفی از خود نشان می‌دهند به عنوان سلف فعال، علاوه بر افزایش پهنای باند تقویت‌کننده و کاهش سطح تراشه، دارای بهره ذاتی بوده و به علت داشتن ضریب کیفیت بالا، قابلیت تنظیم اندوکتانس و فرکانس را نیز دارا می‌باشد. LNA پیشنهادی با اتصال ضربدری دو سلف فعال طراحی شده که علاوه بر افزایش پهنای باند فرکانسی، به علت شرایط شبه تفاضلی، با افزایش هدایت انتقالی ترانزیستورها، علاوه بر کاهش توان مصرفی، سبب کاهش عدد نویز مدار می‌شود. نتایج شبیه‌سازی با فرآیند CMOS ۰.۱۸μm نشان می‌دهد که LNA پیشنهادی به تغییرات عدد نویز از ۳-۷ dB و تطبیق ورودی بهتر از ۱۰dB در باند ۰.۵-۱۰ GHz دست یافته است. تغییرات بهره ولتاژ از ۱۶.۵-۱۹ dB و نقطه تقاطع مرتبه سوم ۶.۷dBm- است. توان مصرفی مدار اصلی ۱.۹۸ mW با منبع تغذیه ۱.۸ V است.

واژه‌های کلیدی: رادیوشناختی، سلف فعال، تقویت‌کننده کم‌نویز، کم‌مصرف، اتصال ضربدری خازنی

نوع مقاله: پژوهشی

DOI: 10.52547/jiaeee.19.2.101

تاریخ ارسال مقاله: ۱۳۹۹/۰۳/۲۷

تاریخ پذیرش مشروط مقاله: ۱۴۰۰/۰۹/۲۷

تاریخ پذیرش مقاله: ۱۴۰۰/۱۰/۲۶

نام نویسنده‌ی مسئول: دکتر جلیل مظلوم

نشانی نویسنده‌ی مسئول: ایران- تهران- میدان آزادی- بزرگراه شهید آیت الله سعیدی- خیابان دانشگاه هوایی- دانشگاه علوم و فنون هوایی

شهید ستاری- دانشکده‌ی مهندسی برق

۱- مقدمه

از سال‌ها قبل کانال‌های ارتباطی به طور ثابت به کاربران اولیه مانند تلویزیون، موبایل و مشابه آن واگذار شده و در چند سال اخیر این تصور را بوجود آورده که کمبود طیف فرکانسی نمی‌تواند پاسخگوی نیاز روز افزون متقاضیان جدید مخابرات بی‌سیم باشد. سیستم رادیوشناختی با امکان پایش کانال‌های ارتباطی و دسترسی پویا، امکان شناسایی و هدایت کاربر ثانویه را به کانال‌های خالی میسر ساخته، به عبارتی امکان استفاده بهینه از طیف فرکانسی بلااستفاده را فراهم می‌کند. به این ترتیب مشاهده می‌شود که احساس کمبود طیف فرکانسی واقعیت ندارد [۲،۱]. برای عملکرد صحیح سیستم رادیوشناختی، فرستنده - گیرنده آن باید فرآیند پهن‌بند بوده، تا قابلیت لازم برای شناسایی و هدایت کاربر در طیف گسترده فرکانسی را داشته باشد. به این ترتیب حوزه کاربرد این چنین سیستمی وسیع می‌باشد [۳]. یک بخش مهم پیاده‌سازی این سیستم، مربوط به طراحی گیرنده آن می‌باشد که به عنوان طبقه اول، تقویت کننده کم‌نویز آن باید دارای مشخصه فوق پهن‌بند باشد. از جمله چالش‌های چنین سیستمی تطبیق ورودی متناسب باپهنای باند، بهره بالا، نویز پایین، خطسانی قابل قبول در گستره فرکانسی و سطح تراشه کوچک و مصرف انرژی بهینه می‌باشد [۴].

به‌کارگیری سلف‌ها جهت افزایش پهنای باند مدار اجتناب ناپذیر بوده و پیاده‌سازی سلف‌ها در تکنولوژی‌های مدار مجتمع، چالش برانگیز می‌باشد. در مورد سلف‌های مارپیچی، علاوه بر اشغال سطح بزرگی از تراشه، به علت تلفات ناشی از مقاومت‌ها و خازن‌های پارازیتی، این سلف‌ها ذاتا دارای ضریب کیفیت و ثبات خوبی نبوده و این موضوع بعضا سبب عدم دستیابی به پهنای باند وسیع مورد نظر می‌شود. برای کاهش اثرات پارازیتی سلف مارپیچی، یک راه مفید، استفاده از مدارهای فعال، به عنوان سلف فعال می‌باشد تا جایگزین سلف‌های مارپیچی در مدار شوند. سلف فعال نه تنها سطح کوچکی از تراشه را اشغال می‌کند و در نتیجه آثار پارازیتی کمتری دارد، بلکه به سبب استفاده از ترانزیستورها در ساختار آن، دارای بهره ذاتی بوده و به علت داشتن ضریب کیفیت بالا، قابلیت تنظیم اندوکتانس و فرکانس را نیز دارا است و در نتیجه برای به‌کارگیری در گیرنده‌های پهن‌بند، بسیار مناسب می‌باشد.

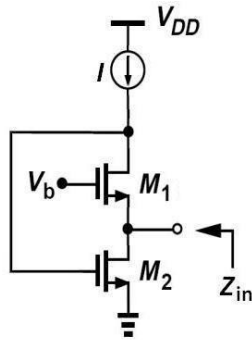
برای طراحی گیرنده‌های پهن‌بند با قابلیت دریافت چند استاندارد فرکانسی و قابل تنظیم، یک روش، استفاده از فیلترها در مدار جلودار می‌باشد [۵،۶]. ولی وقتی گستره فرکانسی مانند سیستم رادیوشناختی بسیار وسیع باشد، تعدد فیلترها سبب پیچیدگی مدار و تحمیل توان مصرفی بزرگ خواهد شد. از توپولوژی‌های مرسوم برای طراحی LNA فرآیند پهن‌بند می‌توان به تقویت کننده‌های توزیع شده، تقویت کننده‌های سورس مشترک با فیدبک، تقویت کننده‌های گیت مشترک [۷-۱۳]، یا ترکیب چند توپولوژی به منظور بهبود مشخصات مدار اشاره کرد [۱۴]. در این میان تقویت کننده‌های توزیع شده معمولا دارای عدد نویز پایین،

تطبیق امپدانس مناسب با پهنای باند بوده، ولی دارای توان مصرفی بالا و بهره محدود می‌باشند که به علت استفاده از تعداد زیادی سلف مارپیچی، سطح وسیعی از تراشه را نیز اشغال می‌کنند [۷، ۸]. از این رو استفاده از این تقویت کننده‌ها به منظور کوچک شدن سلف‌ها، در فرکانس‌های بسیار بالا می‌باشد. تقویت کننده‌های مبتنی بر سورس مشترک ذاتا دارای عددنویز پایین بوده و با بهره‌گیری از فیدبک و سلف می‌توانند گزینه مناسبی برای LNA پهن‌بند باشند، مشکل این نوع تقویت کننده‌ها، عدم تطبیق ورودی با پهنای باند است که با افزودن شبکه‌های RLC یا LC در ورودی، قابل حل می‌باشد [۹-۱۱]، ولی این شبکه‌ها سبب اشغال سطح وسیعی از تراشه و تولید خازن‌ها و مقاومت‌های پارازیتی می‌شوند. تقویت کننده‌های مبتنی بر گیت مشترک به دلیل عدم وجود خازن پارازیتی گیت-درین، از مزیت تطبیق ورودی پهن‌بند و اندازه ضریب انعکاس ورودی مطلوب برخوردار هستند [۱۲، ۱۳]. این توپولوژی‌ها دارای نسبت بهره به نویز پایین بوده و معمولاً برای بهبود عملکرد نویزی آن‌ها، نیاز به طبقه حذف نویز می‌باشد. بسیاری از طراحی‌ها در باند پهن UWB هستند که بخشی از رادیوشناختی را پوشش می‌دهد [۱۵، ۲۰].

در این مقاله با اتصال ضربدری دو سلف فعال به یکدیگر، یک تقویت کننده کم‌نویز کم‌مصرف فوق پهن‌بند شبه تفاضلی گیت مشترک سازگار با سیستم رادیوشناختی پیشنهاد شده است. این تقویت کننده نسبت به کارهای قبلی ارائه شده در مراجع فوق‌الذکر، به علت استفاده از ترکیب گیت مشترک و سلف فعال، دارای پهنای باند وسیع فرکانسی و تطبیق امپدانس ورودی خوب بوده و به علت استفاده از ساختار تفاضلی با اتصال ضربدری خازنی، دارای عدد نویز پایین و حذف نویز بستر و در مجموع توان مصرفی پایین و بهره قابل قبول می‌باشد. این مقاله دارای اجزایی است که در چهار بخش تنظیم شده است. در بخش دوم، معماری LNA پیشنهادی ارائه، و عملکرد سلف فعال تشریح شده است. پس از آن پارامترهای مختلف مدار بررسی شده است. در بخش سوم نتایج شبیه‌سازی LNA پیشنهادی ارائه و منحنی‌های استخراج شده مورد تحلیل قرار گرفته است. سرانجام، در بخش چهارم نتیجه‌گیری ارائه شده است.

۲- معماری LNA پیشنهادی

در شکل (۱) تقویت کننده کم‌نویز کم‌مصرف فوق پهن‌بند پیشنهادی با استفاده از اتصال دو سلف فعال دارای فیدبک خود بایاس که به صورت اتصال ضربدری خازنی و بدون استفاده از سلف مارپیچی، نشان داده شده است. در حقیقت ترکیب ترانزیستورهای M_1 و M_2 (و همچنین ترکیب M_3 و M_4)، از خود خاصیت سلفی بروز داده و علاوه بر تقویت سیگنال، سبب افزایش پهنای باند فرکانسی شده، و از آنجایی که بایاس M_2 (یا M_4) از طریق فیدبک تهیه شده، سبب کاهش توان مصرفی می‌گردد. در این مدار، سیگنال تفاضلی RF بطور مستقیم وارد ورودی‌ها می‌شود. ترانزیستورهای M_1 و M_3 ، ترانزیستورهای اصلی

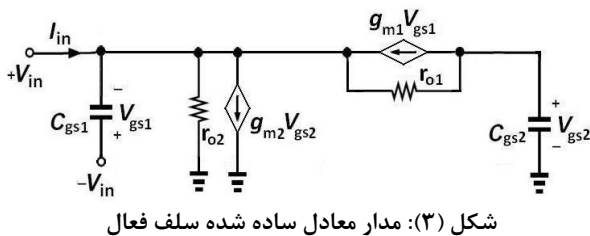


شکل (۲): مدار سلف فعال

که با استخراج V_{gs1} و V_{gs2} و جایگذاری در رابطه (۱) و انجام عملیات ریاضی و ساده‌سازی داریم:

$$I_{in} = V_{in} (SC_{gs1} + g_{m1} + \frac{g_{m2} + g_{m1}}{SC_{gs2} + g_{o1}}) \quad (2)$$

عبارت حاصل در پرانتز، مبین ادمیتانس بوده و سه مسیر موازی خازنی، مقاومتی و یک شبکه سری سلف و مقاومت را به نمایش می‌گذارد. ساختار معماری LNA پیشنهادی که از اتصال ضربدری خازنی بین دو سلف فعال تشکیل شده، با لحاظ شرط $C_{1,2} \gg C_{gs1,2}$ ، سبب اعمال همزمان سیگنال ورودی به سورس M_1 و معکوس سیگنال ورودی به گیت می‌شود که بدون افزایش جریان، سبب دو برابر شدن هدایت انتقالی M_1 (و بطور مشابه M_3) می‌شود که در نتیجه معادله (۲) به صورت معادله‌های (۳) قابل تبدیل خواهد شد.



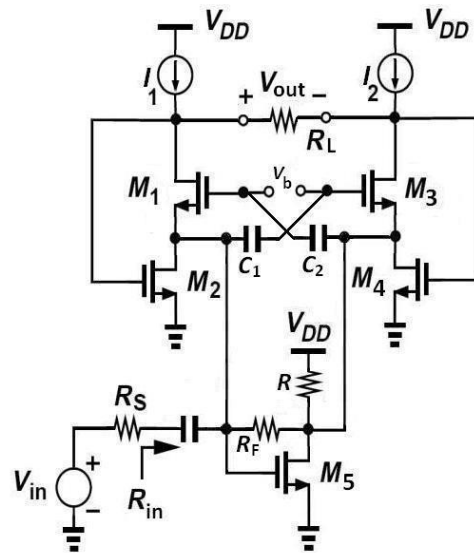
شکل (۳): مدار معادل ساده شده سلف فعال

$$\begin{aligned} R_p &= \frac{1}{2g_{m1}} \\ C_p &= C_{gs1} \\ L &= \frac{C_{gs2}}{(2g_{m1} + g_{m2})} \\ R_s &= \frac{g_{o1}}{(2g_{m1} + g_{m2})} \end{aligned} \quad (3)$$

۲-۲ بهره ولتاژ مدار

در شکل (۴)، نیم‌مدار ساده شده طرح پیشنهادی با در نظر گرفتن اثر استفاده از روش اتصال ضربدری خازنی با بهره A را نشان می‌دهد. با نوشتن معادله v_{out} می‌توان بهره ولتاژ نیم‌مدار را بدون حضور R_s و نسبت به ولتاژ سورس بدست آورد (A_v). مشاهده می‌شود که g_{m1} بدون نیاز به افزایش جریان با ضریب $(1+A)$ افزایش یافته و این مبین کاهش توان مصرفی مدار است. بهره ولتاژ کل مدار تفاضلی یعنی

مدار بوده و برای دستیابی به گسترده‌گی پهنای باند فرکانسی با توپولوژی گیت مشترک و به صورت شبه تفاضلی پیکربندی شده‌اند. سیگنال ورودی تفاضلی از طریق خازن‌های اتصال C_1 و C_2 که به صورت اتصال ضربدری بسته شده‌اند، موجب انتقال سیگنال ورودی با علامت منفی به گیت M_1 و M_3 شده و در نتیجه بدون افزایش جریان، هدایت انتقالی دو برابر ($2g_m$) را برای این دو ترانزیستور ایجاد کرده و در نتیجه توان مصرفی مدار را کاهش می‌دهد. منابع جریان به کار رفته در مدار، ضمن تامین جریان نقطه کار ترانزیستورها، سبب بهبود بهره مدار می‌شوند. در این طرح به دلیل استفاده از تکنیک‌های سلف فعال جهت افزایش پهنای باند فرکانسی، اتصال ضربدری خازنی جهت هدایت انتقالی و همچنین خود بایاس بودن ترانزیستورهای مدار و عدم نیاز به مدار بایاس اضافی، علاوه بر کاهش توان مصرفی، سطح تراشه بسیار کوچکتری نسبت به سایر مدارهای پهن‌بند با سلف مارپیچی، مورد نیاز می‌باشد.



شکل (۱): مدار ساده شده LNA پیشنهادی

۲-۱ بررسی عملکرد سلف فعال

در شکل (۲)، زوج ترانزیستورهای M_1 و M_2 ترکیب ژیراتور-خازن را به عنوان سلف فعال تولید می‌کنند. به طوری که ترانزیستور M_1 دارای ترکیب CG و دارای هدایت انتقالی مثبت و ترانزیستور M_2 دارای ترکیب CS و دارای هدایت انتقالی منفی بوده و خازن گیت-سورس M_1 نیز خازن مورد نیاز می‌باشد. حلقه شامل این دو ترانزیستور فیدبک منفی را نشان می‌دهد. سلف‌های فعال دارای قابلیت‌هایی مانند کاهش اندازه سلف و کوچک شدن سطح تراشه، قابلیت تنظیم اندوکتانس و کارایی در مدارهای پهن‌بند می‌باشند.

برای نمایش اثر سلفی M_1 و M_2 ، با توجه به شکل (۳)، و محاسبه ادمیتانس مدار، معادله‌های (۱) را داریم:

$$\begin{aligned} I_{in} &= V_{in} Y_{in} \\ I_{in} &= -SC_{gs1}V_{in} - g_{m1}V_{gs1} + \frac{V_{in} - v_{gs1}}{r_{o1}} + \frac{V_{in}}{r_{o2}} + g_{m2}V_{gs2} \end{aligned} \quad (1)$$

هارمونیک‌های زوج و فرد و اینترمدولاسیون مراتب زوج و فرد در گستره فرکانسی را می‌دهد. در طراحی به صورت پهن‌بند توجه به خطسانی و به ویژه عملکرد غیرخطی مرتبه زوج تقویت کننده به علت دامنه قابل توجه آن دارای اهمیت زیادی است و روش‌های مختلفی به کار گرفته می‌شود [۵ و ۲]. مطابق معادله‌های (۶)، می‌توان سری توانی جریان درین ترانزیستورها ناشی از عملکرد غیرخطی مدار را با توجه به مقارن بودن ورودی‌ها و خاصیت تفاضلی مدار، نشان داد:

$$\begin{aligned} i_{D1}(V_{gs}) &= g_1 V_{gs} + g_2 V_{gs}^2 + g_3 V_{gs}^3 + \dots \\ i_{D2}(V_{gs}) &= -g_1 V_{gs} + g_2 V_{gs}^2 - g_3 V_{gs}^3 + \dots \end{aligned} \quad (6)$$

همچنین مطابق معادله (۷)، حذف اعوجاج هارمونیک دوم (حذف عملکرد غیرخطی مرتبه زوج یا IP_2) ناشی از تفاضل جریان درین‌ها را خواهیم داشت.

$$i_o(V_{gs}) = 2g_1 V_{gs} + 2g_3 V_{gs}^3 + \dots \quad (7)$$

البته طبق معادله (۷)، هارمونیک مرتبه سوم و ضرایب آن، حذف نشده و عملکرد غیرخطی مرتبه فرد یا IP_3 باقی خواهد ماند.

۲-۵- تحلیل نویز مدار

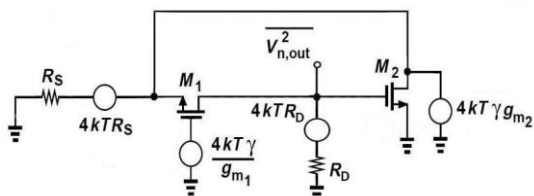
برای محاسبه نویز کانال ترانزیستور اصلی مدار (M_1) که در خروجی ظاهر می‌شود، می‌توان از ضرب جریان نویز درین ترانزیستور M_1 در R_D استفاده کرد. با استفاده از شکل (۴) و حذف منبع سیگنال ورودی و فرض وجود منبع نویز در گیت M_1 ، معادله (۸) بدست خواهد آمد:

$$v_{n,out} = \frac{-g_m R_D v_{n1}}{(1+A)g_{m1}R_S + 1} \quad (8)$$

که با فرض تطبیق ورودی و جایگذاری توان نویز v_{n1} ، توان نویز ترانزیستور M_1 به صورت معادله (۹) خواهد شد:

$$\overline{V_{(n,M_1)}^2} = \overline{V_{(n,out,M_1)}^2} = \left(\frac{-g_m R_D}{2}\right)^2 \overline{V_{n1}^2} = g_{m1} R_D^2 kT \gamma \quad (9)$$

با توجه به مدار پیشنهادی و شکل (۵)، نویز سایر المان‌های مدار را بدست آورده و نهایتاً عددنویز مدار به صورت معادله (۱۰) خواهد شد.



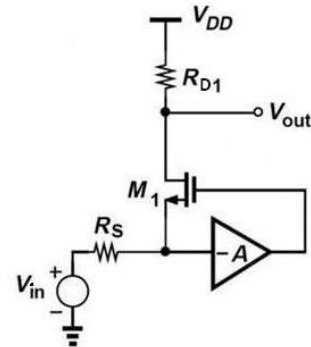
شکل (۵): مدار معادل کلی نویز نیم مدار

نسبت خروجی تفاضلی به ورودی تفاضلی با فرض جایگزین کردن منابع جریان با مقاومت‌های بار R_D و حضور R_S خواهد شد (معادله-های (۴)):

$$A_v = \frac{v_{out}}{v_s} \approx g_m R_{D1} (1+A) \quad (4)$$

$$A_{v,tot} = \frac{v_{out}}{v_{in}} \approx \left(\frac{1}{2}\right) 4g_m R_D = 2g_m R_D$$

ضریب $\frac{1}{2}$ مربوط به حضور R_S و با فرض تطبیق ورودی ظاهر شده است.



شکل (۴): نیم‌مدار ساده شده برای محاسبه بهره ولتاژ

۲-۳- امیدانس ورودی و خروجی مدار

در مدار پیشنهادی می‌توان بجای دو منبع ورودی تفاضلی که مقدار R_S هر یک از آنها 25Ω است، از تقویت‌کننده وارونگر جهت تولید ورودی تفاضلی و تبدیل ساختار غیر متوازن به متوازن استفاده کرد تا بدین وسیله تطبیق امیدانس با مرجع 50Ω حاصل گردد. بدین ترتیب توان مصرفی این مدار نسبت به استفاده از بالون یا مبدل دو به تک سر بیرون تراشه‌ای (جهت اتصال به آنتن) و ایجاد تطبیق، کاهش خواهد یافت. پس از محاسبه، تطبیق امیدانس ورودی مطابق معادله (۵) خواهد شد. در این معادله، ضریب ۲ ناشی از اثر روش اتصال ضربدری خازنی می‌باشد.

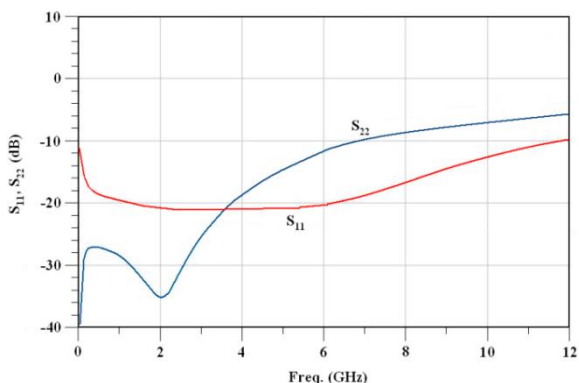
$$R_{in} = \frac{V_{in}}{I_{in}} \approx \frac{1}{2(SC_{gs1} + SC_{gs,inv} + g_{m1} + g_{m1}g_{m2}R_D)} \quad (5)$$

پس از محاسبه، امیدانس خروجی مدار در حدود $2 R_D$ می‌باشد.

۲-۴- تحلیل خطسانی مدار

نقطه ضعف عمده سلف‌های فعال، بروز رفتار غیرخطی در مدار بوده و این مسئله ناشی از طراحی این سلف‌ها با عناصر فعال غیرخطی است. از طرفی پهنای‌بند وسیع سیستم سازگار با رادیوشناختی که ذاتا باید فاقد فیلتر باشد، علاوه بر هارمونیک اصلی سیگنال، اجازه عبور

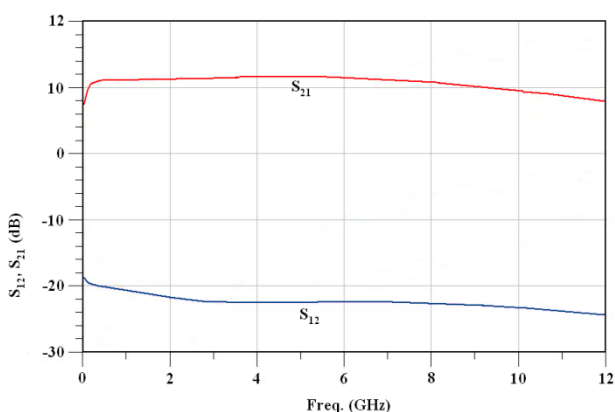
در شکل (۸)، نتایج شبیه‌سازی و رفتار مدار در خصوص پارامترهای پراکندگی S_{11} و S_{12} نشان داده شده است. طبق شکل (۸)، مدار پیشنهادی در پهنای باند گسترده‌ای به اندازه ۱۲ GHz دارای تطبیق ورودی می‌باشد ($S_{11} < -10$).



شکل (۸): نتایج شبیه‌سازی پارامترهای S_{11} و S_{22}

همچنین تطبیق خروجی تا حدود فرکانس ۷GHz بهتر از ۱۰ dB- و در فرکانس ۱۰ GHz تا حد ۷ dB- افزایش می‌یابد.

در شکل (۹)، منحنی‌های مربوط به پارامترهای پراکندگی S_{12} و S_{21} نشان داده شده است. انعکاس ورودی در خروجی یا S_{12} در کل پهنه فرکانسی کمتر از ۱۹ dB- می‌باشد. بهره قدرت یا S_{21} نیز حداکثر دارای مقدار ۱۰/۴ dB بوده و در حدود فرکانس ۱۰ GHz مقداری کمتر از ۱۰ dB دارد که پیش‌بینی می‌شود بادر نظر گرفتن اثر سلفی ناشی از باندینگ پایه ورودی مدار و اثر آن بر خازن‌های پارازیتی ورودی، بهره قدرت در این فرکانس با افزایش مواجه شود.

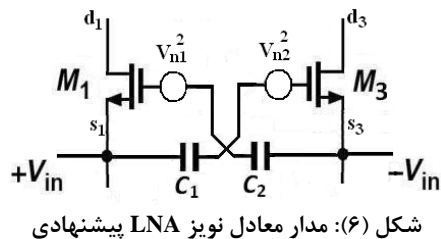


شکل (۹): نتایج شبیه‌سازی پارامترهای S_{12} و S_{21}

در شکل (۱۰)، خطسانی مدار پیشنهادی با نمایش IIP_3 بررسی شده است. تقاطع هارمونیک‌های اول و سوم کمتر از ۱۰ dBm- و در ۶/۷ dBm- رخ داده که با توجه به استفاده از سلف فعال و اثرات غیرخطی عناصر فعال، قابل پیش‌بینی بوده و می‌توان در طرح بعدی از روش‌های خطی‌سازی برای بهبود آن بهره برد.

$$NF_{tot} = 1 + \frac{\gamma}{2g_{m1}} + \frac{g_{m2}R_S\gamma}{(2g_{m1})^2R_D} + \frac{g_{m2}R_S\gamma}{(2g_{m1}R_D)^2} + \frac{4R_S}{R_F} + \gamma \quad (10)$$

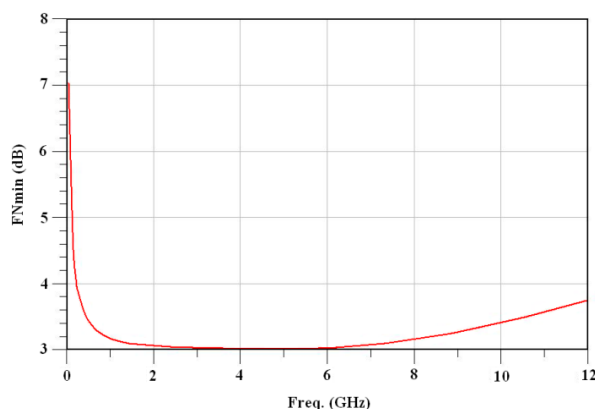
همچنین برای استخراج مدل نویز بستر، باید با توجه به هندسه پیچیده چاه‌ها، کنتاکت‌ها، مناطق نفوذ و غیره، مدل استخراج شود. بدیهی است که در این حالت، شبیه‌سازی باید روی مدار معادلی شامل شبکه سه بعدی RC انجام شود [۲۲]. در مدار آنالوگ LNA پیشنهادی با توجه به عدم وجود اجزای دیجیتال و مسئله سوئیچینگ و نیز انگشت شمار بودن المان‌ها، همچنین به علت استفاده از ساختار تفاضلی و یکسان بودن دو سمت مدار، و در حالت مشترک، انتظار می‌رود که نویز بستر حذف گردد. با توجه به شکل (۶)، و فرض منبع ولتاژ نویز در گیت ترانزیستورها، و با در نظر گرفتن اتصال پلاریته مثبت به گیت M_1 و پلاریته منفی آن به سورس M_2 ، موجب شود که اغتشاش مثبت، ولتاژ درین M_1 را کاهش دهد و از سوی دیگر اغتشاش منفی در سورس M_2 سبب کاهش ولتاژ درین آن گردد. از این رو حالت مشترک در درین‌ها مشاهده شده و سبب حذف نویز می‌گردد.



شکل (۶): مدار معادل نویز LNA پیشنهادی

۳- شبیه‌سازی مدار

شبیه‌سازی مدار پیشنهادی در تکنولوژی ۰/۱۸ μm انجام گرفته است. برای نزدیک شدن نتایج حاصل از شبیه‌سازی با مدار عملی، در ورودی و خروجی خازن ناشی از PAD در نظر گرفته شده است. همچنین المان‌های مدار از نوع RF انتخاب شده‌اند. نتایج حاصل از شبیه‌سازی در شکل‌های (۷) تا (۱۰) آمده است. در شکل (۷) نتیجه شبیه‌سازی عددنویز مدار پیشنهادی در محدوده ۳-۷ dB نشان داده شده است. حداقل عددنویز در محدوده فرکانسی ۳/۶-۵/۷ GHz بدست آمده است.



شکل (۷): نتیجه شبیه‌سازی عدد نویز مدار پیشنهادی

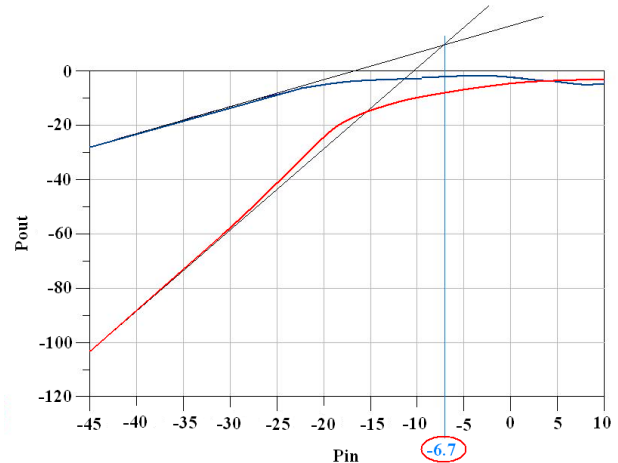
ثبت شده است که با توجه به اثرات غیر خطی سلف‌های فعال بکار رفته در مدار، قابل قبول می‌باشد. برای بهبود شرایط خطسانی مدار می‌توان با استفاده از یک ترانزیستور موازی با ترانزیستور اصلی مدار (مثلا M_1)، جریان ناشی از هارمونیک سوم را حذف نمود و در نتیجه به خطسانی بهتری دست یافت. توان مصرفی کل مدار با توجه به تغذیه 1.87 به میزان 7.38 mW قابل محاسبه می‌باشد که در مدار اصلی یعنی بدون مدار وارونگر، 1.98 mW می‌باشد. جدول ۱ مقایسه کارایی مدار پیشنهادی با کارهای پیشین را نشان می‌دهد. تعداد سلف‌های مدارهای مقایسه شده در ستون سمت راست آمده است.

جدول (۱): مقایسه کارایی مدار پیشنهادی با کارهای پیشین

Ref.	BW (GHz)	NF _{min} (dB)	Gain (dB)	IIP3 (dBm)	P (mW)	N. Ind.
[8]	0.05-10	3	13	-10.4/-5.3	24.2	5
[9]	3.1-10.6	3.4	9.16	1	6.36	5
[11]	3.1-10.6	3.8	12.5	2.5	18	4
[13]	2.4-11.2	3.9	14	-11.5	3.4	5
[14]	3-11	2.7	15	-	8.65	6
[15]	0.8-10.4	3	13.7	10.3-13	7.2	3
[16]	3-11	3.5	14.8	-13	7.8	6
This work	0.05-10	3	10.4	-6.7	7.38	0

مراجع

- [1] Muchandi N., Khanai R., "Cognitive Radio Spectrum Sensing: A Survey", International Conference on Electrical, Electronics, and Optimization Techniques (ICEEOT), 3233-3237, 2016.
- [2] Akyildiz I.F., Lee W.-Y., Vuran M.C., Mohanty S., "Next generation/dynamic spectrum access/cognitive radio wireless networks: a survey", Comput. Netw., 2127-2159, 2006.
- [3] Bräysy T., Couturier S., Smit N., Nir V. Le, "Network management issues in military cognitive radio networks", IEEE Journal Of Solid- State Circuits, 2017.
- [4] Mazloun J., "A Low-power Wideband Receiver Front-end Employing Active and Passive N-path Filters", Adv. Defence Sci. & Technol., 02, 11-18 2019.
- [5] Razavi B., "Cognitive Radio Design Challenges and Techniques", IEEE Journal Of Solid- State Circuits, vol. 45, no. 8, pp. 1542- 1553, 2010.
- [6] Eslahi H., Jalali A., Nateghi S., Mazloun J., "A reconfigurable LNA with single switched input matching network for S-band (WiMAX/WLAN) applications", Microelectronics Journal, 46(10), 956-962, 2015.
- [7] Chirala M.K., Huynh C., Nguyen C., Guan X., "Design of an ultra-small distributed low-noise-amplifier for ultra-wideband applications", IEEE Int. Symp. Antennas Propag. (APSURSI), 3361-3364, 2011.
- [8] Shamsadini S., Hojat Kashani F., Bathaei N., "A linear 0.18 um CMOS Distributed Low Noise Amplifier from 3.1 to 10.6 GHz with Cascode Cells", AIP Conference Proceedings 1341, 161, 2011.
- [9] Tey Y. Y., Ramiah H., Mohd Noh N., Jagadheswaran U.R., "A 50 MHz ~ 10 GHz, 3.3 dB NF, +6 dBm IIP3 resistive feedback common source amplifier for cognitive radio application", Microelectronics Journal, 89-94, 2017.
- [10] Tey Y. Y., Ramiah H., Mohd. Noh N., "A High Gain and Low Noise Common Source Amplifier for Cognitive



شکل (۱۰): نتیجه شبیه‌سازی IIP_3 مدار پیشنهادی

۴- نتیجه گیری

در این مقاله یک تقویت کننده کم نویز کم مصرف فرابهن باند با بهره گیری از اتصال ضربدری دو سلف فعال و فیدبک خود بایاس که کاملاً سازگار با سیستم رادیوشناختی است، ارائه شد. در این LNA به دلیل استفاده از تکنیک‌های سلف فعال، اتصال ضربدری خازنی و همچنین خود بایاس بودن ترانزیستورهای مدار و عدم نیاز به مدار بایاس اضافی، شاهد افزایش پهنای باند فرکانسی، افزایش هدایت انتقالی، کاهش توان مصرفی و کاهش سطح تراشه مدار نسبت به سایر مدارهای پهن باند با سلف مارپیچی هستیم که این موضوع در جدول مقایسه کارایی این مدار با کارهای پیشین آمده است (جدول ۱). طراحی این LNA با استفاده از تکنولوژی $0.18 \mu m$ CMOS انجام شده است. نتایج شبیه سازی ارائه شده در بخش ۳، شرایط قابل قبول این تقویت کننده کم نویز کم مصرف را برای بکارگیری در سیستم رادیوشناختی نشان می دهد. مطابق شکل (۷)، حداقل عدد نویز (NF) مدار پیشنهادی دارای مقدار ۳ dB بوده که به سبب استفاده از تکنیک اتصال ضربدری و افزایش هدایت انتقالی ترانزیستورهای اصلی و نیز حذف نویز بستر در ساختار تفاضلی، می‌باشد. بالا بودن عدد نویز در فرکانس‌های پایین (حداکثر ۷ dB)، عمدتاً ناشی از فلیکر نویز است و با بزرگ نمودن ابعاد ترانزیستورهای قابل کاهش است. ولی به لحاظ مصالحه بین پارامترهای مدار، امکان بزرگ تر نمودن اندازه ترانزیستورها با محدودیت روبرو می‌باشد. مطابق شکل (۸)، سرتاسر باند فرکانسی گسترده این مدار، دارای تطبیق ورودی بوده و پارامتر S_{11} این مدار همواره کمتر از -10 dB می‌باشد. همچنین تطبیق خروجی (S_{22}) در شرایط قابل قبولی می‌باشد. در شکل (۹)، پارامتر انعکاس ورودی در خروجی (S_{12}) در کل گستره باند فرکانسی رادیو شناختی عددی بهتر از -19 dB است. بهره قدرت (S_{21}) نیز با توجه به گستردگی پهنای باند رادیو شناختی دارای حداکثر مقدار 10.4 dB می‌باشد که حداکثر بهره ولتاژ 19 dB را نشان می‌دهد، مطابق شکل (۱۰)، IIP_3 مدار -6.7 dBm

- Radio Application", IEEE International RF and Microwave Conference (RFM 2015), 14 - 16, 2015.
- [11] Goodarzi Dehrizi H., Haddadnia J., "A great Ultra Wideband (3.1-10.6-GHz) LNA in 0.18- μm (CMOS) for UWB Pulse-Radio Systems Applications", 9th International Multi-Conference on Systems, Signals and Devices, 2012.
- [12] Su Z., Feng Q., "Design of a 3.1-10.6 GHz CMOS UWB LNA with a New Structure", Cross Strait Quad-Regional Radio Science and Wireless Technology Conference, 2016.
- [13] Yousef K., Jia H., Pokharel R., Allam A., Ragab M., Kanaya H., "A 0.18 μm CMOS Current Reuse Ultra Wideband Low Noise Amplifier (UWB-LNA) with Minimized Group Delay Variations", 44th European Microwave Conference, Rome, Italy, pp. 1392-1395, 2014.
- [۱۴] فراهانی س., گنج دانش ی., فولادیان م., "تقویت کننده کم نویز پهن-بند در باند فرکانسی ۳-۵ گیگاهرتز با استفاده از روش های گین پوست و مصرف دوباره جریان در تکنولوژی ۱۸۰nm", دومین کنفرانس ملی توسعه علوم مهندسی، ایران، ۱۳۹۴.
- [15] LeeJ.-Y., Park H.-K., ChangH.-J., YunT.-Y., "3.4-mW Common-Gate and Current-Reused UWB LNA", IEEE, Si RF, 2012.
- [16] LeeJ.-Y., ParkH.-K., ChangH.-J., YunT.-Y., "Low-power UWB LNA with common-gate and current-reuse techniques", IET Microw. Antennas Propag., Vol. 6, Iss. 7, pp. 793 – 799, 2012.
- [17] Ragheb A. N., Fahmy G. A., Ashour I., Ammar A., "A 3.1-10.6 GHz Low Power High Gain UWB LNA Using Current Reuse Technique", 4th International Conference on Intelligent and Advanced Systems (ICIAS2012), 2012.
- [18] Jafarnejad R., Jannesari A., Sobhi J., "A linear Ultra Wide Band Low Noise Amplifier using Predistortion Technique", International Journal of Electronics and Communications (AEU), 2017.
- [19] Hsu M.-T., Hsieh Y.-C., Ou A.-C., "Design of Low power UWB CMOS LNA using RC Feedback and Body-bias Technology", IEEE, 2013.
- [20] Khavari A. F., Mafinezhad Kh. , Maymandi Nejad M., "A Broadband Low Power CMOS LNA for 3.1-10.6 GHz UWB Receivers", Journal of Iranian Association of Electrical and Electronics Engineers, vol. 14, 2017.
- [۲۱] مسکراف م. ح., گلکانی ع., "خطی سازی تقویت کننده کم نویز کسکود با پیاده سازی روش برهم نهی اجزا", مجله مهندسی برق و الکترونیک ایران، سال دهم، شماره ۴، ۸۷-۷۹، ایران، ۱۳۹۸.
- [22] Verghese N., Chu W.-K., McCanny J., "Substrate Noise Coupling in Mixed-Signal ASICs", pp. 47-63, Springer, 2004.