

# تحلیل، طراحی و پیاده سازی یک مبدل جدید DC-DC بسیار افزاینده با شبکه فعال سلف تزویج شده برای یک سیستم انرژی پایدار

فاطمه پرین<sup>۱</sup>    ابراهیم فرشیدی<sup>۲</sup>    رضوان فانی<sup>۳</sup>

۱- دانشجوی دکتری- دانشکده مهندسی- گروه برق- دانشگاه شهید چمران اهواز- اهواز- ایران

[fatemehparin@yahoo.com](mailto:fatemehparin@yahoo.com)

۲- استاد- دانشکده مهندسی- گروه برق- دانشگاه شهید چمران اهواز- اهواز- ایران

[farshidi@scu.ac.ir](mailto:farshidi@scu.ac.ir)

۳- استادیار- دانشکده مهندسی- گروه برق- دانشگاه صنعتی شهدای هویزه- اهواز- ایران

[r.fani@scu.ac.ir](mailto:r.fani@scu.ac.ir)

**چکیده:** در این مقاله یک مبدل DC-DC با ساختار سلف سوئیچ شده شبه فعال برای سیستم‌های انرژی تجدیدپذیر ارائه شده است. در ساختار معرفی شده روش سلف سوئیچ شده با سلف تزویج شده ادغام شده است. مبدل پیشنهادی از چهار خازن، چهار دیود، دو کلید فعال و دو سلف تزویج شده که از شبکه سلف سوئیچ شده مشتق شده‌اند و می‌توانند در یک هسته مغناطیسی ادغام شوند، تشکیل شده است. سمت اولیه سلف‌های تزویج شده به صورت موازی/سری به وسیله منبع ورودی انرژی در آن‌ها ذخیره/تخلیه می‌شود. دو مجموعه دیود-خازن علاوه بر افزایش نسبت تبدیل ولتاژ، جهش ولتاژ ناشی از سلف نشستی را کاهش می‌دهد، در نتیجه تنش ولتاژ روی کلیدهای قدرت محدود می‌شود. بنابراین می‌توان از دو کلید با مقاومت هدایت کم، برای کاهش تلفات هدایتی، استفاده کرد، در نتیجه بازده افزایش می‌یابد. همچنین دو دیود به دلیل خاموش شدن به صورت طبیعی مشکل بازبایی معکوس را ندارند، مشکل بازبایی معکوس دیود خروجی نیز توسط سلف نشستی کاهش می‌یابد. اصول عملیاتی و تجزیه و تحلیل حالت پایدار در جزئیات مورد بحث قرار گرفته‌اند. سپس، عملکرد مبدل پیشنهادی با مبدل‌های موجود مقایسه می‌شود. در نهایت، یک نمونه اولیه آزمایشگاهی ایجاد شد و نتایج تجربی برای تأیید صحت عملکرد آن ارائه شده است.

**واژه‌های کلیدی:** مبدل DC-DC بسیار افزایش د، بهره ولتاژ بسیار بالا، استرس ولتاژ پایین، سلف سوئیچ شده، سلف تزویج شده

نوع مقاله: پژوهشی

DOI: 10.52547/jiaeee.21.1.85

تاریخ ارسال مقاله: ۱۴۰۱/۱۰/۱۸

تاریخ پذیرش مشروط مقاله: ۱۴۰۲/۱/۱۹

تاریخ پذیرش مقاله: ۱۴۰۲/۳/۲۹

نام نویسنده‌ی مسئول: دکتر ابراهیم فرشیدی

نشانی نویسنده‌ی مسئول: ایران - اهواز - بلوار گلستان - دانشگاه شهید چمران اهواز - دانشکده‌ی مهندسی - گروه برق

## ۱- مقدمه

به دلیل نگرانی های زیست محیطی و تنوع انرژی، منابع انرژی پایدار به طور گسترده استفاده می شود. اما ولتاژ خروجی منابع انرژی پایدار مانند انرژی خورشیدی، سلول های پیل سوختی و توربین های بادی کوچک کم هستند. بنابراین مبدل های ولتاژ بالا نقش اساسی در برآورده کردن الزامات کاربردهای عملی دارند [۱-۴].

در مبدل های ایزوله، با استفاده از نسبت دور ترانسفورماتور می توان به افزایش ولتاژ بالا دست یافت، اما نسبت دور بالاتر باعث افزایش وزن و اندازه می شود. همچنین تنش ولتاژ دیود خروجی بسیار بیش تر از ولتاژ خروجی است که بازده مدار را در کاربردهایی با ولتاژ خروجی بالا محدود می کند. از طرفی در این مبدل ها تنش ولتاژ کلیدها به دلیل نشی سلف ها زیاد است، زیرا با خاموش شدن کلید مبدل باعث پرش دو برابری ولتاژ کلید و کاهش راندمان می شود. به منظور کاهش هزینه های سیستم و افزایش کارایی، استفاده از مبدل های DC به DC غیر ایزوله راه حل مناسبی است. در کاربردهایی که نیازی به جداسازی الکتریکی بین ورودی و خروجی مبدل نیست، از مبدل های غیر ایزوله استفاده می شود. از نظر تئوری، یک مبدل بوست معمولی می تواند کاندید ترجیحی باشد. بهره ولتاژ مبدل بوست معمولی به دلیل اجزای پارازیتی محدود است. در این مبدل ها برای افزایش ولتاژ نیاز به ضریب وظیفه نزدیک به واحد است که سبب افزایش تلفات می شود. هم چنین ضریب وظیفه بالا روی راندمان، بازایی معکوس دیود، تنش ولتاژ کلید و تداخل الکترومغناطیسی تاثیر می گذارد [۵-۷].

تحقیقات زیادی در زمینه مبدل های DC-DC با ولتاژ بالا انجام شده است و ساختارهای مختلفی بر اساس مبدل های تقویت کننده پیشنهاد شده است. برخی از محبوب ترین روش های مورد استفاده برای تامین بهره ولتاژ بالا، عبارتند از: سلف سوئیچ شده، خازن سوئیچ شده، سلف های تزویج شده، لیفت ولتاژ یا افزایش ولتاژ، کسکید و ترکیب آنها. در مبدل های دی سی دی سی کسکید که در آن خروجی مبدل قبل ورودی مبدل مرحله ی بعد می شود، بهره ولتاژ مبدل حاصل ضرب دو مبدل هست. در این نوع مبدل ها کاستی هایی وجود دارد، مانند سیستم کنترل پیچیده، اجزاء متعدد و تنش های ولتاژ بالا روی مبدل مرحله ی بعدی [۸-۹].

در مبدل های دی سی دی سی بر پایه روش خازن سوئیچ شده، جهت دستیابی به بهره ولتاژ بالا، ترکیبی از چندین واحد خازن سوئیچ شده مورد نیاز است و تنش ولتاژ روی هر سلول کاهش می یابد. اما تنها یک ضریب انتگرالی از بهره ولتاژ قابل دستیابی هست. علاوه بر این، از آنجایی که خازن ها در حالت کلیدزنی کار می کنند، یک جهش جریان بزرگ وجود خواهد. بنابراین معمولاً برای کاربردهای توان پایین استفاده می شود [۱۰-۱۱].

یک سلف سوئیچ شده فعال (ASL) یک ساختار ساده جذاب است، که برای دستیابی به بهره ولتاژ بالا استفاده می شود [۱۲]. با

استفاده از سلف سوئیچ شده هیبریدی می توان به بهره ولتاژ بالا دست یافت، اما سلف ها و دیودهای اضافی مورد نیاز هست [۱۳]. با استفاده از روش لیفت ولتاژ بهره ولتاژ بالا به دست می آید، با این حال بهره ولتاژ محدود است [۱۴]. از بین این روش ها، روش سلف تزویج شده به دلیل دو درجه آزادی، نسبت چرخش و چرخه کاری، جهت تنظیم نسبت تبدیل مبدل های ولتاژ بالا، مورد توجه زیادی قرار گرفته است. در این روش، سلف مبدل بوست معمولی برای افزایش بهره ولتاژ، تزویج می شود. معمولاً این روش به تنهایی مورد استفاده قرار نمی گیرد، زیرا نسبت چرخش زیاد مورد نیاز، برای دستیابی به نسبت تبدیل بالا، منجر به اندازه هسته بزرگ و راندمان پایین می شود. همچنین سلف نشی بهره ولتاژ را کاهش می دهد و تلفات هدایت به دلیل کاهش چرخه کاری موثر، افزایش می یابد [۱۵]. در [۱۶] روش های سلف تزویج شده و خازن سوئیچ شده برای دستیابی به بهره ولتاژ بالا استفاده شد، اما شکل ساختاری بسیار پیچیده بود. در [۱۷] سلف تزویج شده در یک مبدل Z استفاده شده است تا نسبت تبدیل بالاتری را ارائه دهد. این مبدل از معایب زیر رنج می برد: بازده پایین، حجم زیاد مدار و تنش ولتاژ بالای دیودها.

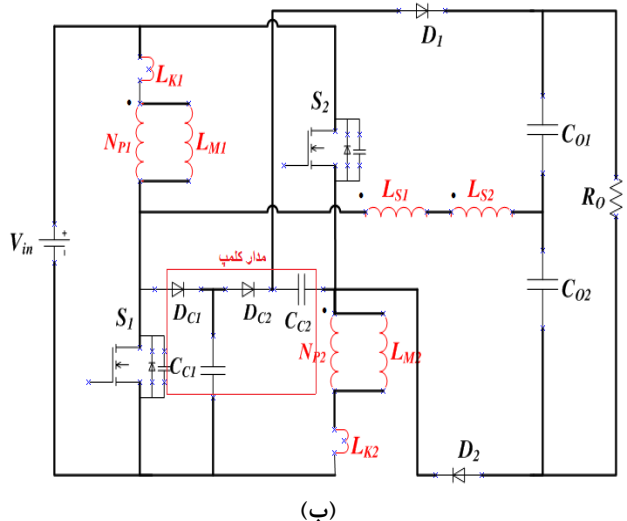
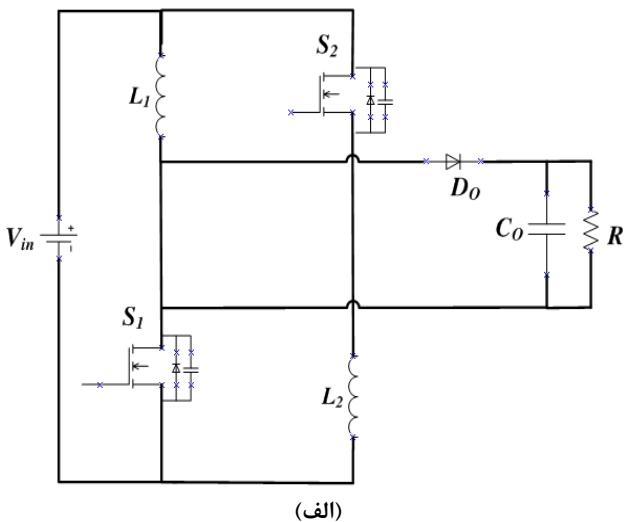
در [۱۸] سه مبدل برای دستیابی به بهره ولتاژ بالا پیشنهاد شده است. که دو سلف به ترتیب زمانی که کلیدها روشن و خاموش هستند، به صورت موازی انرژی در آن ها ذخیره و به صورت سری تخلیه می شود. این مبدل ها برای کاربردهای ولتاژ بسیار بالا به اندازه کافی مناسب نیستند. در صورت نیاز به افزایش بهره ولتاژ، با استفاده از اتصال سری مبدل می توان به بهره ولتاژ بالاتری رسید، اما تعداد عناصرها افزایش یافته و بازده و چگالی توان کاهش می یابد. در [۱۹] سلف سوئیچ شده شبه فعال با سلف تزویج شده معرفی شده است. این مبدل بهره ولتاژ بالا و تنش ولتاژ پایین روی کلیدها همراه با هسته کوچک سلف تزویج شده ارائه می دهد. بهره ولتاژ این مبدل را می توان به وسیله افزایش نسبت دور سلف تزویج شده افزایش داد. برای کاهش جهش ولتاژ روی کلیدهای قدرت و افزایش بهره ولتاژ از دو دیود و دو خازن در مدار این مبدل استفاده شده است. در [۲۰] مدل دیگری از سلف سوئیچ شده با سلف تزویج شده معرفی شده است که نسبت به [۱۹] دو دیود بیش تر و دو خازن کم تر را داراست. در این طرح تنش ولتاژ روی کلیدهای قدرت بیش تر است، در حالی که بهره ولتاژ یکسانی ارائه می دهد. در [۲۱] نیز از سلف سوئیچ شده با سلف تزویج شده معرفی شده است. در این مدار نسبت به مدار ارائه شده در [۱۹] با حفظ سایر ویژگی ها یک دیود و خازن کم تر استفاده شده است. در [۲۲] یک مبدل ولتاژ بالا با استفاده از چندین سلف و کلید پیشنهاد شده است. در حالی که بهره ولتاژ بالایی به دست می آید، اما تعداد زیاد سلف سوئیچ شده راه حل مناسبی نیست. علاوه بر این، برای انتقال انرژی از طریق سلف به بار تعداد زیادی عناصرهای نیمه هادی نیاز هست. در نتیجه اندازه و هزینه افزایش می یابد و بازده کاهش پیدا می کند.

الف- عناصر مدار ایده آل هستند. مقاومت خازن‌ها، کلیدها و سلف‌های تزویج شده نادیده گرفته می‌شود.

ب- خازن‌های  $C_{O1}$ ,  $C_{O2}$ ,  $C_{C1}$  و  $C_{C2}$  به اندازه کافی بزرگ هستند. به طوری که ولتاژ آنها در یک دوره کلیدزنی ثابت در نظر گرفته می‌شود.

ج-  $K = \frac{L_M}{L_M + L_K}$  که در آن  $K$  ضریب تزویج سلف‌های تزویج شده است،  $L_M$  اندوکتانس مغناطیسی و  $L_K$  اندوکتانس نشتی سلف‌های تزویج شده است.

مبدل پیشنهادی در یک دوره کلید زنی دارای ۵ وضعیت عملکردی است. شکل ۲ شکل موج‌های کلیدی مبدل پیشنهادی برای یک دوره کلید زنی را نشان می‌دهد.



شکل (۱): مدار معادل الف) مبدل پایه ارائه شده در [۱۸] ب) مبدل پیشنهادی

## ۲-۱- وضعیت‌های عملکردی مبدل پیشنهادی

وضعیت اول  $(t_0 - t_1)$ : در این وضعیت کلیدهای  $S_1$  و  $S_2$  روشن‌اند. در طول این مدت دیودهای  $D_1$ ,  $D_{C1}$  و  $D_{C2}$  خاموش و  $D_2$  روشن است.

در این مقاله یک مبدل دی سی به دی سی ولتاژ بالا با ساختار سلف سوییچ شده شبه فعال ارائه شده است. در ساختار معرفی شده روش سلف سوییچ شده با سلف تزویج شده ادغام شده است. در این مبدل دو درجه آزادی، نسبت دور و چرخه کاری برای افزایش بهره ولتاژ مبدل معرفی شده وجود دارد. برای حل جهش ولتاژ ناشی از سلف تزویج شده روی کلیدهای قدرت از مدار کلمپ استفاده شده است. مدار کلمپ شامل دو دیود و دو خازن است و به گونه ای طراحی شده- اند که علاوه بر حل جهش ولتاژ روی کلیدها، باعث افزایش بهره ولتاژ نیز می‌شود. یکی از مشکلات مدارهای ولتاژ خروجی بالا نیاز به خازن ولتاژ بالا در خروجی است. در مدار پیشنهادی، ولتاژ خروجی در دو خازن سری ذخیره می‌شود، بنابراین نیاز به استفاده از خازن ولتاژ بسیار بالا در خروجی برطرف می‌شود. مزایای اصلی مدار پیشنهادی به شرح زیر است: بهره تبدیل ولتاژ بالا، تنش ولتاژ پایین دیودها و کلیدها، حجم کم، افت رسانایی کم روی کلیدها و کاهش مشکل بازیابی معکوس دیودها.

## ۲- مبدل پیشنهادی

الگوریتم مبدل پیشنهادی، ترکیب روش‌های سلف سوییچ شده با سلف تزویج شده همراه با مدار کلمپ است. همان‌طور که گفته شد در این ساختار دو درجه آزادی، نسبت دور سلف تزویج و چرخه کاری، برای افزایش بهره ولتاژ، ساختار معرفی شده، وجود دارد. هم‌چنین مدار کلمپ که شامل دو مجموعه دیود-خازن است، علاوه بر افزایش بهره ولتاژ، جهش ولتاژ ناشی از سلف تزویج را، که باعث تنش ولتاژ روی کلیدهای قدرت می‌شود، کاهش می‌دهد. مبدل پیشنهادی شامل دو کلید قدرت  $S_1$ ,  $S_2$ ، ۴ خازن  $C_{O1}$ ,  $C_{O2}$ ,  $C_{C1}$ ,  $C_{C2}$  و ۴ دیود  $D_1$ ,  $D_2$ ,  $D_{C1}$ ,  $D_{C2}$  است. که ۲ خازن  $C_{C1}$  و  $C_{C2}$  و ۲ دیود  $D_{C1}$  و  $D_{C2}$  آن تشکیل مدار کلمپ می‌دهند. سمت اولیه سلف‌های تزویج شده در طول چرخه ذخیره و تخلیه انرژی، به ترتیب به صورت موازی و سری به هم متصل می‌شوند. دو سلف تزویج شده هر یک با اندوکتانس مغناطیسی  $L_{M1}$ ,  $L_{M2}$ ، اندوکتانس نشتی  $L_{K1}$ ,  $L_{K2}$  و سمت ثانویه آن با  $L_{S1}$ ,  $L_{S2}$  نامگذاری شده است مدل شده است. دو سلف تزویج شده عملکرد یکسانی دارند بنابراین می‌توان، دو سلف تزویج شده را در یک هسته ادغام کرد. مدار معادل مبدل پیشنهادی در شکل ۱ نشان داده شده است. شکل ۱-الف مبدل پایه ارائه شده در مرجع [۱۸] و شکل ۱-ب مدار معادل مبدل پیشنهادی است. همان‌طور که مشاهده می‌کنید طریقه جایگذاری سلف تزویج با سلف سوییچ شده و مدار کلمپ، در ساختار پیشنهادی، مشخص شده است. که باعث افزایش بهره و بهبود عملکرد مبدل پیشنهادی شده است. در ادامه عملکرد مبدل پیشنهادی با جزئیات شرح داده شده است.

برای توصیف عملکرد حالت پایدار مبدل پیشنهادی، مفروضات زیر در نظر گرفته شده است:

سلف مغناطیسی، در خازن خروجی  $C_{O2}$  آزاد می شود. این وضعیت زمانی که دو کلید  $S_1$  و  $S_2$  روشن می شود پایان می یابد.

$$V_{LM1}^V = \frac{(2KN + 1)V_{in} + 2V_{Cc2} - V_o}{2N} \quad (9)$$

$$V_{LK1}^V = \frac{(2KN + 1 - N)V_{in} - (N + 2)V_{Cc2} + V_o}{2N} \quad (10)$$

با استفاده از قانون تعادل ولت - ثانیه برای سلف مغناطیسی و سلف نشتی [۱۹] داریم:

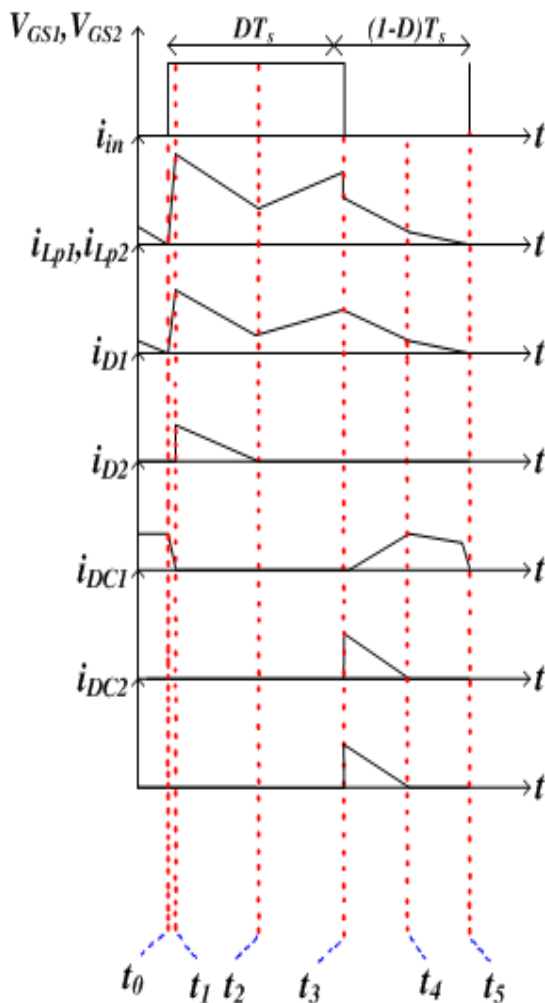
$$\int_{t_2}^{t_3} V_{LK1}^{III} + \int_{t_3}^{t_4} V_{LK1}^{IV} + \int_{t_4}^{t_5} V_{LK1}^V + \int_{t_5}^{t_6} V_{LK1}^{VI} = 0 \quad (11)$$

$$\int_{t_2}^{t_3} V_{LM1}^{III} + \int_{t_3}^{t_4} V_{LM1}^{IV} + \int_{t_4}^{t_5} V_{LM1}^V + \int_{t_5}^{t_6} V_{LM1}^{VI} = 0 \quad (12)$$

به کمک روابط (۱۲-۱)، ولتاژ خازن کلمپ  $V_{Cc2}$  و بهره ولتاژ مطابق رابطه زیر به دست می آیند:

$$V_{Cc2} = \frac{(1 - D)V_o - (1 + 2KN - D)V_o}{2(1 - D)} \quad (13)$$

$$\frac{V_o}{V_{in}} = \frac{3 + 2KN + D}{1 - D} \quad (14)$$



شکل (۲): شکل موج های کلیدی مبدل پیشنهادی

مسیر جریان در شکل ۳-الف نشان داده شده است. جریان های طرف اولیه  $i_{LK1}$  و  $i_{LK2}$  به صورت خطی افزایش می یابد. انرژی در سلف های مغناطیسی  $L_{M1}$  و  $L_{M2}$  از طریق ورودی ذخیره می گردد. خازن پارازیتی  $S_1$  و  $S_2$  تخلیه می شوند و ولتاژ درین-سورس  $S_1$  و  $S_2$  به صفر کاهش می یابد. طرف اولیه و ثانویه سلف تزویج همراه با ورودی، انرژی را در خازن خروجی  $C_{O1}$  ذخیره می کنند و انرژی را برای بار رسد و قطبیت سیم پیچ ها تغییر می کند. بنابراین در پایان این وضعیت دیود  $D_2$  تحت جریان صفر خاموش می شود.

وضعیت دوم ( $t_1-t_2$ ): در این وضعیت کلیدهای  $S_1$  و  $S_2$  روشن هستند. دیود  $D_1$  روشن و دیودهای  $D_2$ ،  $D_{C1}$  و  $D_{C2}$  خاموش اند. مسیر جریان در شکل ۳-ب نشان داده شده است. انرژی از طریق ورودی در سلف های مغناطیسی  $L_{M1}$  و  $L_{M2}$  ذخیره می شود. طرف ثانویه سلف تزویج شده و خازن  $C_{C2}$  انرژی را در خازن خروجی  $C_{O1}$  از طریق  $D_1$  ذخیره می کنند. این وضعیت زمانی که جریان سمت ثانویه سیم پیچ به صفر کاهش پیدا می کند در زمان  $t=t_2$  به پایان می رسد.

$$-V_{in} + V_{LK1}^{II} + V_{LM1}^{II} = 0 \quad (1)$$

$$V_{LM1}^{II} = KV_{in} \quad (2)$$

$$V_{LK1}^{II} = (1 - K)V_{in} \quad (3)$$

وضعیت سوم ( $t_2-t_3$ ): در این وضعیت کلیدهای  $S_1$  و  $S_2$  روشن هستند. دیودهای  $D_1$ ،  $D_2$ ،  $D_{C1}$ ،  $D_{C2}$  خاموش اند. مسیر جریان در شکل ۳-ج نشان داده شده است. جریان های طرف اولیه  $i_{LK1}$  و  $i_{LK2}$  به صورت خطی افزایش می یابد. انرژی در سلف های مغناطیسی  $L_{M1}$  و  $L_{M2}$  از طریق ورودی ذخیره می گردد.

$$-V_{in} + V_{LK1}^{III} + V_{LM1}^{III} = 0 \quad (4)$$

$$V_{LM1}^{III} = KV_{in} \quad (5)$$

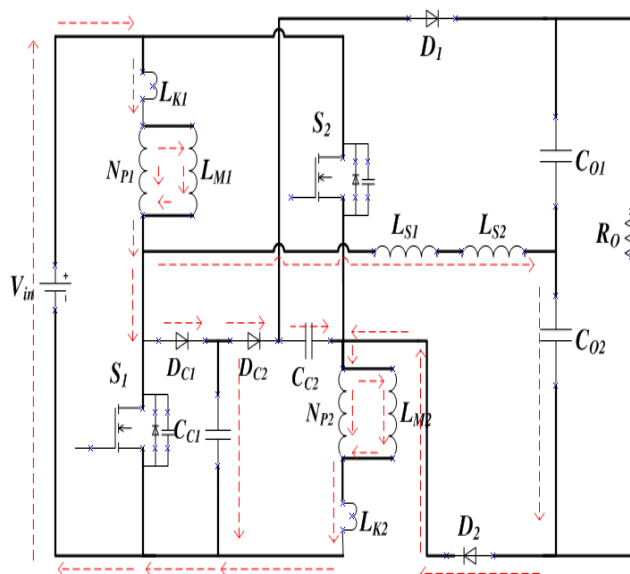
$$V_{LK1}^{III} = (1 - K)V_{in} \quad (6)$$

وضعیت چهارم ( $t_3-t_4$ ): در این وضعیت کلیدهای  $S_1$  و  $S_2$  خاموش اند. دیودهای  $D_2$ ،  $D_{C1}$ ،  $D_{C2}$  روشن و  $D_1$  خاموش است. مسیر جریان در شکل ۳-د نشان داده شده است. انرژی ذخیره شده سلف مغناطیسی شروع به آزاد شدن در خازن خروجی  $C_{O2}$  می کند. این وضعیت زمانی که جریان دیودهای  $D_{C1}$  و  $D_{C2}$  در  $t=t_5$  به صفر می رسد پایان می یابد.

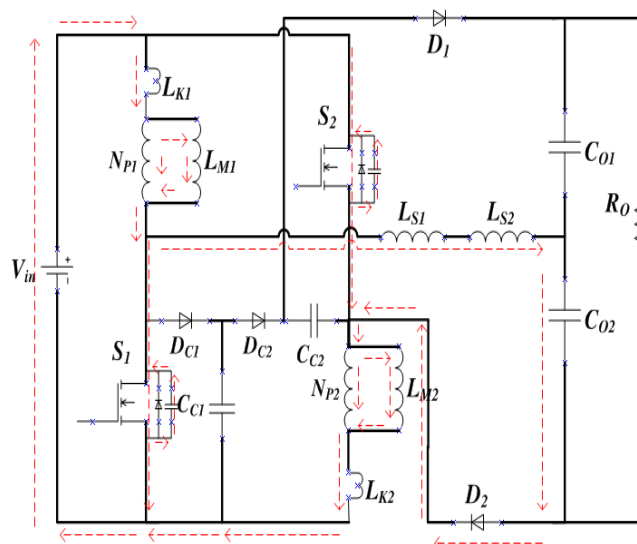
$$V_{LM1}^{IV} = \frac{(2KN + 1)V_{in} + 2V_{Cc2} - V_o}{2N} \quad (7)$$

$$V_{LK1}^{IV} = \frac{(2KN + 1 - N)V_{in} - (N + 2)V_{Cc2} + V_o}{2N} \quad (8)$$

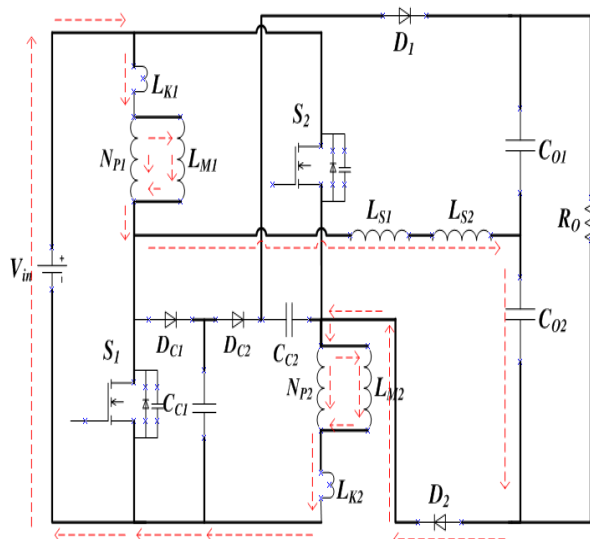
وضعیت پنجم ( $t_4-t_5$ ): در این وضعیت کلیدهای  $S_1$  و  $S_2$  هنوز خاموش اند. دیود  $D_2$  روشن و دیودهای  $D_1$ ،  $D_{C1}$  و  $D_{C2}$  خاموش اند. مسیر جریان در شکل ۳-ذ نشان داده شده است. انرژی باقی مانده در



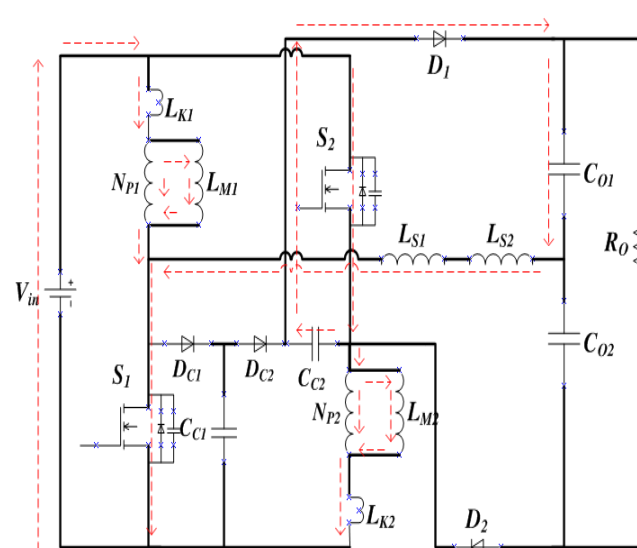
(ا)



(الف)



(ب)

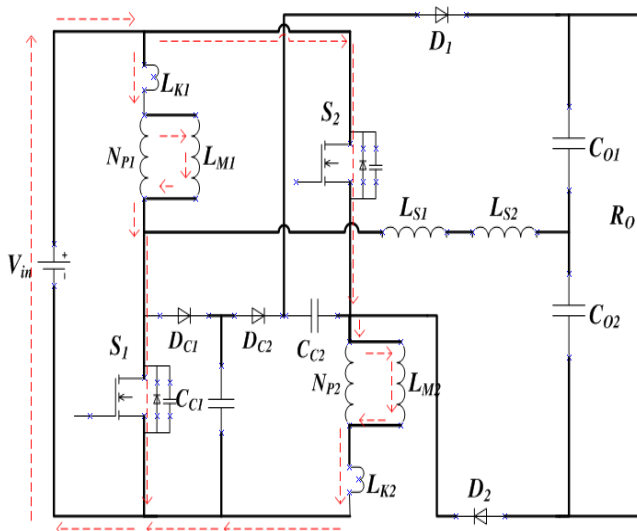


(ج)

شکل (۳): مدار معادل وضعیت‌های عملکردی مبدل پیشنهادی (الف) وضعیت اول (ب) وضعیت دوم (ج) وضعیت سوم (د) وضعیت چهارم (ه) وضعیت پنجم

همان‌طور که مشاهده می‌کنید بهره ولتاژ تحت تاثیر ضریب تزویج و نسبت چرخش است. رابطه بین بهره ولتاژ، ضریب تزویج و نسبت دور، بر حسب چرخه کاری در شکل ۴ نشان داده شده است. که چرخه کاری برای مبدل پیشنهادی به صورت نسبت زمان روشن بودن کلیدهای  $S_1$  و  $S_2$  در یک دوره کلیدزنی است ( $D = \frac{T_{on}}{T_s}$ ). همان‌طور که مشاهده می‌کنید حساسیت بهره ولتاژ به ضریب تزویج بسیار کم است. وقتی که  $K=1$  است، بهره ولتاژ به صورت زیر بیان می‌شود:

$$\frac{V_o}{V_{in}} = \frac{3+2N+D}{1-D} \quad (15)$$



(د)

## ۲-۱-۱- تنش ولتاژ عناصرهای نیمه‌هادی مبدل

### پیشنهادی

$$V_{DS1,2} = \frac{V_o}{(3+2N+D)} \quad (16)$$

$$V_{D1} = V_{D3} = \frac{2+N}{3+2N+D} V_o \quad (17)$$

$$V_{D4} = V_{D5} = \frac{V_o}{(3+2N+D)} \quad (18)$$

## ۲-۱-۲- طراحی سلف

برای آن که مبدل پیشنهادی در حالت جریان پیوسته (CCM) کار کند متوسط جریان سلف مغناطیسی باید از نصف ریپل جریان آن بزرگ‌تر باشد [۱۹]. یعنی:

$$I_{lm} = \frac{I_{in}}{2} > \frac{\Delta I_{lm}}{2} \quad (19)$$

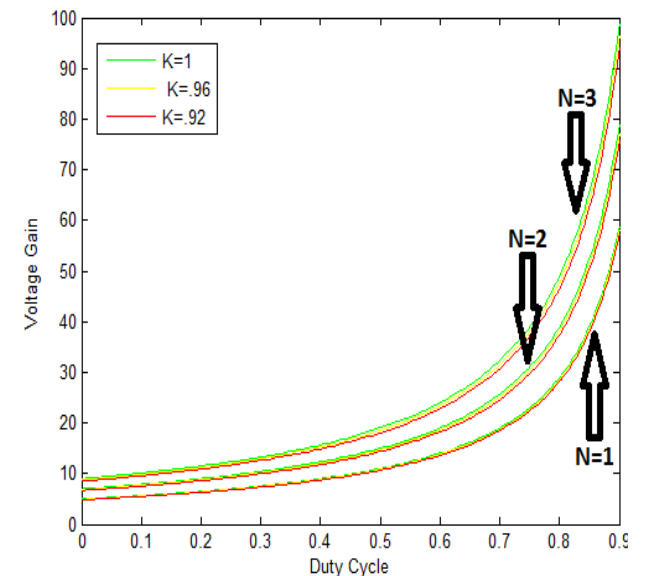
ریپل جریان سلف مغناطیسی را می‌توان با معادله زیر بیان کرد:

$$\Delta I_{lm} = \frac{DV_{in}}{I_{mf}} \quad (20)$$

با استفاده از معادله (۱۵) و (۱۹-۲۰) کمینه مقدار سلف مغناطیسی برای این که مبدل پیشنهادی در حالت جریان پیوسته (CCM) کار کند، طبق معادله ی زیر محاسبه می‌شود:

$$I_m > \frac{D(1-D)^2 R_{L(BCM)}}{(3+2N+D)^2 f} \quad (21)$$

که  $R_{L(BCM)}$  مقاومت بار در شرایط مرزی دو حالت جریان پیوسته (CCM) و حالت جریان گسسته (DCM) است.



شکل (۴): تاثیر ضریب تزویج روی بهره ولتاژ

## ۲-۱-۳- طراحی خازن‌های خروجی و خازن‌های کلمپ

با استفاده از معادله ریپل ولتاژ خازن، یعنی معادله (۲۲) مقادیر خازن‌ها تعیین می‌شود.

$$C \cdot \Delta V_C \geq \Delta Q = I_C \cdot \Delta t \quad (22)$$

با کمک رابطه (۲۲) حداقل مقادیر خازن‌های خروجی مطابق رابطه زیر به دست می‌آیند:

$$C_{o1} \geq \frac{DV_{co1}}{R_L f \Delta V_{co1}} \quad (23)$$

$$C_{o2} \geq \frac{DV_{co2}}{R_L f \Delta V_{co2}} \quad (24)$$

خازن‌های کلمپ، برای حذف جهش ولتاژ روی کلیدها، جلوگیری از نوسان بیش از حد و خاموش شدن طبیعی دیودها طراحی شده‌اند. برای محدود کردن جهش ولتاژ روی کلیدها، دوره نوسان  $C_C$  و  $L_K$  باید بسیار بزرگ‌تر از زمان خاموش شدن کلید باشد. بنابراین، می‌توان حداقل مقدار خازن کلمپ را به صورت زیر محاسبه کرد:

$$C_C \geq \frac{(1-D)^2}{\pi^2 f^2 L_K} \quad (25)$$

## ۳- مقایسه عملکرد مبدل پیشنهادی با سایر مبدل‌ها

مشخصات مبدل پیشنهادی و مبدل‌های ارائه شده در [۱۸-۲۰] در جدول ۱ مقایسه شده‌اند.

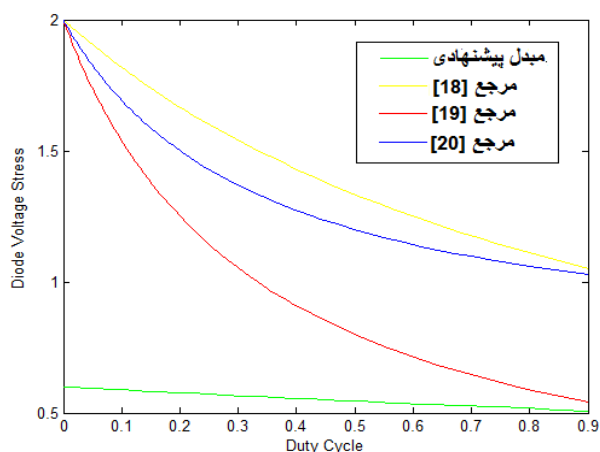
بهره ولتاژ مبدل پیشنهادی بزرگ‌تر از سه مبدل دیگر است و می‌تواند بهره ولتاژ بزرگ‌تری را با چرخه کاری کوچک تر ارائه دهد. مقایسه ای بین بهره ولتاژ مبدل پیشنهادی و مبدل‌های ارائه شده در [۱۸-۲۰] در شکل ۵-الف نشان داده شده است. مشاهده می‌شود که مبدل پیشنهادی بهره ولتاژ بالاتری را در تمام چرخه کاری‌ها در مقایسه با مبدل‌های ارائه شده در [۱۸-۲۰] ارائه می‌دهد.

رابطه بین تنش ولتاژ کلیدهای مبدل پیشنهادی و مبدل‌های ارائه شده در [۱۸-۲۰] در شکل ۵-ب نشان داده شده است. همان‌طور که مشاهده می‌کنید تنش ولتاژ کلیدهای فعال مبدل پیشنهادی کم‌تر است. بنابراین می‌توان از ماسفت‌های با  $R_{DS(on)}$  کم استفاده کرد که برای بهبود کارایی مفید است.

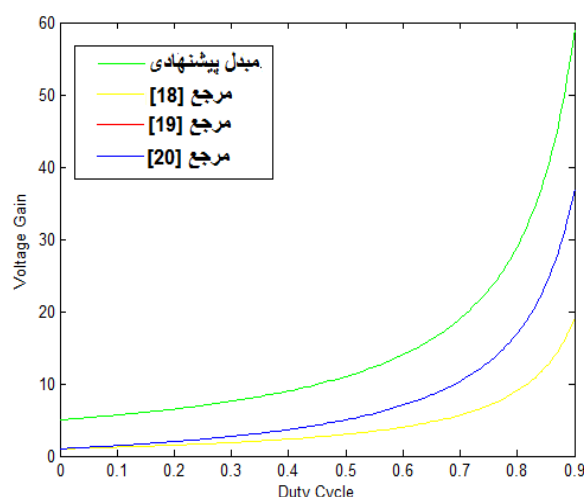
در شکل ۵-ج نیز تنش ولتاژ دیود خروجی مبدل پیشنهادی نسبت به همتایان خود ترسیم شده است که همان‌طور که می‌بینید تنش ولتاژ دیود خروجی مبدل پیشنهادی کم‌تر است.

جدول (۱): مقایسه مشخصات مبدل پیشنهادی با همتایان خود

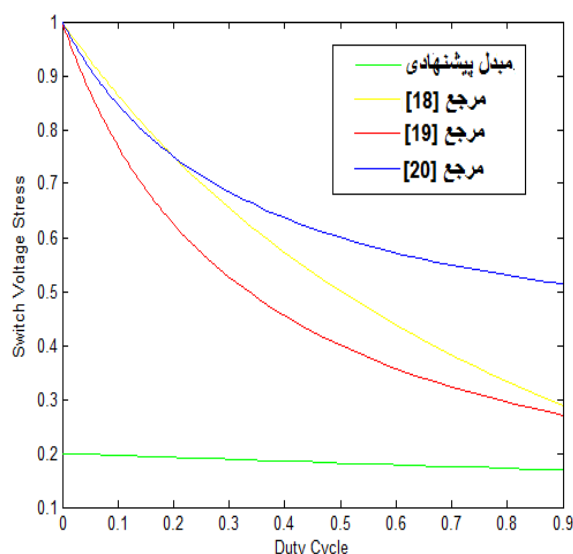
مبدل‌ها	مبدل مرجع [۱۸]	مبدل مرجع [۱۹]	مبدل مرجع [۲۰]	مبدل پیشنهادی
بهره ولتاژ	$\frac{1+D}{1-D}$	$\frac{1+(2N+1)D}{1-D}$	$\frac{1+(2N+1)D}{1-D}$	$\frac{3+2N+D}{1-D}$
تنش ولتاژ کلیدها	$V_{DS1,2} = \frac{(2-D)}{2(1+D)} V_o$	$V_{DS1,2} = \frac{V_o}{(2N+1)D+1}$	$V_{DS1,2} = \frac{(1+ND)V_o}{(2N+1)D+1}$	$V_{DS1,2} = \frac{V_o}{(3+2N+D)}$
تنش ولتاژ دیود خروجی	$\frac{2}{1+D} V_o$	$\frac{2N}{1+(2N+1)D} V_o$	$\frac{2+2ND}{1+(2N+1)D} V_o$	$\frac{2+N}{3+2N+D} V_o$
تعداد کلیدها	2	2	2	2
تعداد دیودها	1	3	6	4
تعداد خازن‌ها	1	3	1	4
تعداد سلف‌ها	1	3	3	3
تعداد هسته سلف‌ها	1	1	1	1



(ج)



(الف)



(ب)

شکل (۵): مقایسه بهره ولتاژ و تنش ولتاژ کلیدها و دیود خروجی بر حسب چرخه کاری (الف) بهره ولتاژ بر حسب چرخه کاری (ب) تنش ولتاژ کلیدها بر حسب چرخه کاری (ج) تنش ولتاژ دیود خروجی بر حسب چرخه کاری

به طور کلی مبدل پیشنهادی از نظر بهره ولتاژ، تنش ولتاژ کلیدها و دیود خروجی، تعداد کلیدها، دیودها، خازن‌ها، سلف‌ها و هسته‌های سلف، با همتایان خود مقایسه می‌شود. این مقایسه بهره ولتاژ بالاتر، تنش ولتاژ کم‌تر کلیدها و دیود خروجی مبدل پیشنهادی را، نسبت به همتایان خود نشان می‌دهد.

#### ۴- نتایج تجربی

به منظور تایید عملکرد مبدل پیشنهادی، یک نمونه اولیه آزمایشگاهی ۱۵۰ وات، پیاده سازی و نتایج تجربی به دست آمده است. مبدل پیشنهادی با مشخصات تعریف شده در جدول ۲، در آزمایشگاه تست



شده است و مدار نمونه اولیه آزمایشگاهی آن، در شکل ۶ نشان داده شده است.



شکل (۶): مدار نمونه اولیه آزمایشگاهی

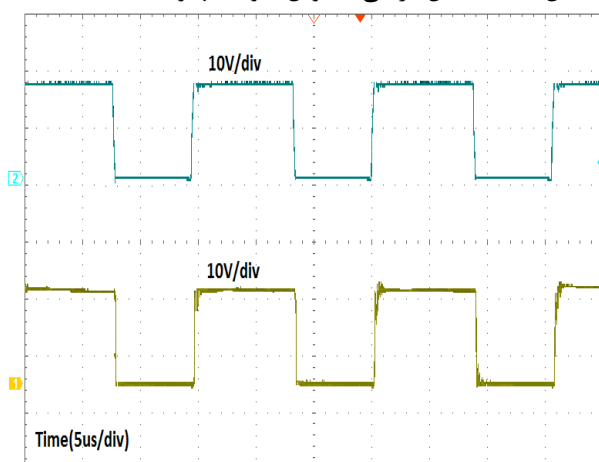
جدول (۲): مشخصات آزمایشگاهی نمونه اولیه مبدل پیشنهادی

پارامتر	مقدار
$V_{in}$ ولتاژ دی سی ورودی	۲۵ ولت
$V_O$ ولتاژ دی سی خروجی	۳۵۰ ولت
$P_o$ توان خروجی	۱۵۰ وات
$f_{s1}, f_{s2}$ فرکانس کلیدزنی	۶۰ کیلو هرتز
$D$ چرخه کاری (ضریب وظیفه)	۰.۶
$S_1, S_2$ ماسفت قدرت	IRFP260N
$C_{O1}, C_{O2}$ خازن خروجی	۴.۷ میکرو فاراد
$C_{C1}, C_{C2}$ خازن کلمپ	۴.۷ میکرو فاراد
$D_{C1}, D_{C2}, D_{1-2}$ دیود	MUR450
سلف تزویج شده $N=N_p/N_s$ $L_{P1}, L_{S1}$ $L_{P2}, L_{S2}$	۱:۱ ۱۵۰ میکرو هنری ۱۵۰ میکرو هنری
گیت درایور	A3120

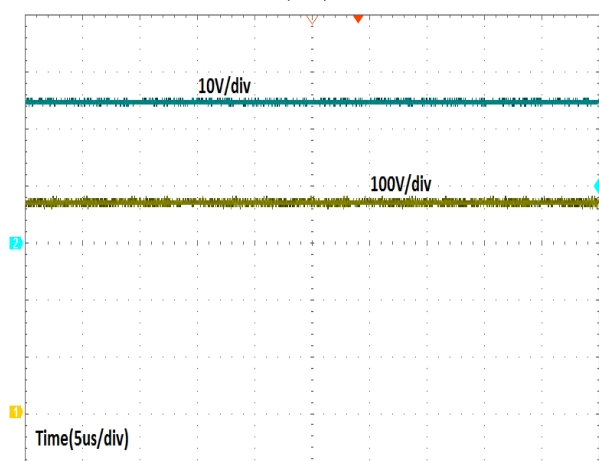
شکل موج اندازه گیری نمونه اولیه آزمایشگاهی، توان خروجی ۱۵۰ وات در شکل ۷ نشان داده شده است. شکل ۷-الف سیگنال های درایو  $V_{GS1}$  و  $V_{GS2}$  را نشان می دهد. شکل موج های ورودی و خروجی  $V_i$  و  $V_O$  در شکل ۷-ب نشان داده شده است. همان طور که می بینید بهره ولتاژ مبدل پیشنهادی ۱۴ است. این بهره ولتاژ، محاسبات تئوری را نیز تایید می کند.

شکل های ۷-پ و ۷-ت به ترتیب ولتاژهای درین سورس و جریان کلیدهای  $S_1$  و  $S_2$  را نشان می دهد. همان طور که می بینید تنش ولتاژ کلیدهای  $S_1$  و  $S_2$  کم تر از ۲. ولتاژ خروجی است. از آنجایی که تنش ولتاژ کلید بسیار کم تر از ولتاژ خروجی است، می توان از ماسفت با مقاومت هدایت کم تر استفاده کرد، در نتیجه بازده افزایش می یابد.

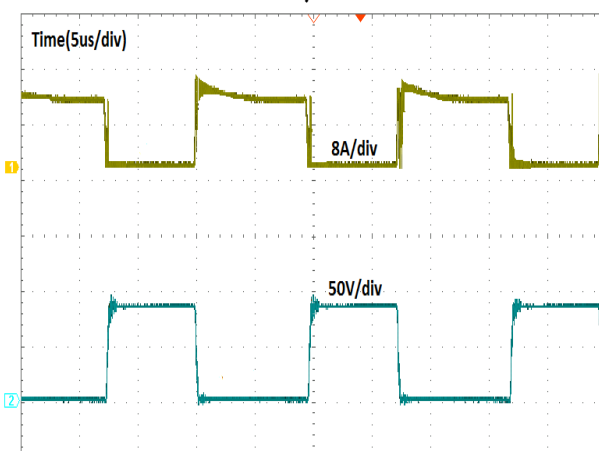
شکل های ۷-ث شکل موج جریان ورودی را نشان می دهد. شکل ۷-ج شکل موج جریان های طرف اولیه سلف تزویج شده را نمایش می دهد. همان طور که مشاهده می شود جریان سلف های تزویج شده پیوسته هستند. شکل های ۷-چ، ۷-ح، ۷-د و ۷-ذ به ترتیب جریان و ولتاژ دیودهای  $D_1, D_2, D_{C1}$  و  $D_{C2}$  را نشان می دهد. ولتاژ دیودها با مقادیر نظری مطابقت دارد و همان طور که از شکل موج جریان دیودها مشخص است، مشکل بازایی معکوس دیودها بهبود یافته است.



(الف)

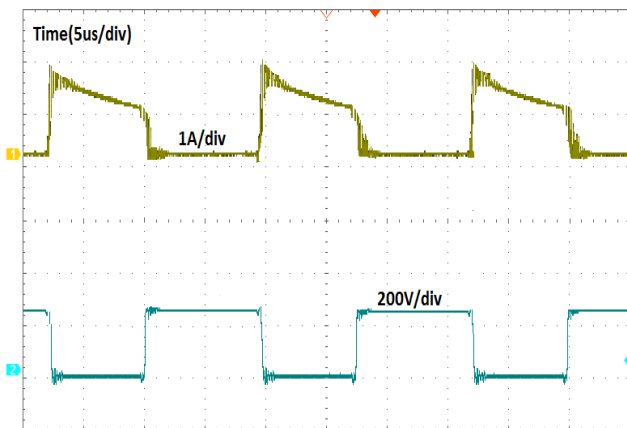


(ب)

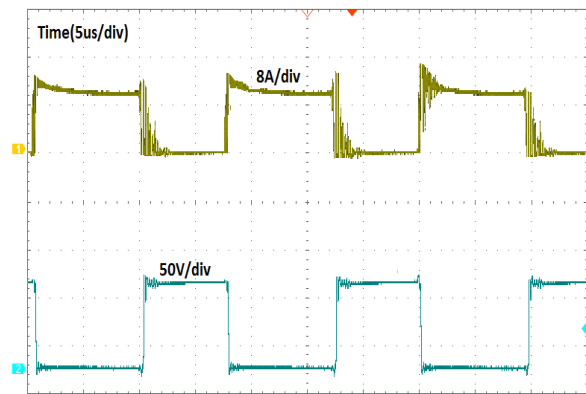


(پ)

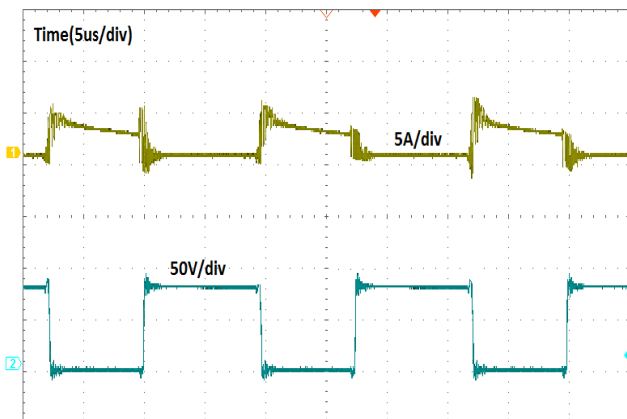




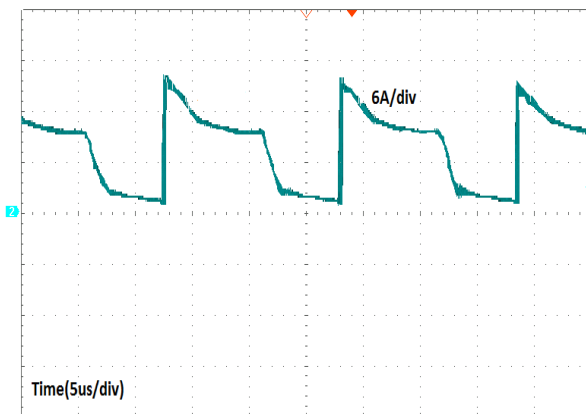
(ج)



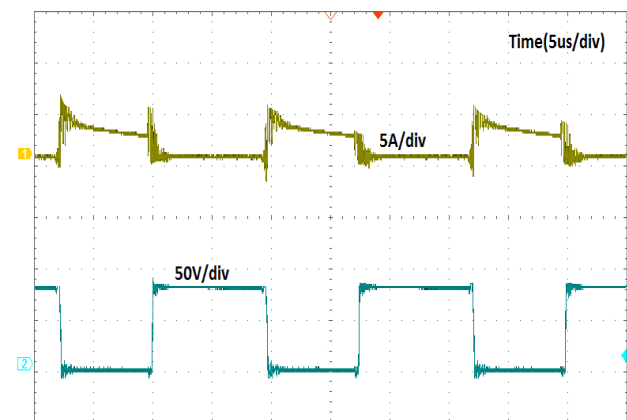
(ت)



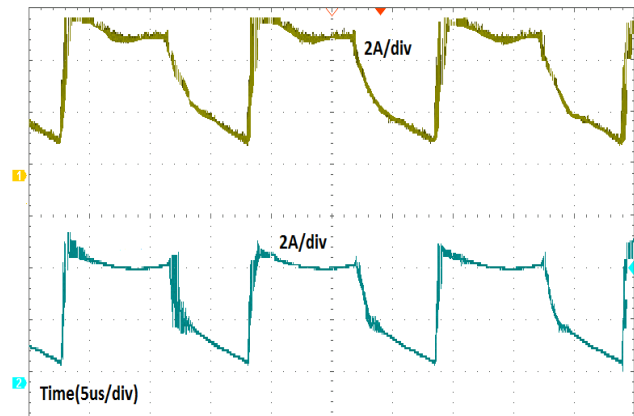
(د)



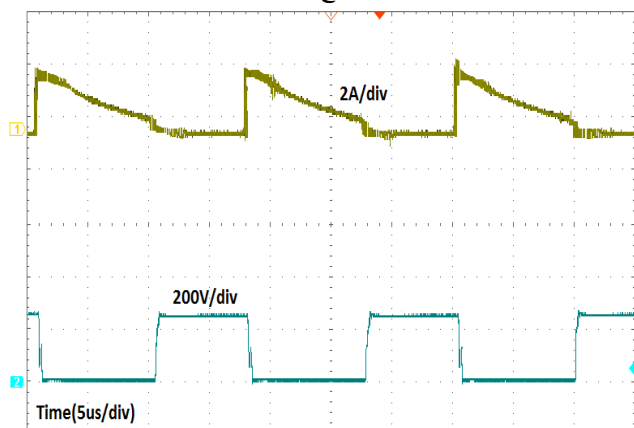
(ث)



(ذ)



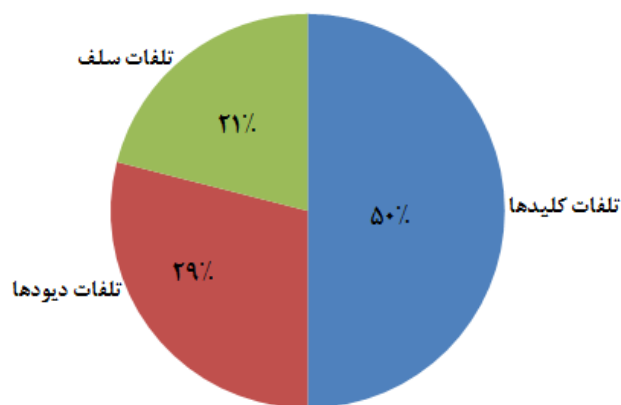
(چ)



(ج)

شکل (۷): نتایج تجربی مبدل پیشنهادی ولتاژ بالا الف) ولتاژ گیت -  
سورس ب) ولتاژ ورودی و خروجی پ) شکل موج ولتاژ و جریان کلید  $S_1$   
ت) شکل موج ولتاژ و جریان کلید  $S_2$  ث) جریان ورودی ج) جریان  
سمت اولیه سلف تزویج شده چ) شکل موج ولتاژ و جریان دیود  $D_1$  ح)  
شکل موج ولتاژ و جریان دیود  $D_2$  د) شکل موج ولتاژ و جریان دیود  
 $D_{C1}$  ذ) شکل موج ولتاژ و جریان دیود  $D_{C2}$

نمودار بازده بر حسب توان خروجی در شکل ۸ ترسیم شده است.  
قابل ذکر است که بر اساس آزمایش‌های متعدد، حداکثر بازده مبدل  
پیشنهادی ۹۴٫۳ درصد است. تجزیه و تحلیل توزیع تلفات توان تحت  
شرایط بار کامل و بار کمینه در جدول ۳ آورده شده است. در این  
جدول  $t_{on}$  و  $t_{off}$  به ترتیب زمان رایز تایم و فال تایم است.  $C_p$  خازن



شکل (۹): نمودار توزیع تلفات توان مبدل پیشنهادی

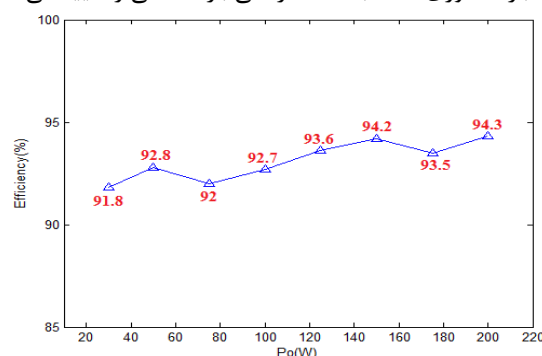
### ۵- نتیجه گیری

در این مقاله یک مبدل غیر ایزوله بهره بالا با سلف سوییچ شده شبه فعال با رنج وسیع چرخه کاری پیشنهاد شده است. تحلیل تئوری و تجربی مبدل پیشنهادی برای بهره ولتاژ، تنش ولتاژ کلیدها و دیودها انجام شد. قابل توجه است که مبدل پیشنهادی نسبت تبدیل ولتاژ بالاتر و تنش ولتاژ کم تر دیودها و کلیدها را نسبت به همپایان خود فراهم می کند. در مبدل پیشنهادی از یک مدار کلمپ استفاده شده است که تنش ولتاژ کلیدهای قدرت  $S_1$  و  $S_2$  را کلمپ و انرژی سلف ناشی را بازیابی می کند. علاوه بر این سلف ناشی مشکل بازیابی معکوس دیود خروجی را، برطرف کرده است. همچنین برای بازده بالاتر تعداد کمی مولفه به کار گرفته شده است. نتایج تجربی، درستی تجزیه و تحلیل مبدل پیشنهادی را تایید می کند.

### مراجع

- [1] اسلامی مهدی، سیادتان علیرضا، جوانی غلامرضا، "طراحی و شبیه سازی یک مبدل DC-DC موازی در هم تنیده افزاینده با کلیدزنی نرم برای بکارگیری بعنوان مدار واسط در منابع انرژی تجدید پذیر"، نشریه مهندسی برق و الکترونیک ایران، (۲) ۱۹، ۱۴۹-۱۵۸، ۱۴۰۱.
- [2] M.A.Salvador, J.M.Andrade, T.B.Lazzarin, R.F. Coel., "Nonisolated High-Step-Up DC-DC Converter Derived from Switched-Inductors and Switched-Capacitors", IEEE Transactions on Industrial Electronics, vol. 67, no. 10, pp. 8506-8516, 2020.
- [3] J. Semiromizadeh, H. Izadi, E. Adib., "High step-up interleaved DC-DC converter for photovoltaic systems", IET Power Electron, vol. 15, no. 1, pp. 33-42, 2022.
- [4] Y. E. Majeed, I. Ahmad, and D. Habibi., "A multiple-input cascaded DCDC converter for very small wind turbines", IEEE Transactions on Industrial Electronics, vol. 66, no. 6, pp. 4414-4423, 2019.
- [5] X.Li, Y.Zhang, J.Liu, Y.Gao, M.Cao., "A Universal ZVT Design for a Family of Multiphase Interleaved High Step-Up Converters With Minimized Voltage Stress and Wide Operating Range", IEEE Transactions on Power Electronics, vol.36, no.12, pp.13779-13791, 2021.
- [6] M. Dadras and M. Farrokhifar., "A high performance DC/DC converter as MPPT for solar modules", International Journal of Renewable Energy Research, vol. 5, no. 3, pp. 766-772, 2015.

خروجی کلیدها،  $I_{avg}$  و  $I_{rms}$  به ترتیب جریان rms و جریان متوسط، ولتاژ فوروارد دیودها،  $R_{on}$  مقاومت هدایتی کلیدها،  $R_{W,S}$  و  $R_{W,P}$  به ترتیب مقاومت طرف اولیه و ثانویه سلف های تزویج است [۲۳]. در این تخمین فقط تلفات هدایتی دیودها در نظر گرفته شده است و از تلفات خازن ها صرف نظر شده است. شکل ۹ نمودار دایره ای توزیع تلفات توان را نمایش می دهد. همان طور که در شکل ۹ و جدول ۳ مشاهده می شود تلفات کلید و به ویژه تلفات کلیدزنی بیشترین سهم تلفات مدار را به خود اختصاص داده است. همچنین همان طور که در شکل ۸ و جدول ۳ نشان داده شده است، با مقایسه بازده تئوری و عملی، بازده تئوری محاسبه شده درستی بازده عملی را تایید می نماید.



شکل (۸): نمودار بازده بر حسب توان خروجی

جدول (۳): توزیع توان تئوری مبدل پیشنهادی

نوع تلفات	رابطه تلفات توان	بار کامل	بار کمینه
تلفات خازن پارازیتی کلید $S_1, S_2$	$\frac{1}{2} C_p \cdot V_{max,s}^2 \cdot f_s$	۰.۱۳۴ وات	۰.۰۳۲ وات
تلفات هدایتی کلید $S_1, S_2$	$R_{on} \cdot I_{rms}^2$	۱.۴۸ وات	۰.۱۵۶ وات
تلفات کلیدزنی کلید $S_1, S_2$	$\frac{1}{2} V_{max,s} \cdot I_{max,s} \cdot (t_{on} + t_{off}) \cdot f_s$	۲ وات	۰.۶۷ وات
تلفات دیود $D_1$	$V_F \cdot I_{avg} \cdot D_1$	۰.۶۱۴ وات	۰.۲۹۴ وات
تلفات دیود $D_2$	$V_F \cdot I_{avg} \cdot D_2$	۰.۴۵ وات	۰.۲۳ وات
تلفات دیود $DC_1$	$V_F \cdot I_{avg} \cdot DC_1$	۰.۵۱۲ وات	۰.۲۶ وات
تلفات دیود $DC_2$	$V_F \cdot I_{avg} \cdot DC_2$	۰.۵۱۲ وات	۰.۲۶ وات
تلفات سیم پیچ های اولیه $L_{P1}, L_{P2}$	$R_{W,P} \cdot I_{rms,p}^2$	۱.۴ وات	۰.۰۹ وات
تلفات سیم پیچ های ثانویه $L_{S1}, L_{S2}$	$R_{W,S} \cdot I_{rms,s}^2$	۰.۱۶ وات	۰.۰۲۵ وات
تلفات کل	$\sum P_{loss}$	۷.۲۶ وات	۲.۱۷۳ وات
بازده تئوری	$\frac{P_o}{P_{in}}$	۹۵.۱٪	۹۲.۷٪
بازده عملی	$\frac{P_o}{P_{in}}$	۹۴.۳٪	۹۱.۸٪

- [22] E. Babaei, H. M. Maheri, M. Sabahi, and S. H. Hosseini., "Extendable nonisolated high gain DC-DC converter based on active-passive induct or cells", IEEE Transactions on Industrial Electronics, vol. 65, no. 12, pp. 9478–9487, 2018.
- [23] E. Adib and H.Farzanehfard., "Family of zero current zero voltage transition PWM converters", IET Power Electronics, vol. 1, no. 2, pp. 214–223, 2008.
- [7] G.Spiazzi, S.Busoi., "Extended Analysis of the Asymmetrical Half-Bridge Flyback Converter", IEEE Transactions on Power Electronics, vol.36, no.7, pp.7956-7964, 2021.
- [8] S.Hasanpour, Y.Siwakoti, F.Blaabjerg., "Hybrid cascaded high step-up DC/DC converter with continuous input current for renewable energy applications", IET Power Electron, vol. 13, no. 15, pp. 3487–3495, 2020.
- [9] J.Ai, M.Lin, M.Yin., "A Family of High Step-Up Cascade DC–DC Converters With Clamped Circuits", IEEE Transactions on Power Electronics, vol. 35, no. 5, pp. 4819–4834, 2020.
- [10] B.Faridpak, M.Bayat, M.Nasiri, R.Samanbakhsh, M.Farrokhi., "Improved Hybrid Switched Inductor/ Switched Capacitor DC–DC Converters", IEEE Transactions on Power Electronics, vol. 36, no. 3, pp. 3053–3062, 2021.
- [11] X.Ding, F.Wang, M.Zhou, Y.Cao, Z.Wei., " Soft Switching High Voltage Gain Quasi-Z-Source DC–DC Converter With Switched-Capacitor Technique", IEEE Transactions on Industrial Electronics, vol. 69, no. 11, pp. 11231–11241, 2022.
- [12] L. S.Yang, T. J. Liang., "Analysis and Implementation of a Novel Bidirectional DC–DC Converter", IEEE Transactions on Industrial Electronics, vol. 59, no. 1, pp. 422–434, 2012.
- [13] B.Faridpak, M.Bayat, M.Nasiri, R. Samanbakhsh, M.Farrok., "Improved Hybrid Switched Inductor/ Switched Capacitor DC–DC Converters", IEEE Transactions on Power Electronics, vol.36, no.3, pp.3053-3062, 2021.
- [14] F.L. Luo., "Six self-lift DC-DC converters, voltage lift technique", IEEE Transactions on Industrial Electronics, vol. 48, no. 6, pp. 1268–1272, 2001.
- [15] R.Fani, E.Farshidi, E.Adib, A.Kosarian., "Analysis, Design, and Implementation of a ZVT High Step-Up DC–DC Converter With Continuous Input Current", IEEE Transactions on Industrial Electronics, vol. 67, no. 12, pp. 10455–10463, 2020.
- [16] J. Ding, S. W. Zhao, H. J. Yin, P. Qin, and G. B. Zeng., "High step-up DC/DC converters based on coupled inductor and switched capacitors", IET Power Electron, vol. 13, no. 14, pp. 3099–3109, 2020.
- [17] A.Samadian, S.H.Hosseini, M.Sabahi., "A New Three-Winding Coupled Inductor Nonisolated Quasi-Z-Source High Step-Up DC–DC Converter", IEEE Transactions on Power Electronics, vol. 36, no. 10, pp. 11523–11531, 2021.
- [18] L-S. Yang, T-J Liang, J-Fuh. Chen., " Transformerless DC–DC Converters With High Step-Up Voltage Gain", IEEE Transactions on Industrial Electronics, vol. 56, no. 8, pp. 3144–3152, 2009.
- [19] H.Liu, F.Li., "A Novel High Step-up Converter With a Quasi-active Switched-Inductor Structure for Renewable Energy Systems", IEEE Transactions on Power Electronics, vol.31, no.7, pp.5030-5039, 2016.
- [20] Y. Tang, D. Fu, T. Wang, and Z. Xu., "Analysis of active-network converter with coupled inductors", IEEE Transactions on Power Electronics, vol. 30, no. 9, pp. 4874–4882, 2015.
- [21] H. C. Liu and F. Li., "Novel high step-up DC-DC converter with an active coupled-inductor network for a sustainable energy system", IEEE Transactions on Power Electronics, vol. 30, no. 12, pp. 6476–6482, 2015.