

# محاسبه ولتاژ آستانه ماسفت سیلیکون روی الماس با عایق دولایه بدنه فوق نازک به روش تحلیلی

مجید حیدرزاده دهکردی<sup>۱</sup>    آرش دقیقی<sup>۲</sup>    زهرا سپهری<sup>۳</sup>

۱- دانش آموخته کارشناسی ارشد- دانشکده فنی و مهندسی - دانشگاه شهرکرد - شهرکرد- ایران

[majid0hd@gmail.com](mailto:majid0hd@gmail.com)

۲- دانشیار- دانشکده فنی و مهندسی - دانشگاه شهرکرد- شهرکرد- ایران

[daghighi-a@sku.ac.ir](mailto:daghighi-a@sku.ac.ir)

۳- دانشجوی دکتری- دانشکده مهندسی برق و کامپیوتر - دانشگاه صنعتی اصفهان- اصفهان- ایران

[za.sepehri@gmail.com](mailto:za.sepehri@gmail.com)

**چکیده:** در این مقاله، برای اولین بار، پتانسیل توزیع شده در گیت جلویی و گیت پشتی به کمک حل معادلات پوواسون دو بعدی در کانال ادوات سیلیکون روی الماس با عایق دولایه بدنه فوق نازک تخلیه کامل محاسبه گردیده است. سپس با توجه به تعریف ولتاژ آستانه رابطه کلی ولتاژ آستانه این افزاره استخراج گردیده است. معادلات پوواسون محاسبه شده برای گیت جلویی و پشتی با در نظر گرفتن تقریب تغییرات سهمی وار پتانسیل بین مرز گیت جلویی و پشتی برای مقادیر پایین ولتاژ درین و با استفاده از مدل خازنی افزاره انجام گردیده است. با محاسبه پتانسیل در بدنه ترانزیستور با طول کانال ۲۲ نانومتر و مقایسه آن با نتایج شبیه سازی ماسفت، تقریب بسیار خوبی در ولتاژهای درین کم بدست آمده است. تغییرات ضخامت عایق گیت، فیلم سیلیکونی، عایق دوم و عایق اول بر روی ولتاژ آستانه نشان داده شده است. مقایسه این مقادیر با نتایج شبیه سازی ساختار ماسفت سیلیکون روی الماس با عایق دولایه، بیانگر تقریب بسیار خوب معادلات تحلیلی میباشد و کاربرد نتایج حاصل در این مقاله برای محاسبات ولتاژ آستانه را متضمن می شود.

**واژه های کلیدی:** ماسفت سیلیکون روی الماس با عایق دولایه - معادلات پوواسون دوبعدی - توزیع پتانسیل - ماسفت

**نوع مقاله:** پژوهشی

DOI: 10.52547/jiaeee.21.1.17

تاریخ ارسال مقاله: ۱۴۰۰/۱۱/۶

تاریخ پذیرش مشروط مقاله: ۱۴۰۱/۰۵/۱۹

تاریخ پذیرش مقاله: ۱۴۰۲/۲/۴

نام نویسنده ی مسئول: دکتر آرش دقیقی

نشانی نویسنده ی مسئول: ایران - شهرکرد - دانشگاه شهرکرد - دانشکده فنی و مهندسی

## 12

## ۲-۱- حل معادلات پوواسون در کانال

از آنجائیکه ماسفت پیشنهادی در رده ادوات کانال کوتاه قرار می گیرد و ساختاری متقارن دارد با فرض مقادیر کم ولتاژ درین، تغییرات پتانسیل در کانال را بصورت یک تابع سهمی در نظر می گیریم [17] و با حل معادله پوواسون دو بعدی در کانال، رابطه ولتاژ آستانه استخراج می گردد. معادله پوواسون در کانال ماسفت بصورت زیر می باشد:

$$\frac{d^2\psi(x,y)}{dx^2} + \frac{d^2\psi(x,y)}{dy^2} = \frac{q \cdot N_a}{K_{si}} \quad (1)$$

$$\text{for } 0 \leq x \leq t_{si}, \quad 0 \leq y \leq L$$

همانطور که در شکل مشخص شده است مبدا مختصات در سمت چپ قسمت بالای کانال در نظر گرفته شده است و محور x در جهت عمق لایه ها قرار دارد و محور y نشان دهنده طول می باشد. در معادله فوق  $\psi(x,y)$  پتانسیل الکترواستاتیک در کانال می باشد. از پارامترهای دیگر q بار الکتریکی،  $K_{si}$  ضریب نفوذپذیری سیلیکون،  $N_a$  میزان دوپینگ کانال و L نشانگر طول کانال می باشد. همانطور که اشاره گردید می توان تغییرات پتانسیل در جهت x کانال را با یک تابع دو بعدی درجه دو تقریب زد:

$$\psi(x,y) = C_0(y) + C_1(y) \cdot x + C_2(y) \cdot x^2 \quad (2)$$

در افزاره مورد مطالعه ساختار به گونه ای است که هریک از سطوح جلو و پشتی فیلم سیلیکونی که به ترتیب کانال جلویی و کانال پشتی نامیده می شوند، وارون می گردند. معادلات پوواسون باید برای هر دو مرز کانال با عایق گیت (کانال جلویی) و با عایق لایه دوم (کانال پشتی) حل گردد و در نهایت کوچکترین مقدار از بین این دو به عنوان ولتاژ آستانه معرفی گردد. حال با داشتن رابطه پتانسیل الکتریکی در کانال برای حل معادله پوواسون تنها نیاز به مقادیر اولیه و شرایط مرزی می باشد. بدین منظور از مدل خازنی استخراج شده و همچنین قانون گاوس در مرز کانال جلو و کانال پشتی استفاده می شود. قانون گاوس برای مرز اکسید گیت و کانال بصورت زیر می باشد:

$$K_{si} \cdot \frac{d\psi(x,y)}{dx} \Big|_{x=0} = K_{ox} \cdot \frac{\psi(0,y) - (V_G - V_{FB1})}{t_{ox}} \quad (3)$$

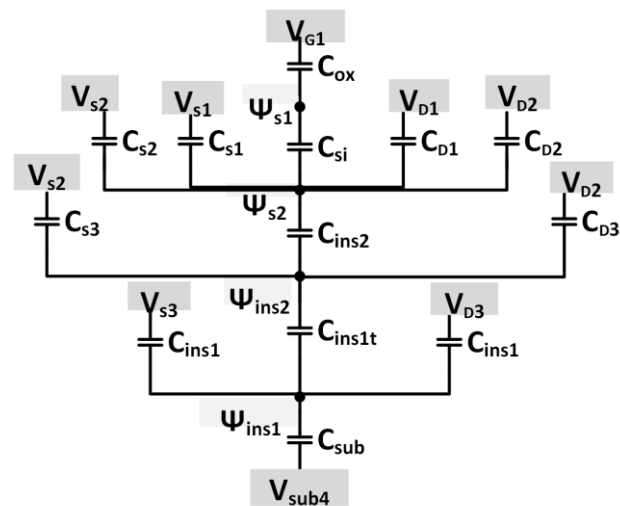
در رابطه فوق  $K_{ox}$  ثابت دی الکتریک عایق گیت می باشد و  $t_{ox}$  ضخامت عایق گیت است و  $\psi(x,y)$  پتانسیل الکتریکی در مرز عایق گیت و کانال می باشد.  $V_G$  بیانگر مقدار ولتاژ گیت است و  $V_{FB1}$  ولتاژ باند مسطح گیت جلویی می باشد که از رابطه  $V_{FB1} = \Phi_M - \Phi_{si}$  بدست می آید،  $\Phi_M$  تابع کار فلز گیت و  $\Phi_{si}$  تابع کار کانال است که خود از رابطه  $\Phi_{si} = \frac{\chi_{si}}{q} + \frac{E_{Gsi}}{2q} + \frac{KT}{q} \cdot \ln \frac{N_a}{n_i^2}$  بدست می آید، در این رابطه نیز  $\chi_{si}$  الکترونخواهی،  $E_{Gsi}$  انرژی گاف سیلیکون و  $n_i$  ناخالصی ذاتی سیلیکون می باشد. از آنجائیکه  $C_{ox} = \frac{K_{ox} \cdot L}{t_{ox}}$  می-

افزاره پیشنهادی و مورد مطالعه در این مقاله ماسفت سیلیکون روی الماس با عایق دولایه بدنه فوق نازک می باشد که در ادامه بطور مختصر ماسفت سیلیکون روی الماس با عایق دولایه نامیده می شود. حال که دلیل استفاده از این افزاره به اختصار بیان گردید با کمک مطالعات انجام شده در خصوص محاسبه ولتاژ آستانه ادوات سیلیکون روی عایق [17] و همچنین سیلیکون روی الماس با عایق اضافه [18] و با استفاده از مدلی پیچیده اما دقیق و حل معادلات پوواسون در کانال رابطه ای برای ولتاژ آستانه استخراج گردیده است. برخلاف مطالعات گذشته در مدل پیشنهادی سعی بر آن شده است از هیچ خازن پیوندی چشم پوشی نگردد تا دقت محاسبات افزایش یافته و رابطه ای کلی بدست آید.

در ادامه این مقاله، مدل خازنی افزاره سیلیکون روی الماس دولایه و حل معادلات پوواسون در کانال و رابطه ولتاژ آستانه برای گیت جلویی و گیت پشتی بدست می آید. در قسمت ۳ نتایج حاصل برای ولتاژ آستانه با نتایج شبیه سازی ادوات نیمه هادی مقایسه می گردد. نتیجه گیری مقاله در قسمت ۴ از نظر میگذرد.

## ۲-۲- مدل خازنی افزاره و ولتاژ آستانه

در شکل (۱) ساختار فیزیکی افزاره و لایه های آن آورده شده است. از آنجائیکه کوپلینگ خازنی می تواند بر عملکرد قطعه مستقیماً اثر گذار باشد مدلی بسیار دقیق از تمامی خازن های تشکیل شده در قطعه در شکل (۲) ارائه گردیده است.



شکل (۲): مدل خازنی ماسفت سیلیکون روی الماس با عایق دولایه بدنه فوق نازک

مقادیر خازن های تشکیل شده به پارامترهای فیزیکی افزاره از جمله طول کانال L، ضخامت کانال  $t_{si}$ ، ضخامت اکسید گیت  $t_{ox}$ ، ضخامت عایق لایه اول  $t_{ins1}$ ، ضخامت عایق لایه دوم  $t_{ins2}$ ،  $d_b$  هم پوشانی سورس و درین با عایق دوم و وابسته می باشند که به روابط هریک در [14] اشاره گردیده است.

حال باید روابط طوری ساده سازی شود تا به یک معادله دیفرانسیل برای پتانسیل الکترواستاتیک کانال جلویی و یک معادله دیفرانسیل برای کانال پشتی منتج گردد. شکل نهایی رابطه مورد نظر به صورت زیر خواهد بود: (x=1 کانال جلویی و x=2 کانال پشتی)

$$\frac{d^2 \psi_{sx}(y)}{dy^2} - \alpha \psi_{sx}(y) = \beta \quad (x=1 \text{ or } 2) \quad (14)$$

در رابطه فوق  $\alpha$  و  $\beta$  ضرایب ثابتی هستند که به پارامترهای فیزیکی افزاره و ولتاژهای اعمالی به پایه های ماسفت وابسته می باشند. پس از بدست آوردن ضرایب فوق و معادله دیفرانسیل مورد نظر می توان پتانسیل های کانال جلویی و کانال پشتی را محاسبه نمود. بمنظور جلوگیری از شلوغی معادلات، روابط قراردادی زیر صادق می باشند:

$$C_D = C_{D1} + C_{D2} \quad (15)$$

$$C_S = C_{S1} + C_{S2} \quad (16)$$

$$C_1 = C_{ox} + C_{si} \quad (17)$$

$$C_2 = C_D + C_S + C_{ins2} \quad (18)$$

$$C_3 = C_{D3} + C_{S3} + C_{ins2} + C_{ins1t} \quad (19)$$

$$C_4 = 2C_{ins1} + C_{sub} + C_{ins1t} \quad (20)$$

$$C_{34} = C_3 C_4 + C_{ins1t}^2 \quad (21)$$

حال با ساده سازی و ترکیب روابط (۴) تا (۱۴) و همچنین با استفاده از روابط تعریف شده فوق رابطه بین  $\psi_{s1}$  و  $\psi_{s2}$  مشخص می شود:

$$\psi_{s2} = \left(1 + \frac{C_{ox}}{C_{si}}\right) \psi_{s1} - \frac{C_{ox}}{C_{si}} V_{G1} + t_{si}^2 C_2(y) \quad (22)$$

حال به یک رابطه دیگر بین این دو پارامتر نیاز است تا با حل معادله دو مجهولی برای هرکدام یک رابطه جداگانه بدست آید، اما از آنجا که در رابطه (۵) پارامتر  $\psi_{ins2}$  خود یک مجهول دیگر به معادلات اضافه می کند باید رابطه ای برای آن بدست آورد، رابطه زیر این پارامتر را بر اساس  $\psi_{s2}$  و دیگر پارامترهای ثابت مدار نشان می دهد:

$$\begin{aligned} \psi_{ins2} = & \frac{C_4 \cdot C_{ins2}}{C_{34}} \psi_{s2} + \frac{C_4 \cdot C_{S3}}{C_{34}} V_{s2} + \frac{C_4 \cdot C_{D3}}{C_{34}} V_{D2} \\ & + \frac{C_{ins1t} \cdot C_{ins1}}{C_{34}} V_{s3} + \frac{C_{ins1t} \cdot C_{ins1}}{C_{34}} V_{D3} + \frac{C_{ins1t} \cdot C_{sub}}{C_{34}} V_{sub4} \end{aligned}$$

با جایگذاری این رابطه در (۵) رابطه زیر را خواهیم داشت:

باشد و بمنظور ساده سازی  $\psi_{s1} = \psi(0, y)$  و  $V_{G1} = V_G - V_{FB1}$  در نظر می گیریم، سپس می توان رابطه (۳) را بصورت زیر نوشت:

$$\frac{d\psi(x, y)}{dx} \Big|_{x=0} = \frac{C_{ox}}{K_{si} \cdot L} (\psi_{s1} - V_{G1}) \quad (4)$$

حال با در نظر گرفتن تعاریف قراردادی  $V_{D2} = (V_D - V_{FB2})$  و  $V_{S2} = (V_S - V_{FB2})$  بطوریکه  $V_{FB2} = \frac{KT}{q} \cdot \ln \frac{N_a \cdot N_{S-D}}{n_i^2}$  در نظر گرفتن قانون گاوس به رابطه زیر در مرز فیلم سیلیکونی و لایه عایق دوم خواهیم رسید:

$$\begin{aligned} \frac{d\psi(x, y)}{dx} \Big|_{x=t_{si}} = & \frac{C_{D1} + C_{D2}}{K_{si} \cdot L} (V_{D2} - \psi_{s2}) \\ & + \frac{C_{S1} + C_{S2}}{K_{si} \cdot L} (V_{S2} - \psi_{s2}) + \frac{C_{ins2}}{K_{si} \cdot L} (\psi_{ins2} - \psi_{s2}) \end{aligned} \quad (5)$$

یکی دیگر از شرایط مرزی کانال را می توان برای پتانسیل سطحی مرز سورس و کانال بصورت زیر نوشت:

$$\psi(x, 0) = V_{bi} \quad (6)$$

که در آن  $V_{bi} = \frac{KT}{q} \ln \frac{N_a \cdot N_{S-D}}{n_i^2}$  پتانسیل داخلی می باشد. به همین صورت می توان پتانسیل سطحی در مرز درین و کانال را بعنوان یکی از شرایط مرزی نوشت:

$$\psi(x, L) = V_{bi} + V_{DS} \quad (7)$$

که  $V_{DS}$  اختلاف ولتاژ سورس و درین می باشد. بمنظور بدست آوردن روابط ضرایب ثابت C در معادله (۲) شرایط مرزی (۴) تا (۷) در معادلات اصلی (۱) و (۲) اعمال می گردند.

$$\text{if } x=0 \rightarrow \psi(0, y) \rightarrow C_0(y) = \psi_{s1} \quad (8)$$

$$\text{if } x=0 \rightarrow \frac{d\psi(x, y)}{dx} \Big|_{x=0} \rightarrow C_1(y) = \frac{C_{ox}}{K_{si} \cdot L} (\psi_{s1} - V_{G1}) \quad (9)$$

$$\text{if } x=0 \rightarrow \frac{d^2 \psi(x, y)}{dx^2} \Big|_{x=0} \rightarrow C_2(y) = \frac{1}{2} \frac{d^2 \psi(x, y)}{dx^2} \quad (10)$$

$$\begin{aligned} \text{if } x=t_{si} \rightarrow \psi(t_{si}, y) \rightarrow \\ \psi_{s2} = C_0(y) + C_1(y) \cdot t_{si} + C_2(y) \cdot t_{si}^2 \end{aligned} \quad (11)$$

$$\text{if } x=t_{si} \rightarrow \frac{d\psi(x, y)}{dx} \Big|_{x=t_{si}} \rightarrow \quad (12)$$

$$\begin{aligned} \frac{C_{D1} + C_{D2}}{K_{si} \cdot L} (V_{D2} - \psi_{s2}) + \frac{C_{S1} + C_{S2}}{K_{si} \cdot L} (V_{S2} - \psi_{s2}) \\ + \frac{C_{ins2}}{K_{si} \cdot L} (\psi_{ins2} - \psi_{s2}) = C_1(y) + 2 \cdot C_2(y) \cdot t_{si} \end{aligned}$$

$$\begin{aligned} \text{if } x=t_{si} \rightarrow \frac{d^2 \psi(x, y)}{dx^2} \Big|_{x=t_{si}} \rightarrow \\ C_2(y) = \frac{1}{2} \frac{d^2 \psi(x, y)}{dx^2} \end{aligned} \quad (13)$$

(۲۴)

$$\psi_{s1} = A_{s1} \cdot e^{\sqrt{\alpha_{s1}} y} + B_{s1} \cdot e^{-\sqrt{\alpha_{s1}} y} - \frac{\beta_{s1}}{\alpha_{s1}} \quad (29)$$

که در آن  $\alpha$  و  $\beta$  به ترتیب ضریب  $\psi_{s1}(y)$  و سمت راست معادله خواهند بود و  $A_{s1}$  و  $B_{s1}$  بصورت زیر تعریف می شوند:

(۳۰)

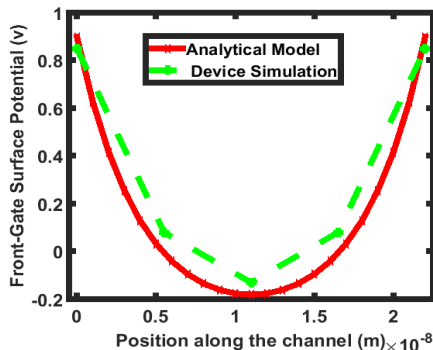
$$A_{s1} = \frac{\beta_{s1} (e^{\sqrt{\alpha_{s1}} L} - 1) + \alpha_{s1} [V_{bi} (e^{\sqrt{\alpha_{s1}} L} - 1) + V_{DS} e^{\sqrt{\alpha_{s1}} L}]}{\alpha_{s1} (e^{2\sqrt{\alpha_{s1}} L} - 1)}$$

(۳۱)

$$B_{s1} = \frac{e^{\sqrt{\alpha_{s1}} L} \left\{ \beta_{s1} (e^{\sqrt{\alpha_{s1}} L} - 1) + \alpha_{s1} [V_{bi} (e^{\sqrt{\alpha_{s1}} L} - 1) + V_{DS} e^{\sqrt{\alpha_{s1}} L}] \right\}}{\alpha_{s1} (e^{2\sqrt{\alpha_{s1}} L} - 1)}$$

کمینه پتانسیل سطحی کانال جلویی که با ارتفاع سد پتانسیل در جهت Y مطابقت دارد بصورت زیر محاسبه می شود، جایی که الکترون های آزاد از سمت سورس به درین نفوذ پیدا می کنند و داخل درین جاروب می شوند و جریان درین را تشکیل می دهند:

$$\frac{d\psi_{s1}(y)}{dy} = 0 \rightarrow y_{min} = \frac{\ln\left(\frac{B_{s1}}{A_{s1}}\right)}{2\sqrt{\alpha_{s1}}} \quad (32)$$



شکل (۳): نمودار توزیع پتانسیل کانال جلویی

نمودار توزیع پتانسیل در کانال جلویی در شکل (۳) آمده است و  $y_{min}$  تقریباً در ۱۱ نانومتر خواهد بود.

با حل معادله دیفرانسیل ناهمگن مرتبه دوم فوق و اعمال شرایط مرزی عبارت رابطه توزیع پتانسیل برای کانال پشتی بصورت زیر خواهد بود:

$$\psi_{s2} = A_{s2} \cdot e^{\sqrt{\alpha_{s2}} y} + B_{s2} \cdot e^{-\sqrt{\alpha_{s2}} y} - \frac{\beta_{s2}}{\alpha_{s2}} \quad (33)$$

همچون قسمت قبل  $\alpha$  و  $\beta$  به ترتیب ضریب  $\psi_{s2}(y)$  و سمت راست معادله خواهند بود و  $A_{s2}$  و  $B_{s2}$  بصورت زیر تعریف می شوند:

$$A_{s2} = \frac{\beta_{s2} (e^{\sqrt{\alpha_{s2}} L} - 1) + \alpha_{s2} [V_{bi} (e^{\sqrt{\alpha_{s2}} L} - 1) + V_{DS} e^{\sqrt{\alpha_{s2}} L}]}{\alpha_{s2} (e^{2\sqrt{\alpha_{s2}} L} - 1)} \quad (34)$$

$$\begin{aligned} & \frac{C_D \cdot C_{34} + C_{ins2} \cdot C_4 \cdot C_{D3}}{C_{si} \cdot C_{34}} V_{D2} + \frac{C_S \cdot C_{34} + C_{ins2} \cdot C_4 \cdot C_{S3}}{C_{si} \cdot C_{34}} V_{S2} \\ & + \frac{C_{ins2} \cdot C_{ins1t} \cdot C_{ins1}}{C_{si} \cdot C_{34}} V_{D3} + \frac{C_{ins2} \cdot C_{ins1t} \cdot C_{ins1}}{C_{si} \cdot C_{34}} V_{S3} + \frac{C_{ox} \cdot C_{34}}{C_{si} \cdot C_{34}} V_{G1} \\ & - \frac{C_D \cdot C_{34} + C_S \cdot C_{34} + C_{ins2} \cdot C_{34} - C_4 \cdot C_{ins2}^2}{C_{si} \cdot C_{34}} \psi_{s2} \\ & + \frac{C_{ins2} \cdot C_{ins1t} \cdot C_{sub}}{C_{si} \cdot C_{34}} V_{sub4} - \frac{C_{ox} \cdot C_{34}}{C_{si} \cdot C_{34}} \psi_{s1} = 2 \cdot C_2(y) \cdot t_{si}^2 \end{aligned}$$

حال با حل معادلات (۲۳) و (۲۵) برای دو مجهول  $\psi_{s1}$  و  $\psi_{s2}$  روابطی به فرم معادله (۱۴) بدست خواهد آمد:

(۲۵)

$$\begin{aligned} & \frac{d^2 \psi_{s1}(y)}{dy^2} - \frac{C_1 \cdot C_2 \cdot C_{34} + C_{ox} \cdot C_{si} \cdot C_{34} - C_1 \cdot C_4 \cdot C_{ins2}^2}{K_1 \cdot C_{si}} \psi_{s1}(y) \\ & = \frac{q \cdot N_a}{K_{si}} - \frac{1}{K_1} [(C_D \cdot C_{34} + C_{ins2} \cdot C_4 \cdot C_{D3}) V_{D2} + \\ & (C_S \cdot C_{34} + C_{ins2} \cdot C_4 \cdot C_{S3}) V_{S2} + (C_{ins2} \cdot C_{ins1t} \cdot C_{ins1}) V_{D3} + \\ & (C_{ins2} \cdot C_{ins1t} \cdot C_{ins1}) V_{S3} + (C_{ins2} \cdot C_{ins1t} \cdot C_{sub}) V_{sub4} + \\ & \frac{C_{ox} \cdot C_{34} \cdot C_2 - C_{ox} \cdot C_4 \cdot C_{ins2}^2 - C_{ox} \cdot C_{si} \cdot C_{34}}{C_{si}} V_{G1}] \end{aligned}$$

که در عبارت  $K_1$  بصورت زیر خواهد بود:

$$K_1 = 0.5 (2 C_{si} \cdot C_{34} + C_2 \cdot C_{34} - C_4 \cdot C_{ins2}^2) T_{si}^2 \quad (26)$$

حال همین مراحل برای دستیابی به رابطه تکرار می گردد:

(۲۷)

$$\begin{aligned} & \frac{d^2 \psi_{s2}(y)}{dy^2} - \frac{C_{ox} \cdot C_{si} \cdot C_{34} + C_1 \cdot C_2 \cdot C_{34} - C_1 \cdot C_4 \cdot C_{ins2}^2}{K_2 \cdot C_1} \psi_{s2}(y) \\ & = \frac{q \cdot N_a}{K_{si}} - \frac{1}{K_2} [(C_D \cdot C_{34} + C_{ins2} \cdot C_4 \cdot C_{D3}) V_{D2} + \\ & (C_S \cdot C_{34} + C_{ins2} \cdot C_4 \cdot C_{S3}) V_{S2} + (C_{ins2} \cdot C_{ins1t} \cdot C_{ins1}) V_{D3} + \\ & (C_{ins2} \cdot C_{ins1t} \cdot C_{ins1}) V_{S3} + (C_{ins2} \cdot C_{ins1t} \cdot C_{sub}) V_{sub4} + \\ & \frac{C_1 \cdot C_{34} \cdot C_{ox} - C_{ox}^2 \cdot C_{34}}{C_1} V_{G1}] \end{aligned}$$

که در آن  $K_2$  بصورت زیر تعریف می شود:

$$K_2 = 0.5 (C_{si} \cdot C_{34}) \left( \frac{2 C_1 - C_{ox}}{C_1} \right) T_{si}^2 \quad (28)$$

با حل معادلات دیفرانسیل ناهمگن مرتبه دوم و اعمال شرایط مرزی رابطه توزیع پتانسیل در طول کانال برای کانال جلویی و پشتی به فرم زیر خواهد بود. ابتدا این رابطه برای کانال جلویی نوشته می شود:

$$A_s = \frac{(e^{\sqrt{\alpha_s L}} - 1)}{\alpha_s (e^{2\sqrt{\alpha_s L}} - 1)} \beta_s + \frac{V_{bi}(e^{\sqrt{\alpha_{s1} L}} - 1) + V_{DS}(e^{\sqrt{\alpha_s L}})}{(e^{2\sqrt{\alpha_s L}} - 1)} \quad (38)$$

(39)

$$B_s = \frac{e^{\sqrt{\alpha_s L}}(e^{\sqrt{\alpha_s L}} - 1)}{\alpha_s (e^{2\sqrt{\alpha_s L}} - 1)} \beta_s + \frac{V_{bi}(1 - e^{\sqrt{\alpha_{s1} L}})e^{\sqrt{\alpha_s L}} + V_{DS}(e^{\sqrt{\alpha_s L}})}{(e^{2\sqrt{\alpha_s L}} - 1)}$$

در نهایت با جایگذاری روابط فوق در رابطه پتانسیل کانال جلویی و کانال پشتی و ساده سازی رابطه نهایی زیر بدست خواهد آمد، لازم به ذکر است ضرائب P و Q به ترتیب عبارتند از روابطی که در  $V_{G1}$  در رابطه های (26) و (28) ضرب می شود و دیگر عبارات موجود در این روابط بدست آمده (Q) که هرکدام برای گیت جلویی و گیت پشتی متفاوت است.

در آخر اگر در معادله (42)  $\psi_s(y=y_{min}) = 2\psi_B$  قرار دهیم، نتیجه حاصله در رابطه (42) برابر با  $V_{th}$  می باشد. حال با مقداردی عددی به پارامترها با توجه به ساختار پیشنهادی و سپس شبیه سازی مدل پیشنهادی با کمک نرم افزار شبیه ساز ادوات نیمه هادی نتایج حاصله را بررسی می نماییم.

جدول (۱): جدول مشخصات فیزیکی ماسفت پیشنهادی

نماد	پارامتر	مقدار
$L$	طول کانال	$22\text{ nm}$
$t_{si}$	ضخامت فیلم سیلیکونی	$5\text{ nm}$
$t_{ox}$	ضخامت عایق گیت	$1/2\text{ nm}$
$t_{box1}$	ضخامت عایق مدفون اول	$20\text{ nm}$
$k_{box1}$	ثابت دی الکتریک عایق مدفون اول	$5/8$
$t_{box2}$	ضخامت عایق مدفون دوم	$20\text{ nm}$
$k_{box2}$	ثابت دی الکتریک عایق مدفون دوم	$3/9$
$t_{S-D}$	عمق یا ضخامت سورس و درین	$25\text{ nm}$
$N_A$	میزان دوپینگ کانال	$10^{15}\text{ cm}^{-3}$
$N_{S-D}$	میزان دوپینگ سورس و درین	$10^{20}\text{ cm}^{-3}$
$T$	درجه حرارت	$300\text{ K}$

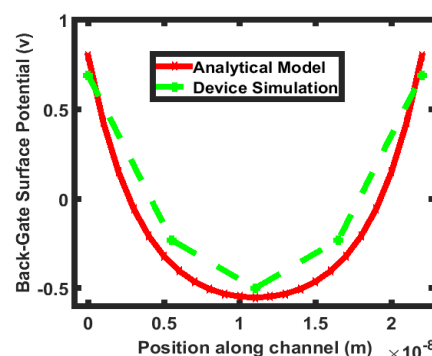
### ۳-۲- ساختار پیشنهادی

مقادیر پارامترهای فیزیکی ساختار ماسفت سیلیکون روی الماس با عایق دولایه پیشنهادی در این مقاله در جدول (۱) آورده شده که برای محاسبه خازن های پیوندی و پارامترهای افزاره همچون ولتاژ باند سطح مورد استفاده قرار می گیرد.

$$B_{s2} = \frac{e^{\sqrt{\alpha_{s2} L}} \left\{ \beta_{s2} (e^{\sqrt{\alpha_{s2} L}} - 1) + \alpha_{s2} [V_{bi}(e^{\sqrt{\alpha_{s2} L}} - 1) + V_{DS}] \right\}}{\alpha_{s2} (e^{2\sqrt{\alpha_{s2} L}} - 1)} \quad (35)$$

کمینه پتانسیل سطحی کانال پشتی بصورت زیر محاسبه می شود:

$$\frac{d\psi_{s2}(y)}{dy} = 0 \rightarrow y_{min} = \frac{\ln\left(\frac{Bs2}{As2}\right)}{2\sqrt{\alpha_{s2}}} \quad (36)$$



شکل (۴): نمودار توزیع پتانسیل کانال پشتی

نمودار توزیع پتانسیل در کانال پشتی نیز در شکل (۴) آورده شده است و  $y_{min}$  تقریباً در ۱۱ نانومتر خواهد بود.

### ۲-۲- استخراج ولتاژ آستانه

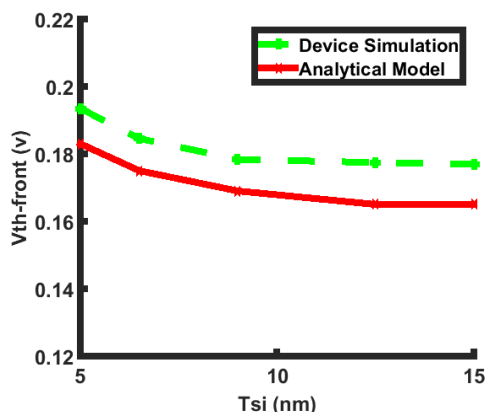
با توجه به تعریف ولتاژ آستانه مقدار ولتاژ آستانه بدین صورت محاسبه می گردد: ولتاژ گیتی که در آن مقدار بزرگتر از بین کمینه پتانسیل سطحی گیت جلویی ( $y = y_{min,s1}$ ) و کمینه پتانسیل سطحی گیت پشتی ( $y = y_{min,s2}$ ) برابر با  $(2\psi_B)$  باشد که در آن  $(\psi_B = \frac{KT}{q} \ln \frac{N_a}{n_i})$  می باشد:

$$V_{th} = V_G | \max [\psi_{s1}(y = y_{min,s1}), \psi_{s2}(y = y_{min,s2})] = 2\psi_B \quad (37)$$

حال برای محاسبه اینکه در چه ولتاژ گیتی شرط فوق در گیت جلویی و پشتی بوجود خواهد آمد باید از روابط (30) و (34) پارامتر ولتاژ گیت  $V_G$  را از روابط خارج کرده و با جایگذاری  $y = y_{min}$  و  $\psi_s = 2\psi_B$  ولتاژ گیت در این شرایط را برای گیت جلویی و گیت پشتی بدست آورد و با توجه به تعریف، ولتاژ آستانه مشخص گردد. بدین منظور پارامتر  $V_G$  را از روابط  $A_s$  و  $B_s$  خارج نموده و رابطه نهایی برحسب ولتاژ گیت بدست خواهد آمد، برای این کار ابتدا ضرائب  $A_s$  و  $B_s$  و بصورت معادلات (40) و (41) نوشته می شود:

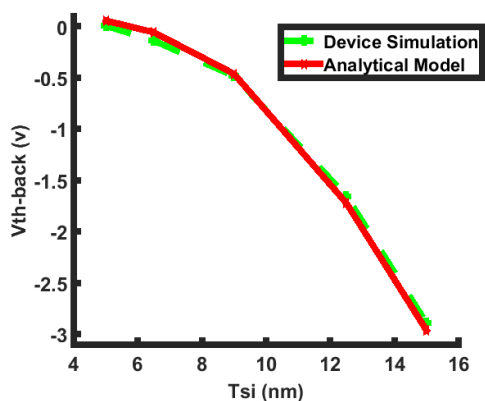


در شکل (۶) نیز نتیجه افزایش ضخامت اکسید گیت بر ولتاژ آستانه پستی نشان داده شده است. با افزایش ضخامت اکسید گیت مقدار خازن  $C_{ox}$  کاهش پیدا کرده که این امر باعث افزایش ضریب  $P$  در رابطه (۴۲) می گردد و در نهایت این امر موجب کاهش ولتاژ آستانه می شود.



شکل (۷): ولتاژ آستانه گیت جلویی به ازای تغییرات ضخامت فیلم سیلیکونی

در شکل (۷) تاثیر افزایش ضخامت فیلم سیلیکونی بر ولتاژ آستانه قابل ملاحظه می باشد، با توجه به رابطه (۴۲) افزایش ضخامت فیلم سیلیکونی و در نتیجه کاهش مقدار خازن  $C_{si}$  منجر به افزایش ضریب  $P$  خواهد شد که با توجه به حضور ضریب  $P$  در ولتاژ آستانه کاهش پیدا خواهد نمود، اما برای ضخامت فیلم سیلیکونی در مقدار بی نهایت، خازن  $C_{si}$  ساده شده و تاثیر خود را در رابطه از دست خواهد داد، که این موضوع دلیل مایل شدن نمودار به یک مقدار ثابت در بالای ۰/۱۶ ولت می باشد.

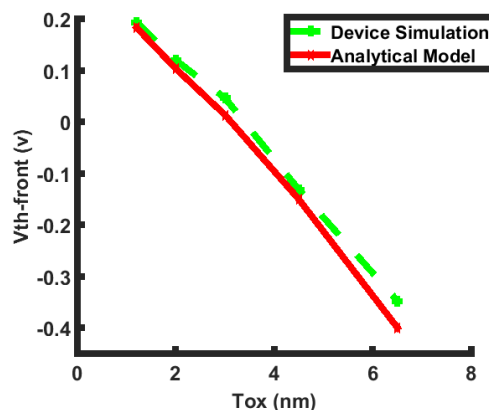


شکل (۸): ولتاژ آستانه گیت پستی به ازای تغییرات ضخامت فیلم سیلیکونی

افزایش ضخامت فیلم سیلیکونی و در نتیجه کاهش  $C_{si}$  در رابطه گیت پستی خود را در  $C_1$  نشان می دهد که بعنوان خازن های موجود در گره ۱ مدار معادل تعریف شد و برابر با حاصل جمع خازن اکسید گیت و خازن فیلم سیلیکونی می باشد. پس می توان اینگونه بیان کرد که افزایش ضخامت فیلم سیلیکونی موجب کاهش خازن  $C_1$  و در

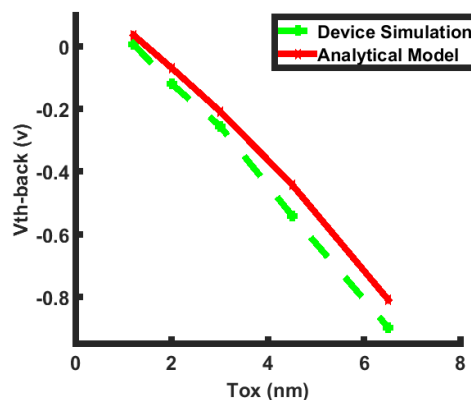
### ۳- شبیه سازی و بررسی نتایج محاسبات عددی

در ادامه نتایج شبیه سازی و نتایج حاصل از حل محاسبات عددی رابطه (۴۲) برای تغییرات ضخامت لایه های مختلف افزاره برای گیت جلویی و پستی بمنظور مقایسه آورده شده است.



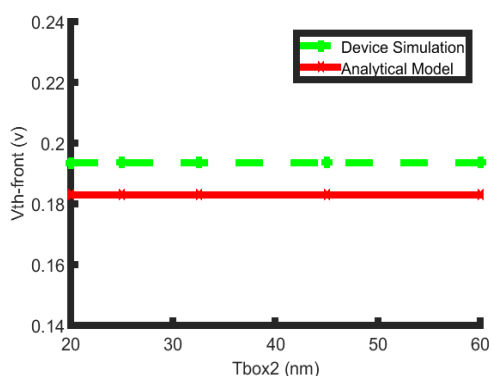
شکل (۵): ولتاژ آستانه گیت جلویی به ازای تغییرات ضخامت اکسید گیت

همانطور که در شکل (۵) مشخص است افزایش ضخامت اکسید گیت باعث کاهش مقدار ولتاژ آستانه جلویی می گردد. با توجه به نمودار، نزدیکی نتایج شبیه سازی و نتایج تحلیلی و اختلافی به مقدار حداکثر ۲۰ میلی ولت حاکی از دقت محاسبات و مدل ارائه شده می باشد.

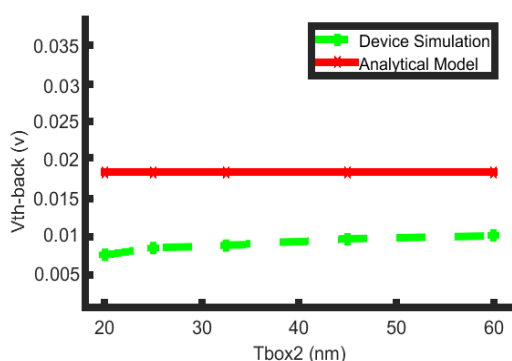


شکل (۶): ولتاژ آستانه گیت پستی به ازای تغییرات ضخامت اکسید گیت

$$V_G = V_{FB1} + \frac{\psi_s - \left[ \frac{V_{bi} \left( e^{\sqrt{\epsilon_{Si}} L} - 1 \right) + V_{DS} \left( e^{\sqrt{\epsilon_{Si}} L} \right)}{\left( e^{2\sqrt{\epsilon_{Si}} L} - 1 \right)} \right] e^{\sqrt{\epsilon_{Si}} y} - \left[ \frac{V_{bi} \left( 1 - e^{\sqrt{\epsilon_{Si}} L} \right) + V_{DS} \left( e^{\sqrt{\epsilon_{Si}} L} \right)}{\left( e^{2\sqrt{\epsilon_{Si}} L} - 1 \right)} \right] e^{-\sqrt{\epsilon_{Si}} y}}{\left[ \frac{\left( e^{\sqrt{\epsilon_{Si}} L} - 1 \right)}{a_s \left( e^{2\sqrt{\epsilon_{Si}} L} - 1 \right)} \right] e^{\sqrt{\epsilon_{Si}} y} + \left[ \frac{\left( e^{\sqrt{\epsilon_{Si}} L} \left( e^{\sqrt{\epsilon_{Si}} L} - 1 \right) \right)}{a_s \left( e^{2\sqrt{\epsilon_{Si}} L} - 1 \right)} \right] e^{-\sqrt{\epsilon_{Si}} y}} \quad (40)$$



شکل (۱۱): ولتاژ آستانه گیت جلویی به ازای تغییرات ضخامت عایق دوم



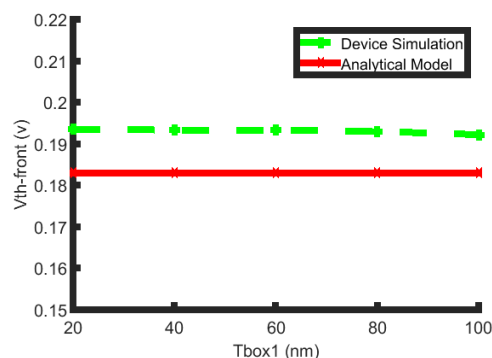
شکل (۱۲): ولتاژ آستانه گیت پشتی به ازای تغییرات ضخامت عایق دوم

در نهایت تاثیر افزایش ضخامت عایق دوم بر ولتاژ آستانه گیت جلویی در شکل (۱۱) و ولتاژ آستانه گیت پشتی در شکل (۱۲) آورده شده است و برای هر دو پارامتر نتایج حاصل از محاسبات تحلیلی اختلافی کمتر از ۲۰ میلی ولت با نتایج حاصل از شبیه سازی افزاره دارد.

#### ۴- نتیجه گیری

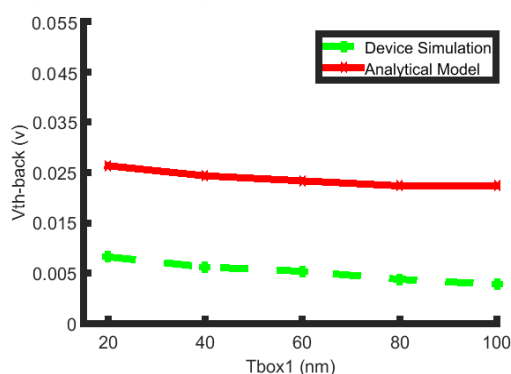
در این مقاله، محاسبه ولتاژ آستانه افزاره سیلیکون روی الماس عایق دولایه بدنه فوق نازک به صورت تحلیلی مورد بررسی قرار گرفت و نتایج بدست آمده برای افزاره با ابعاد پیشنهادی مندرج در جدول (۱) با نتایج شبیه سازی افزاره پیشنهادی مقایسه گردید که دقت بالایی روابط و مدل کمکی را بیان می کند. همچنین نشان داده شد که با تغییر ابعاد افزاره و تکرار شبیه سازی و مقایسه با نتایج تحلیلی می توان با استفاده از روابط بدست آمده محاسبات را برای افزاره ای با ابعاد متفاوت انجام داد و نتایج دقیقی بدست آورد. بمنظور استخراج رابطه ولتاژ آستانه برای افزاره مورد نظر سعی گردیده است که از معادلات و شرایط مرزی دقیقی استفاده گردد و تا حد امکان از ساده سازی روابط پرهیز گردد تا روابطی حساس به پارامترهای فیزیکی و مداری و با خطای حداقلی برای استفاده در مطالعات بعدی روی این افزاره فراهم آید.

نتیجه افزایش ضریب P می گردد که این موضوع در نهایت به کاهش ولتاژ آستانه گیت پشتی منجر خواهد شد که در شکل (۸) قابل مشاهده می باشد. اختلافی به میزان حداکثر ۱۸ میلی ولت بین نتایج شبیه سازی و نتایج تحلیلی برای ولتاژ آستانه گیت پشتی و همچنین گیت جلویی دقت مدل ارائه شده و محاسبات تحلیلی را تصدیق می کند.



شکل (۹): ولتاژ آستانه گیت جلویی به ازای تغییرات ضخامت عایق اول

در شکل (۹) نیز نتیجه تغییرات ضخامت عایق لایه اول بر ولتاژ آستانه گیت جلویی آورده شده است، در این شکل نیز نتایج حاصل از شبیه سازی و روابط تحلیلی به یکدیگر نزدیک بوده است.



شکل (۱۰): ولتاژ آستانه گیت پشتی به ازای تغییرات ضخامت عایق اول

به همین صورت نتیجه تغییرات ضخامت عایق اول بر ولتاژ آستانه گیت پشتی در شکل (۱۰) با اختلافی تقریباً به میزان ۲۰ میلی ولت برای نتایج شبیه سازی و نتایج حاصله از محاسبات تحلیلی آورده شده است.



[14] Daghighi, A., Double insulating silicon on diamond device, USPTO Patent, US9077588B2, 2015.

[15] Liu, X., et al. "Electrical performance of 130 nm PD-SOI MOSFET with diamond layout." *Microelectronics Journal*, vol. 99, 104428, 2021.

[۱۶] دقیقی آرش، حسینی زهرا، بررسی و شبیه‌سازی تأثیر میزان غلظت

ناخالصی زیرلایه بر زمان تأخیر کلیدزنی در ترانزیستورهای اثر میدان

UTBB 22 nm سیلیکون روی عایق دولایه، نشریه مهندسی برق و

الکترونیک ایران، ۱۸ (۱)، ۴۳-۳۷، ۱۴۰۰.

[17] Sviličić, B., et al., "Analytical models of front-and back-gate potential distribution and threshold voltage for recessed source/drain UTB SOI MOSFETs." *Solid-State Electronics*, vol. 53, no. 5, pp: 540-547, 2009.

[۱۸] سپهری زهرا و دقیقی آرش، بدست آوردن رابطه‌ی ولتاژ آستانه در

ماسفت‌های سیلیکون روی الماس با طول کانال ۲۲ نانومتر و یک لایه

عایق اضافی، نشریه مهندسی برق و الکترونیک ایران، ۱۶، (۲)، ۵۷-

۶۴، ۱۳۹۸.

از طرفی در کنار نتایج حاصل از محاسبات طولانی و پیچیده همچون حل معادلات پوواسون در کانال افزاره به کمک شبیه سازی دو بعدی افزاره و تعیین غلظت حامل ها، ولتاژ آستانه برای گیت جلویی و گیت پشتی بدست آمد.

نتایج حاصل از شبیه سازی تطابق بسیار خوبی با نتایج حاصل از معادلات نشان می دهد که این امر نمایانگر دقت بالای مدل مورد استفاده برای افزاره و همچنین درستی مفروضات حل مساله می باشد. از طرفی، اعمال تغییرات در ابعاد فیزیکی افزاره و تطابق نتایج حاصله از رابطه نهایی با نتایج شبیه‌سازی نشان از یک رابطه قابل استفاده برای طیف وسیعی از افزاره مورد مطالعه در ابعاد مختلف دارد که در مقایسه با مطالعات گذشته بهبود چشمگیری داشته است.

## مراجع

- [1] Nayak, P. A Study of Technology Roadmap for Application-Specific Integrated Circuit, Rice University, 2021.
- [2] Ratnesh, R., et al. "Advancement and challenges in MOSFET scaling" *Materials Science in Semiconductor Processing*, vol. 134, 106002, 2021.
- [3] Sviličić, B., et al. "Analysis of subthreshold conduction in short-channel recessed source/drain UTB SOI MOSFETs." *Solid-State Electronics* 54(5): 545-551, 2010.
- [4] Monfray, S. and T. Skotnicki, "UTBB FDSOI: Evolution and opportunities." *Solid-State Electronics* 125: 63-72, 2016.
- [5] Jean-Pierre Colinge, *Silicon-on-Insulator: Materials to VLSI*, Springer, Boston, MA, 3<sup>rd</sup> Edition, 2004.
- [6] Kansal, H. and A. S. Medury, "Short-Channel Effects and Sub-Surface Behavior in Bulk MOSFETs and Nanoscale DG-SOI-MOSFETs: A TCAD Investigation," *Proceedings of 2019 Silicon Nano-electronics Workshop (SNW)*, 2019.
- [7] Ahn, C-G., et al., "30-nm recessed S/D SOI MOSFET with an ultrathin body and a low SDE resistance," *IEEE electron device letters*, vol. 26, no. 7, pp. 486-488, 2005.
- [8] Su, E. M.-h., et al., "Effects of BOX thickness, silicon thickness, and back gate bias on SCE of ET-SOI MOSFETs" *Microelectronic Engineering*, vol. 238, 111506, 2021.
- [9] Daghighi, A., "Output-Conductance Transition-Free Method for Improving the Radio-Frequency Linearity of Silicon-on-Insulator MOSFET Circuits." *IEEE Transactions on electron devices*, vol. 61, no. 7, pp: 2257-2263, 2014.
- [10] Daghighi, A., "A novel structure to improve DIBL in fully-depleted silicon-on-diamond substrate." *Diamond and related materials*, vol. 40, pp: 51-55, 2013.
- [11] Raleva, K., et al., "Is SOD technology the solution to heating problems in SOI devices?" *IEEE Electron Device Letters*, vol. 29, no. 6, pp: 621-624, 2013.
- [12] Di Santa Maria, F. S. et al. "Low temperature behavior of FD-SOI MOSFETs from micro- to nano-meter channel lengths". 2021 IEEE 14th Workshop on Low Temperature Electronics (WOLTE), IEEE.
- [13] Daghighi, A. and S. Zamani, "Investigation of Temperature Effects in 45nm Silicon-on-Diamond MOSFET Transistor." *Majlesi Journal of Electrical Engineering*, vol. 3, no. 4, pp: 60-65, 2009.