

طراحی جمع کننده و ضرب کننده غیردقیق ویژه کاربردهای پردازش تصویر

سکینه صیدی^۱ علی آذریبوند^۲

۱- دانش آموخته کارشناسی ارشد- دانشکده مهندسی برق و کامپیوتر- دانشگاه زنجان - زنجان- ایران

sakineh_seydi@znu.ac.ir

۲- استادیار- دانشکده مهندسی برق و کامپیوتر- دانشگاه زنجان - زنجان- ایران

azarpeyvand@znu.ac.ir

چکیده: با توجه به استفاده روزافزون از وسیله‌های همراه، معیار توان مصرفی به دلیل نیاز به کارکرد طولانی این دستگاه‌ها در کنار دو معیار سنتی کارایی و هزینه به یک فاکتور مهم در طراحی سیستم‌های دیجیتال تبدیل شده است. با توجه به اینکه بلوک‌های محاسباتی تقریبی با صرف نظر کردن از مقدار قابل قبولی از دقت، تأثیر مثبتی بر روی هر سه معیار هزینه، توان مصرفی و کارایی دارند؛ محاسبات تقریبی با غیر دقیق به عنوان یک رویکرد جدید در طراحی سیستم‌های دیجیتال مطرح شده است. در این مقاله یک جمع کننده تقریبی طراحی شده و میزان خطای آن مورد ارزیابی قرار گرفته است. سپس با استفاده از این جمع کننده، یک ضرب کننده تقریبی نیز پیشنهاد شده است. در ادامه، از این ضرب کننده برای پیاده سازی دو کاربرد نرم سازی و تیز سازی که در پردازش تصاویر به کار گرفته می شوند، استفاده شده است. استفاده از این بلوک‌های محاسباتی منجر به ۶۳٪ صرفه جویی در توان مصرفی پویا، ۷۰٪ صرفه جویی در توان مصرفی ایستا، کاهش ۲۵٪ در مساحت طرح و همچنین ۳۳٪ بهبود در تأخیر نسبت به نوع دقیق آن شده است. همچنین میزان خطای وارد شده به سیستم به دلیل استفاده از محاسبات تقریبی به طور متوسط ۳۳٪ می باشد که تأثیر مخرب در کارکرد کاربردهای نرم سازی و تیز سازی ندارد و خروجی‌های این دو کاربرد با استفاده از بلوک‌های محاسبات تقریبی خللی در درستی پردازش تصویر وارد نمی کنند.

واژه‌های کلیدی: محاسبات تقریبی، جمع کننده تقریبی، ضرب کننده تقریبی، توان مصرفی، پردازش تصویر

نوع مقاله: پژوهشی

DOI: 10.29252/jiaeee.18.4.31

تاریخ ارسال مقاله: ۱۳۹۸/۰۳/۱۹

تاریخ پذیرش مشروط مقاله: ۱۳۹۹/۰۴/۳۰

تاریخ پذیرش مقاله: ۱۳۹۹/۰۶/۱۹

نام نویسنده مسئول: علی آذریبوند

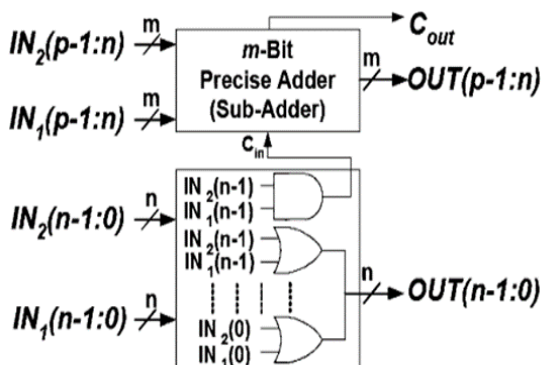
نشانی نویسنده مسئول: زنجان - زنجان - بلوار دانشگاه - دانشگاه زنجان - دانشکده مهندسی برق و کامپیوتر

۱- مقدمه

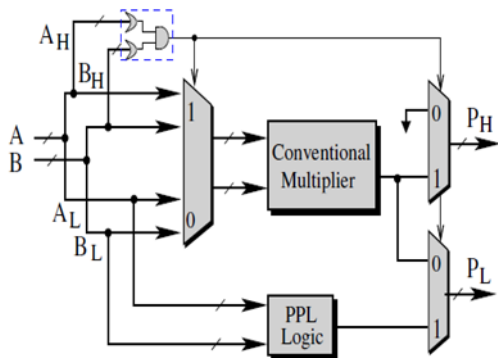
نقلی نادیده گرفته شده است. در این جمع کننده به علت محاسبه نشدن رقم نقلی برای قسمت کم ارزش، مدار بسیار سریع تر از حالت دقیق خود عمل می کند. همچنین حذف مدار تولید رقم نقلی، منجر به صرفه جویی در مساحت و توان مصرفی می شود. مدار داخلی این جمع کننده در شکل (۱) آورده شده است.

جمع کننده تقریبی دیگر که با عنوان $^{5}OLOCA$ در سال ۲۰۱۸ ارائه شده است، مدل بهینه جمع کننده تقریبی LOA است که نسبت به مدل غیربهینه (LOA)، ۷،۲٪ کاهش هزینه و ۵۸،۵٪ بهبود در میانگین مربع خطا و ۱۳٪ کاهش در ADP^6 را به همراه داشته است [۸].

جمع کننده دیگری که تقریب در سطح گیت انجام می دهد، جمع کننده ^{7}AXA می باشد. در این جمع کننده مقدار خروجی در ۴ حالت با جمع کننده دقیق متفاوت است. جمع کننده AXA توان مصرفی ایستا را تا ۳۰ درصد و توان مصرفی پویا را تا ۱۰ درصد کاهش می دهد [۱۰] [۹]. در ضرب کننده تقریبی که توسط آقای Bharat و همکارانش در سال ۲۰۱۶ ارائه شد، ورودی های ضرب کننده به دو قسمت با ارزش و کم ارزش تقسیم شده اند و برای محاسبه نتیجه قسمت کم ارزش، از مدار تقریبی ^{8}PPL Logic استفاده شده است. در شکل (۲) مدار تقریبی این ضرب کننده آورده شده است. با استفاده از این ضرب کننده توان مصرفی نسبت به ضرب کننده دقیق ۱۶،۷٪ کاهش یافته است [۱۱].



شکل (۱): مدار داخلی جمع کننده LOA [7]



شکل (۲): مدار داخلی ضرب کننده $Grag$ [11]

ضرب کننده دیگری که در سال ۲۰۱۳ توسط لین و همکارانش ارائه شد، یک نمونه تقریبی از ضرب کننده والاس^۹ می باشد که در آن برای

اگر چه معمولاً روش متداول بهبود کارایی مدار، افزایش تعداد ترانزیستورها در واحد سطح است؛ ولی با کوچک شدن ترانزیستورها و رسیدن ابعاد آنها به حدود چند ده نانومتر، به علت افزایش جریان های ناشی ترانزیستورها و بالا رفتن حرارت مدار، بهبود کارایی با این روش دچار مشکل گردیده است. برای حل این مشکل، روش های جدیدی برای بهبود کارایی ارائه شده که محاسبات تقریبی یکی از آنها است [۱] [۲] [۳]. رهیافت طراحی مدارهای تقریبی در حال تبدیل شدن به یک جایگزین مناسب برای مدارهای با دقت کامل در کاربردهایی است که به صورت ذاتی قابلیت تحمل خطا را دارند و در آنها بهره وری مصرف انرژی امری ضروری است [۴]. در این رهیافت توان مصرفی، سرعت و مساحت مدار با تغییر در نوع محاسبات بهبود می یابد و در مقابل مقدار قابل قبولی از دقت کاهش می یابد [۵].

محاسبات تقریبی در زمینه های مختلف مانند کاربردهایی که در ارزیابی خروجی آنها حواس انسان دخیل می باشد و لزومی بر وجود نتیجه دقیق نیست و همچنین در کاربردهایی که وجود مقداری خطا موجب اختلال در خروجی ها نمی شود، مورد استفاده قرار می گیرد. از جمله این زمینه ها می توان به پردازش تصویر مانند تشخیص چهره، پردازش صدا، داده کاوی، سیستم جستجو و پردازش سیگنال های دیجیتال^۱ اشاره نمود [۶] [۵].

یکی از مهمترین پیش نیازها در محاسبات تقریبی، طراحی بلوک های محاسباتی تقریبی می باشد که بتوان با استفاده از آنها نسبت به پردازش و محاسبات تقریبی اقدام کرد. مهم ترین و پایه ای ترین بلوک در محاسبات، جمع کننده می باشد و پس از آن ضرب کننده ها بیشترین استفاده را دارند و نقش مهمی در تعیین سرعت و توان مصرفی دارند [۳]. در این مقاله یک جمع کننده تقریبی پیشنهاد شده است و سپس با استفاده از این جمع کننده، یک ضرب کننده تقریبی نیز طراحی شده است. در ادامه بلوک های محاسباتی پیشنهادی در پیاده سازی دو کاربرد نرم سازی^۲ و تیز سازی^۳ که در پردازش تصویر به کار می روند، استفاده شده اند. در نهایت مدارهای پیشنهادی از نظر هزینه (مساحت طرح)، تأخیر، توان مصرفی و میزان خطا در مقایسه با مدارهای محاسباتی دقیق مورد ارزیابی و مقایسه قرار گرفته اند.

۲- پیشینه پژوهش

جمع کننده ها و ضرب کننده ها به عنوان اصلی ترین بلوک های محاسباتی، نقش مهمی در توان مصرفی مدارها دارند و مطالعات بسیاری جهت تقریبی نمودن آنها در سال های اخیر انجام شده است. از جمله جمع کننده هایی که در سطح گیت تقریب انجام داده اند، جمع کننده LOA ^۴ در مرجع [۷] می باشد. در این جمع کننده برای محاسبه نتیجه جمع بیت های کم ارزش از گیت OR به جای گیت XOR استفاده شده است و همچنین در بیت های کم ارزش مقدار رقم

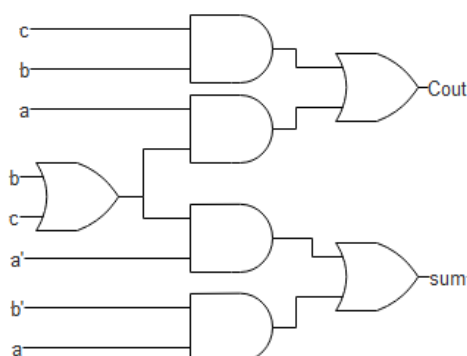
جدول (۱): جدول درستی تمام جمع کننده‌ی دقیق

a	b	c_i	sum	c_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

جدول (۲): جدول درستی تمام جمع کننده‌ی غیردقیق

a	b	c_i	sum	c_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	1	1
1	0	0	1	0
1	0	1	1	1
1	1	0	0	1
1	1	1	0	1

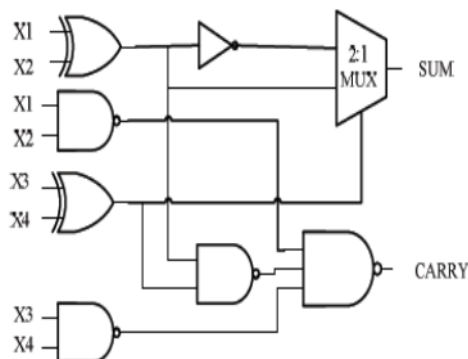
جمع کننده‌ی پیشنهادی در سه بیت از خروجی حاصل جمع با جمع کننده‌ی دقیق اختلاف دارد که این سه بیت در جدول (۲) به صورت برجسته نمایش داده شده‌اند. در این جمع کننده، تقریب در سطح گیت اعمال شده است که در شکل (۴) نشان داده شده است.



شکل (۴): مدار سطح گیت جمع کننده تقریبی پیشنهادی

با استفاده از تمام جمع کننده‌های تقریبی پیشنهادی، جمع کننده‌های ۴ و ۸ بیتی نیز طراحی شده است. در ادامه برای این جمع کننده‌ها میانگین خطا (اختلاف جواب دقیق و تقریبی) محاسبه و در جدول (۳) برای هر جمع کننده ۴ و ۸ بیتی آورده شده است. جهت محاسبه میانگین خطا، حاصل جمع اعداد ۴ و ۸ بیتی به ازای تمام مقادیر ممکن برای ورودی‌ها، هم با جمع کننده دقیق و هم با جمع کننده غیر دقیق پیشنهادی محاسبه شده است. اختلاف خروجی‌های این دو جمع کننده برای همه‌ی حالت‌ها به دست آمده است و در نهایت میانگین اختلاف‌ها گزارش شده است. برای مثال در جمع کننده ۴ بیتی که هر یک از ورودی‌ها ۴ بیتی‌اند و ۱۶ حالت دارند، ۲۵۶ حالت مختلف برای ترکیب‌های مختلف ورودی‌ها وجود دارد که اختلاف

محاسبه‌ی جمع اعداد موجود در درخت والاس^{۱۱} از یک ماژول فشرده ساز ۴ به ۲ استفاده شده است که با استفاده از این ماژول تعداد مراحل برای آماده شدن نتایج در ضرب کننده کاهش یافته است. مدار داخلی این ماژول در شکل (۳) آورده شده است. با توجه به اینکه سخت‌افزار کم‌تری در این ضرب کننده استفاده شده است، مسیر بحرانی به طور متوسط ۹،۸٪ و توان مصرفی نیز ۱۰،۴۷٪ کاهش یافته است [۱۲].



شکل (۳): مدار داخلی ماژول ۴ به ۲ مورد استفاده در ضرب کننده‌ی

لین [۱۲]

هم‌چنین در ضرب کننده‌ی غیردقیق دیگری که توسط Yi Guo و همکارانش در سال ۲۰۱۸ ارائه شد، نسبت به نوع دقیق آن از سخت-افزار کم‌تری استفاده شده است. در این ضرب کننده با استفاده از گیت-های منطقی no-XOR، فشرده‌سازهای تقریبی ۴ به ۲، ۶ به ۲ و ۸ به ۲، طراحی و در ضرب کننده والاس استفاده شده است، هم‌چنین در این ضرب کننده، روش ریکواری خطای گروهی با مسیر بحرانی کوتاه‌تر نیز، به کار گرفته شده است که در نهایت منجر به کاهش سخت‌افزار نسبت به نوع دقیق آن شده است [۱۳].

ضرب کننده‌ی تقریبی که توسط Reddy و همکارانش در سال ۲۰۱۹ ارائه شد نوع تقریبی از ضرب کننده‌ی Dadda است که در آن فشرده-سازهای ۴ به ۲ طراحی شدند که این فشرده‌سازها باعث کاهش مراحل انجام ضرب می‌شوند. در این ضرب کننده ابتدا با اعمال AND منطقی بر روی بیت‌های ضرب کننده و ضرب‌شونده، حاصل ضرب‌های جزئی ایجاد و سپس با استفاده از فشرده‌سازهای ۴ به ۲، به دو ردیف تبدیل شده و توسط جمع کننده‌ی CPA حاصل ضرب به دست می‌آید. با استفاده از این ضرب کننده توان مصرفی ۳۵٪، مساحت طرح ۱۷٪ و تأخیر نیز ۳۶٪ نسبت به نوع دقیق آن کاهش داشته است [۱۴].

۳- جمع کننده تقریبی پیشنهادی

جمع کننده‌ی تقریبی طراحی شده، حالت تقریبی تمام جمع کننده‌ی^{۱۱} دقیق می‌باشد. مدار تمام جمع کننده با سه ورودی a ، b ، c_i و دو خروجی sum و c_{out} ، دارای جدول درستی مطابق جدول (۱) می‌باشد. جمع کننده‌ای که در این مقاله طراحی شده است، دارای جدول درستی زیر می‌باشد.

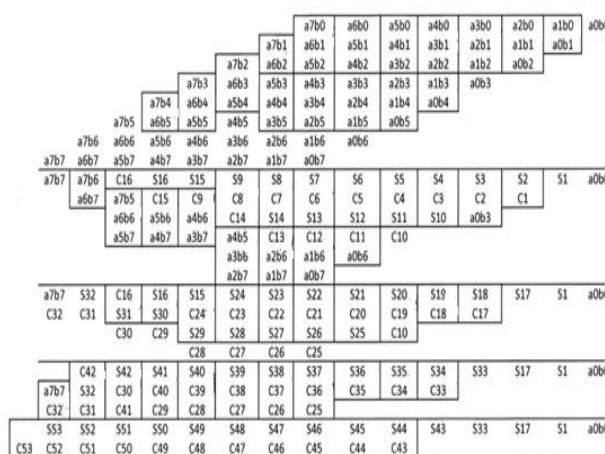
حاصل جمع دقیق و تقریبی محاسبه و میانگین اختلافها تحت عنوان میانگین خطا، گزارش شده است.

جدول (۳): میانگین خطای جمع کننده تقریبی پیشنهادی

میانگین خطا	تعداد بیت
۳	۴
۶۳	۸

۴- ضرب کننده تقریبی پیشنهادی

با استفاده از جمع کننده تقریبی پیشنهادی، ضرب کننده تقریبی طراحی شده است. ضرب کننده تقریبی پیشنهادی، حالت تقریبی ضرب کننده دقیق والاس می باشد [۱۵]. ضرب کننده والاس یک ضرب کننده ترکیبی است که در طراحی مدارهای دیجیتال برای ضرب دو عدد صحیح کاربرد دارد. ضرب کننده ۸ بیتی والاس از ۴۹ تمام جمع کننده و ۱۶ نیم جمع کننده تشکیل شده است. نمای کلی از ضرب کننده والاس در شکل (۵) آورده شده است. در ضرب کننده تقریبی پیشنهادی، تمام جمع کننده های ضرب کننده والاس، با تمام جمع کننده تقریبی پیشنهادی جایگزین شده است.



شکل (۵): ضرب کننده ۸ بیتی والاس

۵- ارزیابی ضرب کننده تقریبی پیشنهادی

برای ضرب کننده تقریبی پیشنهادی و ضرب کننده دقیق، میزان توان مصرفی ایستا و پویا، مساحت طرح و تاخیر با استفاده از ابزار Design Compiler و در تکنولوژی ۱۸۰ nm محاسبه گردیده است که در جدول ۴ مقادیر اندازه گیری شده، آورده شده است.

جدول (۴): مقادیر توان مصرفی، مساحت طرح و تأخیر ضرب کننده تقریبی پیشنهادی و دقیق

تأخیر	مساحت طرح	توان ایستا	توان پویا	ضرب کننده
۳.۹۷ us	۳۷۸۵.۴۴ μm^2	۶۹.۹۸ nw	۷۳۱.۲ uw	تقریبی
۵.۸۷ us	۵۰۱۹۳.۵۳ μm^2	۲۳۲.۲ nw	۱.۹۸ mw	دقیق

با توجه به نتایج موجود در جدول فوق، میزان بهبود توان مصرفی، مساحت طرح و تأخیر ضرب کننده پیشنهادی نسبت به ضرب کننده دقیق نیز محاسبه شده و در جدول ۵ آورده شده است.

جدول (۵): میزان بهبود هر یک از معیارها در ضرب کننده

پیشنهادی نسبت به ضرب کننده دقیق

تأخیر	مساحت طرح	توان ایستا	توان پویا	معیار
٪۳۳	٪۲۵	٪۷۰	٪۶۳	میزان بهبود

۶- کاربرد ضرب کننده در پردازش تصویر

اعمال فیلترهای مختلف بر روی تصاویر یکی از عملیات پرکاربرد و مورد نیاز در پردازش تصویر می باشد. از جمله این فیلترها می توان به نرم سازی، تیزسازی، تشخیص لبه و حذف نویز اشاره نمود [۱۶]. منظور از فیلتر، یک ماتریس است که در تصویر مورد نظر به هر پیکسل و پیکسل های اطراف آن اعمال می شود. در واقع اعمال فیلتر به صورت یک ضرب ماتریسی انجام می شود [۱۷] [۱۸]. اعمال فیلتر به این صورت است که ابتدا مبدأ ماتریس در اولین خانه ی تصویر قرار می گیرد، زیرا تصویر نیز یک ماتریس است که مقدار درایه های آن شدت پیکسل های مختلف است. سپس هرخانه از ماتریس و درایه های تصویر که باهم هم پوشانی دارند، در هم ضرب شده و حاصل کلیه ی ضرب ها باهم جمع می شوند و نتیجه در خانه ی اول تصویر قرار می گیرد. به همین ترتیب، این عمل برای کلیه ی خانه های تصویر انجام شده و تصویر جدید به دست می آید.

نرم سازی یکی از کاربردهای اعمال فیلتر بر تصویر می باشد [۱۹]. این کاربرد اغلب جهت کاهش نویز و یا کاهش تعداد پیکسل های تصویر، مورد استفاده قرار می گیرد. عملیات نرم سازی برپایه ی فیلترهای پایین گذر کار می کند. از آنجا که در برخی از پژوهش های اخیر و مرتبط، به منظور نشان دادن توانایی جمع کننده ها و ضرب کننده های تقریبی برای استفاده در کاربردهای مختلف و از جمله پردازش تصویر، از کاربرد نرم سازی استفاده شده است [۲۰]؛ از همین رو نرم سازی به عنوان یکی از کاربردها برای ارزیابی قابلیت استفاده از ضرب کننده های تقریبی در پردازش تصویر انتخاب شده است. ماتریس ماسک مورد استفاده برای نرم سازی، در رابطه ی ۱ نشان داده شده است [۱۹]:

$$Mask_{smoothing} = \begin{bmatrix} 1 & 1 & 1 & 1 & 1 \\ 1 & 4 & 4 & 4 & 1 \\ 1 & 4 & 12 & 4 & 1 \\ 1 & 4 & 4 & 4 & 1 \\ 1 & 4 & 7 & 4 & 1 \end{bmatrix} \quad (1)$$

همچنین تک تک پیکسل های تصویری که بر روی آن عملیات نرم سازی انجام شده است، از طریق رابطه ی زیر به دست می آید:

$$Y(i, j) = \frac{1}{60} \sum_{m=-2}^2 \sum_{n=-2}^2 X(i+m, j+n) * Mask(m+3, n+3) \quad (2)$$

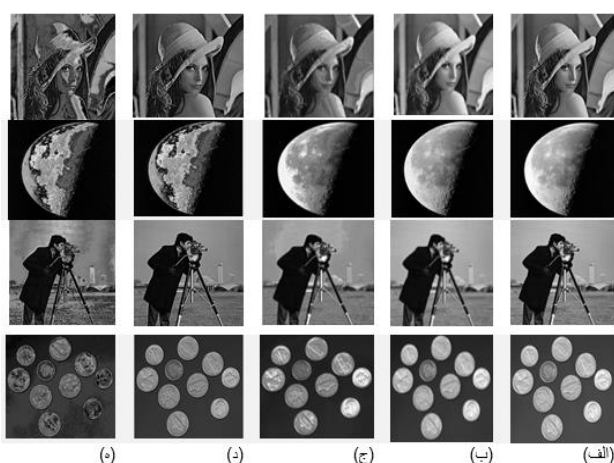
نتایج آن قابل مشاهده است. در تمامی نتایج حاصله، معیار MSSIM برای حالت دقیق و تقریبی بزرگتر از ۰/۶ و قابل قبول می باشد.

جدول (۶): میزان شباهت برای ۴ تصویر محک در نرم سازی و

تیزسازی

MSSIM تصویر	نرم سازی	تیزسازی
Coins	۰.۷۰	۰.۶۰
Cameraman	۰.۶۵	۰.۶۹
Moon	۰.۸۵	۰.۸۱
Girl	۰.۷۱	۰.۶۱

در شکل ۶، تصاویر خروجی برای ۴ تصویر محک آورده شده است.



شکل (۶): (الف) تصویر اصلی (ب) نرم سازی با استفاده از ضرب

کننده ی دقیق (ج) نرم سازی با استفاده از ضرب کننده ی پیشنهادی
(د) تیزسازی با استفاده از ضرب کننده ی دقیق (ه) تیزسازی با استفاده از
ضرب کننده ی پیشنهادی

۸- نتیجه گیری

در این مقاله یک جمع کننده ی تقریبی جدید پیشنهاد و با زبان طراحی سخت افزار Verilog طراحی شده است و برای جمع کننده های ۴ و ۸ بیتی از این نوع، میانگین خطا با استفاده از ابزار Modelsim محاسبه گردیده است. سپس از این جمع کننده برای طراحی ضرب کننده ی تقریبی جدید استفاده شده است. همچنین از این ضرب کننده در کاربردهای نرم سازی و تیزسازی از پردازش تصویر استفاده شده و برای ۴ تصویر محک میزان شباهت، MSSIM، محاسبه شده است. با استفاده از ضرب کننده ی تقریبی پیشنهادی، توان مصرفی پویا ۶۳٪، توان مصرفی ایستا ۷۰٪، مساحت طرح ۲۵٪ و میزان تأخیر ۳۳٪ نسبت به نوع دقیق آن بهبود داشته است و در مقابل میزان شباهت از مقدار یک در صورت استفاده از ضرب کننده ی دقیق به مقدار ۰/۷۰۲۵ کاهش یافته است.

در رابطه ی ۲، منظور از آرایه X ، پیکسل های تصویری است که نرم سازی بر روی آن اعمال خواهد شد. تیزسازی تصویر ابزار قدرتمند دیگری می باشد که بر بافت و وضوح تصویر متمرکز است. این عمل باعث افزایش وضوح تصویر می شود و در واقع مانند فیلتر بالاگذر عمل می کند. با عمل تیزسازی مکان هایی از تصویر مانند لبه ها که دارای فرکانس یا اختلاف شدت بیشتری هستند، با جزئیات بیشتری نمایش داده می شوند. همانند کاربرد نرم سازی، در تیزسازی نیز یک ماتریس بر روی تصویر به عنوان فیلتر اعمال می شود. عمل تیزسازی دارای ماسک های مختلف می باشد که در این تحقیق از ماسک تیزسازی که ماتریس آن در رابطه ی زیر آورده شده است، استفاده شده است [۲۱]:

$$Mask_{sharpening} = \begin{bmatrix} 1 & 4 & 7 & 4 & 1 \\ 4 & 16 & 26 & 16 & 4 \\ 7 & 26 & 41 & 26 & 7 \\ 4 & 16 & 26 & 16 & 4 \\ 1 & 4 & 7 & 4 & 1 \end{bmatrix} \quad (3)$$

تصویری که بر روی آن تیزسازی انجام شده است نیز از طریق رابطه ی زیر به دست می آید:

$$Y(i, j) = 2X(i, j) - \frac{1}{273} \sum_{m=-2}^2 \sum_{n=-2}^2 X(i+m, j+n) * Mask(m+3, n+3) \quad (4)$$

در رابطه ی ۴، X تصویری است که ماسک تیزسازی بر روی آن اعمال و Y تصویر خروجی تیزسازی شده است. باید توجه داشت که عمل ضرب در رابطه های ۲ و ۴ توسط ضرب کننده ی تقریبی پیشنهادی بر روی ۴ تصویر محک Coins، Cameraman، Moon و Girl انجام شده است [۱۹] [۲۲].

۷- ارزیابی میزان شباهت تصاویر خروجی مربوط به نرم سازی و تیزسازی

برای ارزیابی میزان دقت و خطای ضرب کننده ی پیشنهادی در کاربردهای نرم سازی و تیزسازی، از معیاری به نام MSSIM^{۱۱} استفاده شده است. این معیار برای محاسبه ی میزان شباهت ساختاری دو تصویر می باشد و اگر دو تصویر از لحاظ ساختاری مانند هم باشند، این معیار برابر با یک است و هر چه این معیار به یک نزدیک تر باشد، میزان شباهت دو تصویر بیشتر است. بنابراین در هنگام استفاده از کاربردهایی که از بلوک های محاسباتی تقریبی استفاده می کنند؛ هر چه MSSIM تصویر خروجی که با استفاده از بلوک های محاسباتی تقریبی به دست آمده است با تصویری که بدون تقریب محاسبه شده است به یک نزدیک باشد، نتیجه مطلوب تر و میزان کاهش دقت به دلیل تقریب، کمتر خواهد بود [۲۲]. بعد از اعمال عملیات نرم سازی و تیزسازی بر روی تصاویر با استفاده از بلوک های محاسباتی دقیق و تقریبی، برای تصاویر خروجی معیار MSSIM محاسبه شده است که در جدول ۶،

مراجع

- [16] Z. Wang and H. Wang, "Image smoothing with generalized random walks: Algorithm and applications," *Appl. Soft Comput. J.*, vol. 46, pp. 792–804, Sep. 2016.
- [17] M. Dhanushree, R. Priyadharsini, and T. Sree Sharmila, "Acoustic image denoising using various spatial filtering techniques," *Int. J. Inf. Technol.*, vol. 11, no. 4, pp. 659–665, Dec. 2019.
- [18] C. Pérez-Benito, C. Jordán, J. A. Conejero, and S. Morillas, "Graph-based methods for simultaneous smoothing and sharpening of color images," *J. Comput. Appl. Math.*, vol. 350, pp. 380–395, Apr. 2019.
- [19] O. Akbari, M. Kamal, A. Afzali-Kusha, and M. Pedram, "Dual-Quality 4:2 Compressors for Utilizing in Dynamic Accuracy Configurable Multipliers," *IEEE Trans. Very Large Scale Integr. Syst.*, vol. 25, no. 4, pp. 1352–1361, 2017.
- [20] S. Mazahir, O. Hasan, ... R. H.-I. T. on, and undefined 2017, "Probabilistic error modeling for approximate adders," *ieeexplore.ieee.org*.
- [21] M. S. K. Lau, K. V. Ling, and Y. C. Chu, "Energy-aware probabilistic multiplier: Design and analysis," in *Embedded Systems Week 2009 - 2009 International Conference on Compilers, Architecture, and Synthesis for Embedded Systems, CASES'09, 2009*, pp. 281–290.
- [22] Z. Wang, A. C. Bovik, H. R. Sheikh, and E. P. Simoncelli, "Image quality assessment: From error visibility to structural similarity," *IEEE Trans. Image Process.*, vol. 13, no. 4, pp. 600–612, Apr. 2004.
- [1] K. J. Kuhn, "Moore's law past 32nm: Future challenges in device scaling," in *Proceedings - 2009 13th International Workshop on Computational Electronics, IWCE 2009, 2009*.
- [2] W. Liu, T. Zhang, E. McLarnon, M. Oneill, P. Montuschi, and F. Lombardi, "Design and Analysis of Majority Logic Based Approximate Adders and Multipliers," *IEEE Trans. Emerg. Top. Comput.*, 2019.
- [3] J. Han and M. Orshansky, "Approximate computing: An emerging paradigm for energy-efficient design," in *Proceedings - 2013 18th IEEE European Test Symposium, ETS 2013, 2013*.
- [4] S. Mittal, "A survey of techniques for approximate computing," *ACM Computing Surveys*, vol. 48, no. 4. Association for Computing Machinery, pp. 1–33, 18-Mar-2016.
- [5] R. Ye, T. Wang, F. Yuan, R. Kumar, and Q. Xu, "On reconfiguration-oriented approximate adder design and its application," in *IEEE/ACM International Conference on Computer-Aided Design, Digest of Technical Papers, ICCAD, 2013*, pp. 48–54.
- [6] J. Liang, J. Han, and F. Lombardi, "New metrics for the reliability of approximate and probabilistic adders," *IEEE Trans. Comput.*, vol. 62, no. 9, pp. 1760–1771, 2013.
- [7] H. R. Mahdiani, A. Ahmadi, S. M. Fakhraie, and C. Lucas, "Bio-inspired imprecise computational blocks for efficient VLSI implementation of soft-computing applications," *IEEE Trans. Circuits Syst. I Regul. Pap.*, vol. 57, no. 4, pp. 850–862, Apr. 2010.
- [8] A. Dalloo, A. Najafi, and A. Garcia-Ortiz, "Systematic design of an approximate adder: The optimized lower part constant-OR Adder," *IEEE Trans. Very Large Scale Integr. Syst.*, vol. 26, no. 8, pp. 1595–1599, Aug. 2018.
- [9] R. Hegde and N. R. Shanbhag, "Soft digital signal processing," *IEEE Trans. Very Large Scale Integr. Syst.*, vol. 9, no. 6, pp. 813–823, Dec. 2001.
- [10] Z. Yang, A. Jain, J. Liang, J. Han, and F. Lombardi, "Approximate XOR/XNOR-based adders for inexact computing," in *Proceedings of the IEEE Conference on Nanotechnology, 2013*, pp. 690–693.
- [11] B. Garg and G. K. Sharma, "Low power signal processing via approximate multiplier for error-resilient applications," in *11th International Conference on Industrial and Information Systems, ICIS 2016 - Conference Proceedings, 2016*, vol. 2018-Janua, pp. 546–551.
- [12] C. H. Lin and I. C. Lin, "High accuracy approximate multiplier with error correction," in *2013 IEEE 31st International Conference on Computer Design, ICCD 2013, 2013*, pp. 33–38.
- [13] Y. Guo, H. Sun, L. Guo, and S. Kimura, "Low-Cost Approximate Multiplier Design using Probability-Driven Inexact Compressors," in *2018 IEEE Asia Pacific Conference on Circuits and Systems, APCCAS 2018, 2019*, pp. 291–294.
- [14] K. Manikantta Reddy, M. H. Vasantha, Y. B. Nithin Kumar, and D. Dwivedi, "Design and analysis of multiplier using approximate 4-2 compressor," *AEU - Int. J. Electron. Commun.*, vol. 107, pp. 89–97, Jul. 2019.
- [15] M. Navin Kumar, R. S. Adithyaa, D. Bhavan Kumar, and T. Pavithra, "Design Analysis of Wallace Tree based Multiplier using Approximate Full Adder and Kogge Stone Adder," in *2020 6th International Conference on Advanced Computing and Communication Systems, ICACCS 2020, 2020*, pp. 612–616.

زیر نویس ها

¹ Digital Signal Processing² Smoothing³ Sharpening⁴ Low part OR adder⁵ Optimized Low part constant OR Adder⁶ Area Delay Product⁷ Approximate XOR/XNOR based Adder⁸ Partial-Product Less⁹ Wallace¹⁰ Wallace tree¹¹ Full Adder¹² Mean Structural Similarity