تحلیل قابلیت اطمینان آرایش‌های مازاد متداول برای کلیدهای قدرت و ارائه ساختار مازاد جدید

توحیدرحیمی[۱] سید حسین حسینی[۲] مهران صباحی[۳] مهدی عباپور[۴] گئورگ قره‌پتیان[۵]

۱- دانشجوی دکتری تخصصی- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
rahimitohid@tabrizu.ac.ir

۲- استاد- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
hosseini@tabrizu.ac.ir

۳- دانشیار- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
sabahi@tabrizu.ac.ir

۴- استادیار- دانشکده مهندسی برق و کامپیوتر- دانشگاه تبریز- تبریز- ایران
abapour@tabrizu.ac.ir

۵- استاد، دانشکده مهندسی برق- دانشگاه صنعتی امیرکبیر - تهران- ایران
grptian@aut.ac.ir

چکیده: آرایش‌های کلیدهای قدرت به صورت موازی، سری و آماده‌به‌کار با هدف بهبود قابلیت اطمینان در مبدل‌های الکترونیک قدرت به‌کار می‌روند. افزایش قابلیت اطمینان در کاربردهای نظیر مبدل‌های توان بالای صنعتی، ماهواره‌ها، مبدل‌های واسط در حضور منابع تولید پراکنده به دلایل اقتصادی، عدم دسترسی و یا دسترسی سخت برای تعمیر و نگه‌داری و همچنین دلایل جانی اهمیت به خصوص دارد. به دلیل اهمیت قابلیت اطمینان، در این مقاله، مدل‌های قابلیت اطمینان ساختارهای موازی، سری و آماده به‌کار و همچنین ساختار جدید پیشنهادی با نگرشی جدید مورد مقایسه قرار گفته‌اند. توابع قابلیت اطمینان و MTTF (متوسط زمان خطا) برای ساختارهای مذکور به دست آمده‌است. در برخی موارد، ساختارهای مازاد مورد مطالعه دارای نواحی مرزی با یکدیگر هستند که در کار حاضر این نواحی مرزی تعیین گردیده‌است. نتایج تحلیل‌های صورت گرفته موید آن است که در کاربردهای توان بالا، ساختار سری و موازی به ترتیب برای موارد ولتاژ بالا و جریان بالا مناسب بوده و همچنین ساختار جدید می‌تواند جایگزین ساختار آماده‌به‌کار شود.

کلمات کلیدی: آرایش کلیدهای قدرت، قابلیت اطمینان، MTTF ، ساختارهای مازاد

تاریخ ارسال مقاله :۱۳۹۴/۱۱/۱۴

تاریخ پذیرش مشروط مقاله: ۱۳۹۵/۵/۲۷

تاریخ پذیرش مقاله : ۱۳۹۵/۶/۲۹

نام نویسنده‌ی مسئول : دکتر سیدحسین حسینی

نشانی نویسنده‌ی مسئول: ایران، تبریز، بلوار ۲۹ بهمن، دانشگاه تبریز، دانشکده مهندسی برق و کامپیوتر ایران

[Downloaded from jiaeee.com on 2026-11-20]

[DOR: 20.1001.1.26765810.1397.15.1.9.7]

Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

۱- مقدمه

مبدل‌های الکترونیک قدرت به دلیل توسعه به کارگیری سیستم‌های الکتریکی در صنایع مختلف و بهره‌بردای از انرژی‌های تجدید پذیر با توسعه همراه بوده است [۴-۱]. در این راستا، روش‌های کنترلی و ساختارهای جدید مبدل‌های الکترونیک قدرت با امکان انتقال توان با بازده بالا و در حجم کوچک معرفی شده‌اند. ولی افزایش توجه به ادوات الکترونیک قدرت چالش‌هایی را نیز همراه داشته است. انتخاب روش‌ها یا ساختارهای الکترونیک قدرت با اهداف ذکر شده چالش‌های قابلیت اطمینان را به همراه خود داشته است. برای مثال، در خودروهای هیبریدی خطای سیستم محرکه های الکتریکی سبب خواهد شدکه مصرف سوخت بهینه نباشد و مسافت رانندگی قابل دستیابی کاهش خواهد یافت [۵]. در سیستم تولید توان فتوولتاییک، هزینه خطا معادل با هزینه انرژی است که در طول خطا تولید نمی‌شود و همچنین هزینه تعمیر و نگه‌داری بر هزینه خطا اضافه می‌شود [۶]. با توجه به مطالعات میدانی، مبدل‌های الکترونیک قدرت عامل ۳۷ درصد تعمیر و نگه‌داری‌های برنامه ریزی نشده برای سیستم های فتوولتائیک [۷] ، ۱۳ درصد سیستم‌های بادی [۸] و ۳۸ درصد سیستم های درایو سرعت متغیر صنعتی [۹] می‌باشند. یکی از نگرانی‌های مرتبط با قابلیت اطمینان مربوط به کلیدهای قدرت است که آسیب‌پذیرترین عناصر یک سیستم الکترونیک قدرتی می‌باشد .

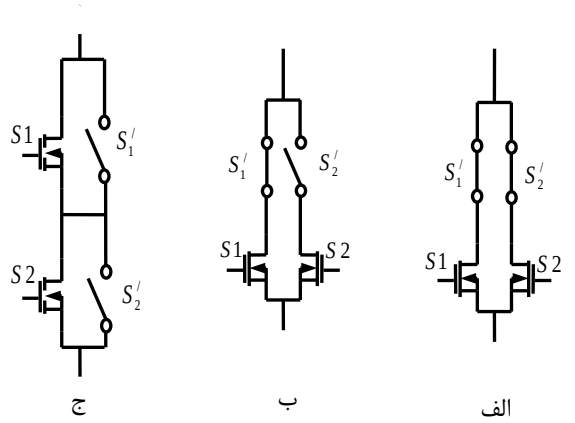
در مبدل‌های الکترونیک قدرت بدون ویژگی مازاد[۱]هر گونه خطایی در ادوات نیمه‌هادی و یا زیرسیستم‌ها سبب ایجاد وقفه در عملکرد مبدل می‌شود [۱۰]. در کاربردهای خاص شامل شرایط بحرانی از قبیل کاربردهای نظامی، تجارت، بیمارستان و موارد از این قبیل، وقفه در عملکرد یک سیستم می‌تواند سبب ایجاد خسارات جانی و مالی جبران ناپذیری شود[۱۳-۱۱]. اهمیت افزایش اعتمادپذیری به مبدل‌های الکترونیک قدرت سبب شده‌است که قابلیت اطمینان مبدل‌های الکترونیک قدرت به صورت کیفی و کمی مورد مطالعه قرار گیرند[۱۴و۱۵].

روش‌های تحمل‌پذیری خطا[۲]در چهار دسته‌بندی شامل سطح کلید، سطح پایه، سطح ماژول و سطح سیستم برای بهبود قابلیت اطمینان ارائه شده‌است [۱۶]. ایجاد افزونگی یا همان مازاد در قالب ساختارهای موازی، آماده‌به‌کار[۳]و سری در گروه افزونگی‌های سطح کلید برای بهبود قابلیت اطمینان ارائه شده‌است. کاهش تغییرات ولتاژ روی کلیدهای قدرت [۱۷و۱۸]، کاهش تلفات کلیدزنی ناشی از کاهش فرکانس کلیدزنی با ارایه ساختارهای جدید [۱۸] وتشخیص به موقع خطا [۱۹] می‌تواند برای بهبود قابلیت اطیمنان به‌کار بروند.

در پژوهش‌های قبلی، مقایسه جامع از دید قابلیت اطمینان بین ساختارهای مازاد کلید قدرت متداول انجام نشده است. در این مقاله، تحلیل مقایسه‌ای بین ساختارهای موازی، سری و آماده‌به‌کار با نگرشی جدید ارائه شده است و به منظور بهبود قابلیت اطمینان ساختارهای مازاد متداول، ساختاری جدید پیشنهاد شده‌است. تحلیل قابلیت اطمینان انواع ساختار مبتنی بر کلید قدرت بر اساس مدل مارکوف‌صورت گرفته و توابع MTTF برای ساختارهای مورد مطالعه استخراج شده و در کنار یکدیگر مقایسه شده‌است. در این مقاله با نگرشی جدید به مقایسه ساختارهای مختلف پرداخته شده است. تفکیک کاربردهای جریان بالا و ولتاژ بالا برای کابردهای توان بالا صورت گرفته است. پژوهش‌های قبلی مشخصه توان را برای تفکیک ساختارهای برای سطوح مختلف توان انجام داده‌اند. ولی دراین مقاله، کابرد ساختارهای مختلف برای سطوح ولتاژ و جریان تفکیک شده‌است. سطح توان بالا می‌تواند ناشی از سطح ولتاژ بالا و یا جریان بالا باشد که این مساله مورد تاکید قرار گرفته است. بررسی رابطه بین احتمال عملکرد سیستم تشخیص خطا و احتمال خرابی عناصر نیمه‌هادی و تاثیرگذاری ان بر شاخص MTTF نیز در این مقاله صورت گرفته است. در ادامه مقاله به پنج بخش تقسیم شده‌است. ساختارهای مورد مطالعه، تحلیل ساختارها از دید قابلیت اطمینان، تحلیل مقایسه‌ای قابلیت اطمینان، مطالعه موردی و نتیجه‌گیری بخش‌های مختلفی هستند که ساختار مقاله را تشکیل می‌دهند.

۲- ساختارهای مورد مطالعه

سه ساختار متداول مازاد موازی، آماده‌به‌کار و سری در شکل (۱-الف)، (۱-ب) و (۱-ج) به ترتیب نشان داده شده است. این ساختارها دارای دو نوع کلید اصلی و فرعی هستند. کلیدهای اصلی همان کلیدهای قدرت می باشند و کلیدهای فرعی مسئولیت مدیریت خطا را بر عهده دارند و می توانند از نوع الکترودینامیکی و یا هر نوع دیگر باشند. تمامی کلیدهای فرعی در حالت اولیه وابسته به نوع ساختار مازاد مدار باز و یا اتصال کوتاه باشند. البته در ساختار آماده‌به‌کار، فقط یک کلید وصل و سایر کلیدها مدار باز هستند. تمامی ساختارها نیازمند سیستم مدیریت خطا با هدف تشخیص خطا، رفع کلید معیوب و فرمان بازآرایی هستند.



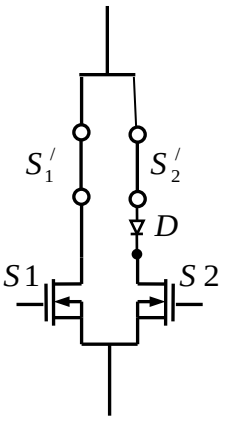
شکل (۱): ساختارهای مازاد کلید قدرت. الف) ساختار موازی ب)ساختار آماده‌به‌کار ج) ساختار سری

Journal of Iranian Association of Electrical and Electronics Engineers - Vol.15- No.1 Spring 2018

[Downloaded from jiaeee.com on 2026-11-20]

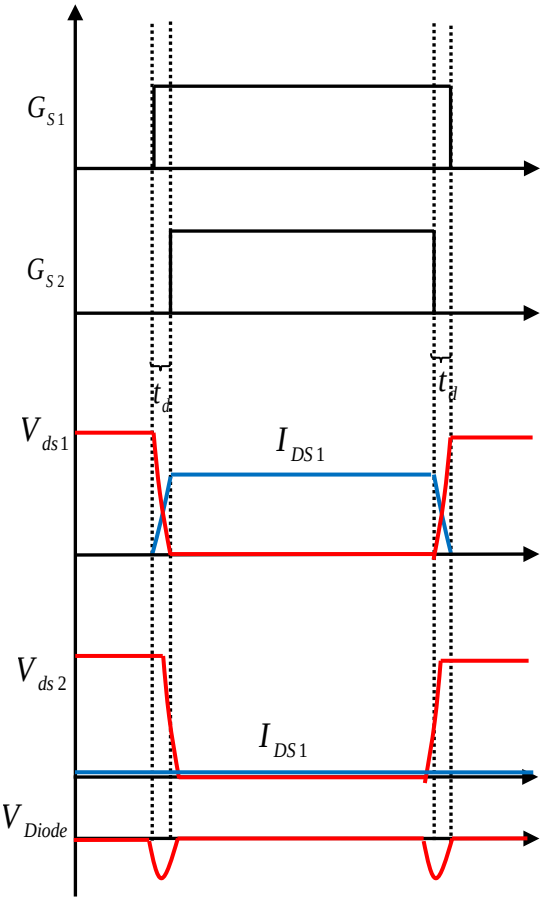
[DOR: 20.1001.1.26765810.1397.15.1.9.7]

به منظور بهبود قابلیت اطمینان ساختار آماده‌به‌کار، در این بخش، یک ساختار مازاد جدید پیشنهاد شده است که برای مدیریت خطا نیازی به تشخیص و رفع خطای مدار بازی ندارد. این ساختار در شکل (۲) به نمایش درآمده است. در این ساختار یک کلید قدرت در یک شاخه و یک کلید قدرت دیگر به صورت سری با یک کلید دیگر قرار گرفته‌اند.



شکل (۲): ساختار مازاد پیشنهادی

فرمان پالس کلیدهای قدرت در شکل (۳) به نمایش درآمده است. ابتدا کلید قدرت S1 فرمان آتش می‌گیرد و سپس فرمان آتش کلید S2 صادر می‌شود. به دلیل تاخیری که در فرمان پالس وجود دارد، ولتاژ دو سر دیود در حالت ایده‌آل صفر یا منفی بوده و دیود هدایت نخواهد کرد ودر نتیجه کلید S2 روشن نخواهد شد. اعمال این تاخیر در فرمان پالس، اطمینان از روشن شدن کامل کلید قدرت اصلی را حاصل می‌کند. قبل از فرمان خاموشی به کلید قدرت S1، کلید قدرت S2 خاموش می شود. به دلیل این‌که جریان بار از کلید S2 و دیود سری با آن عبور نمی‌کند، شاخه دوم به عنوان شاخه رزرو باقی می‌ماند. در صورتی که کلید S1 دچار خطای مدار بازی شود، تشخیص خطا و رفع آن ضرورتی ندارد چرا که در صورت عدم هدایت کلید S1،کلید S2 جریان بار را عبور خواهد داد. به طور خلاصه می‌توان گفت علت استفاده از دیود، حذف سیستم تشخیص خطای مدار بازی کلید در حال سرویس است. به طوری که با خطای مداربازی کلید درحال سرویس به طور اتوماتیک کلید ذخیره وارد عمل شود و اقدام اضافی از جمله تشخیص، ایزولاسیون کلید معیوب و تولید فرمان پالس جدید صورت نگیرد.

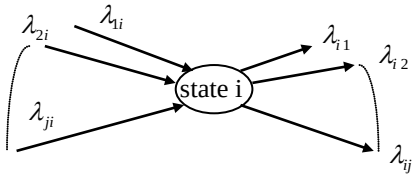


شکل (۳): ترتیب فرمان پالس به کلیدهای قدرت در ساختار پیشنهادی

۳- تحلیل ساختارها از دید قابلیت اطمینان

برای مطالعه و تحلیل قابلیت اطمینان مبدل‌های الکترونیک قدرت، مدل‌های مارکوف که نمایش گرافیکی از وضعیت‌های کاری مختلف سیستم هستند توسط پژوهشگران به‌کار گرفته شده‌است [۲۰و۲۱]. مدل‌های قابلیت اطمینان مارکوف ساختارهای موازی و آماده‌به‌کار در [۲۱] مطالعه شده‌است. در این مقاله، مدل مارکوف ساختارهای سری و ساختار جدید بدست آمده‌است.

زنجیره مارکوف یک سیستم از تمامی حالت‌های ممکن عملکرد آن سیستم تشکیل شده است. سیستم ممکن است در هر کدام از حالت‌های مشخص شده با احتمال $P_i(t)$ قرار داشته باشد و با نرخ λ_{ij} از وضعیت i به j تغییر حالت کاری بدهد و یا با نرخ λ_{ji} از وضعیت j به i تغییر وضعیت بدهد(شکل ۴). در صورتی که تعداد وضعیت کاری یک سیستم محدود و برابر N باشد ، با در نظر گرفتن احتمالات توضیح داده شده، می‌توان احتمال عملکرد یک سیستم در وضعیت i را با رابطه (۱) بیان کرد[۲۰].



شکل (۴): دیاگرام کلی تغییر وضعیت در زنجیره مارکوف

$$\frac{dP_i(t)}{dt} = -\sum_{i \neq j} \lambda_{ij} P_i(t) + \sum_{j \neq i} \lambda_{ji} P_j(t) \qquad (۱)$$

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]
Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

در رابطه (۱)، $1 \le i, j \le N$. می‌توان رابطه (۱) را به صورت ماتریسی نوشت که در رابطه (۲) دیده می‌شود.

$$\frac{d\overline{P(t)}}{dt} = \overline{A}\,\overline{P(t)} \qquad (۲)$$

در رابطه بالا $\overline{P(t)} = [P_1 ... P_N]^T$ و $\overline{A}$ ماتریس انتقال می‌باشد. در صورتی که فرض شود که وضعیت اول کاری سیستم، حالتی است که آن سیستم عملکرد خود را شروع می‌کند، می‌توان گفت احتمال وقوع حالت اول در شروع فرآیند کاری سیستم مورد مطالعه، برابر ۱۰۰ درصد و برای سایر حالات کاری برابر صفر درنظر گرفته می‌شود. بدین ترتیب می‌توان رابطه (۳) را برای شرایط اولیه نوشت.

$$\overline{P(t)} = [1\ 0\ 0\ ...\ 0]^T \qquad (۳)$$

آخرین وضعیت یا همان وضعیت شماره N ، وضعیتی تعریف می‌شود که سیستم در ان وضعیت به طور کامل از دست می‌رود و دچار عیب کلی شده‌است. پس قابلیت اطمینان سیستم به صورت رابطه (۴) بیان خواهد شد.

$$R(t) = 1 - P_N(t) \qquad (۴)$$

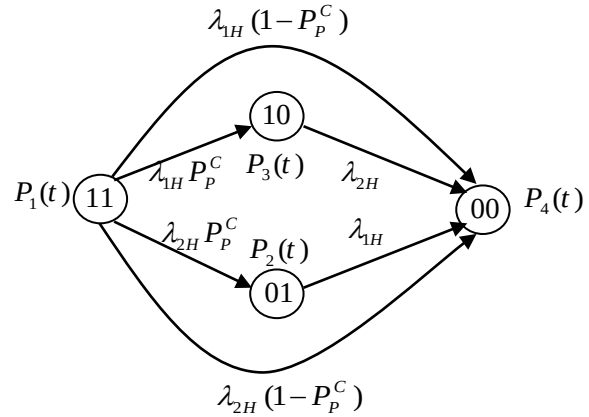
در کنار تابع قابلیت اطمینان، معیار متوسط زمان تا خطا (MTTF) تعریف می‌شود که بیان‌گر عمر یک سیستم است که به کمک رابطه (۵) بیان می‌گردد.

$$MTTF = \int_0^\infty R(t)dt \qquad (۵)$$

۱-۳- ساختار موازی و آماده‌به‌کار

شکل (۴) زنجیره مارکوف برای عملکرد ساختار موازی را نشان می‌دهد. در شکل(۴)، چهار وضعیت کاری نشان داده شده‌است. برای سیستم با وضعیت (۱۱) که در آن دو کلید قدرت سالم بوده و جریان یکسانی را عبور می‌دهند، شروع به‌کار می‌کند. احتمال وقع این وضعیت در زمان آغاز کار برابر ۱۰۰ درصد است. در صورتی کلید اولی دچار عیب شود و سیستم مدیریت خطا بتواند کلید معیوب را ایزوله نماید، وضعیت (۰۱) ایجاد می‌شود. احتمال وقوع خطا در وضعیت (۱۱) با λ_{1H} و احتمال موفقیت سیستم مدیریت خطا با P_p^c بیان می‌گردد. برای ایجاد شرایط (۰۱) بایستی خطا در کلید اولی به وقوع پیوندد و سیستم مدیریت خطا هم عملکرد موفقی داشته باشد، لذا احتمال گذر از (۱۱) به (۰۱) برابر $\lambda_{1H} P_P^C$ خواهد بود. در صورتی که سیستم مدیریت خطا نتواند کلید معیوب را ایزوله نماید، سیستم به طور کامل از دست می‌رود و وضعیت (۰۰) به وجود می‌آید. وضعیت (۰۰)، وضعیتی است که سیستم به طور کامل از دست می‌رود. لذا احتمال گذر از (۱۱) به (۰۰) در اثر خرابی کلید اول برابر $\lambda_{1H}(1-P_P^C)$ خواهد بود. وقتی سیستم در وضعیت (۰۱) قرار دارد، خطا در کلید دوم سبب خواهد شد که سیستم از (۰۱) به وضعیت (۰۰) منتقل شود. احتمال خطا در وضعیت (۰۱) با λ_{2H} بیان می‌گردد.

شرایط مشابه را برای حالتی که کلید دوم در مرحله اول دچار عیب شود نیز برقرار است که باوضعیت (۱۰) نشان داده شده‌است.



شکل (۵): دیاگرام زنجیره‌ای مارکوف دو کلید قدرت در کارکرد موازی

به کمک روابط (۱) و (۲)، و با توجه به شکل (۵)، می‌توان رابطه (۶) را بیان کرد.

$$\frac{d}{dt}\begin{bmatrix} P_1(t) \\ P_2(t) \\ P_3(t) \\ P_4(t) \end{bmatrix} = \begin{bmatrix} -\lambda_{1H}-\lambda_{2H} & 0 & 0 & 0 \\ \lambda_{2H}P_P^C & -\lambda_{1F} & 0 & 0 \\ \lambda_{1H}P_P^C & 0 & -\lambda_{2F} & 0 \\ (1-P_P^C)(\lambda_{1H}+\lambda_{2H}) & \lambda_{1F} & \lambda_{2F} & 0 \end{bmatrix} \begin{bmatrix} P_1(t) \\ P_2(t) \\ P_3(t) \\ P_4(t) \end{bmatrix} \qquad (۶)$$

با در نظر گرفتن شرایط اولیه بیان شده دررابطه (۳)، تابع قابلیت اطمینان ساختار موازی با رابطه (۷) قابل بیان می‌باشد.

$$R_p(t) = \begin{bmatrix} 1 - \dfrac{\lambda_{1H}P_p^c}{\lambda_{1H}+\lambda_{2H}-\lambda_{2F}} \\ -\dfrac{\lambda_{2H}P_p^c}{\lambda_{1H}+\lambda_{2H}-\lambda_{1F}} \end{bmatrix} e^{-2\lambda_H t} + \frac{\lambda_{1H}P_p^c}{\lambda_{1H}+\lambda_{2H}-\lambda_{2F}} e^{-\lambda_{2F}t} + \frac{\lambda_{2H}P_p^c}{\lambda_{1H}+\lambda_{2H}-\lambda_{1F}} e^{-\lambda 1_F t} \qquad (۷)$$

چون کلیدهای قدرت به‌کار رفته در ساختار موازی یکسان بوده و جریان یکسانی را هدایت می کنند، لذا $\lambda_{1H} = \lambda_{2H}$.

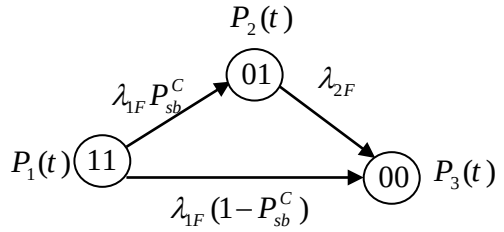
$\lambda_{1H} = \lambda_{2H}$: نرخ خرابی کلید در نصف بار

P_p^c: احتمال عملکرد صحیح سیستم مدیریت خطا در ساختار موازی

زنجیره مارکوف ساختار آماده‌به کار نیز در شکل (۵) نشان داده شده‌است. سیستم دارای سه وضعیت است. وضعیت (۱۱)، حالتی است که هر دو کلید قدرت سالم هستند. یکی از کلیدها در حال سرویس‌دهی و کلید دیگر به صورت رزرو باقی می‌ماند. وقتی کلید

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]

فعال دچار عیب می‌شود و سیستم مدیریت خطا موفق عمل می‌کند، کلید معیوب ایزوله می‌شود و کلید رزرو در مدار قرار می گیرد و وضعیت (۰۱) ایجاد می‌شود. در صورتی که کلید رزور دچار عیب شود و یا سیستم مدیریت خطا در وضعیت قبلی موفق نباشد، حالت (۰۰) رخ می‌دهد. احتمال هر حالت و احتمال گذر از هر حالت به حالت‌های دیگر در شکل (۶) نشان داده شده است.



شکل (۶): دیاگرام زنجیره‌ای مارکوف برای ساختار آماده‌به‌کار

به کمک روابط (۱) و (۲)، و با توجه به شکل (۵)، می‌توان رابطه (۸) را بیان کرد.

$$\frac{d}{dt}\begin{bmatrix}P_1(t)\\P_2(t)\\P_3(t)\end{bmatrix}=\begin{bmatrix}-\lambda_{1F} & 0 & 0\\ \lambda_{1F}P_{sb}^C & -\lambda_{2F} & 0\\ (1-P_{sb}^C)\lambda_{1F} & \lambda_{2F} & 0\end{bmatrix}\begin{bmatrix}P_1(t)\\P_2(t)\\P_3(t)\end{bmatrix} \qquad (۸)$$

با اعمال شرایط اولیه، تابع قابلیت اطمینان برابر خواهد بود با:

$$R_{sb}(t)=e^{-\lambda_F t}+\frac{\lambda_{1F}}{\lambda_{1F}-\lambda_{2F}}P_{sb}^c\left[e^{-\lambda_{2F}t}-e^{-\lambda_{1F}t}\right] \qquad (۱۰)$$

$\lambda_{1F}=\lambda_{2F}$: نرخ خرابی کلید در تمام بار (هر دو کلید یکسان بوده و جریان یکسانی را هدایت می‌کنند)

P_{sb}^c: احتمال عملکرد صحیح سیستم مدیریت خطا در ساختار سری

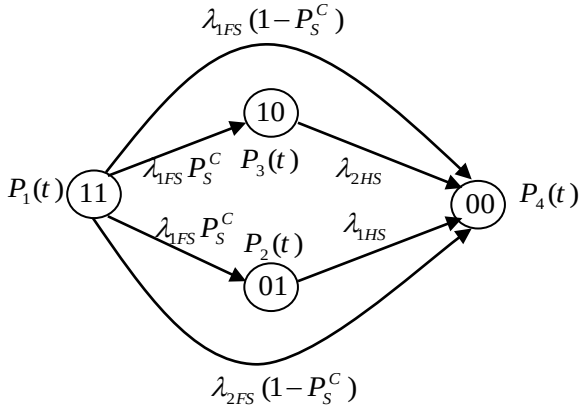
MTTF برای هر دوساختار مذکور به صورت زیر بیان می شود:

$$MTTF_P=\frac{1+(2\frac{\lambda_H}{\lambda_F})P_p^c}{2\lambda_H} \qquad (۱۱)$$

$$MTTF_{sb}=\frac{1+P_{sb}^c}{\lambda_F} \qquad (۱۲)$$

۲-۳- ساختار سری

مدل مارکوف ساختار سری در شکل (۴) نشان داده شده است. مدل سری دارای دو کلید قدرت و چهار مدکاری است. در وضعیت (۱۱)، تمامی کلیدهای قدرت سالم هستند، وضعیت (۱۰) شرایطی را نشان می‌دهد که در آن کلید دوم دچار عیب شده است و کلید اولی سالم است. در وضعیت (۰۱)، اولین کلید دچار عیب می‌گردد و کلید دوم سالم است. و در نهایت (۰۰) وضعیتی است که هر دو کلید دچار عیب شده است. احتمال موفقیت سیستم مدیریت خطا با P_S^C تعریف شده‌است.



شکل (۷): دیاگرام زنجیره‌ای مارکوف دو کلید قدرت در کارکرد سری

$$\frac{d}{dt}\begin{bmatrix}P_1(t)\\P_2(t)\\P_3(t)\\P_4(t)\end{bmatrix}=\begin{bmatrix}-\lambda_{1FS}-\lambda_{2FS} & 0 & 0 & 0\\ \lambda_{2FS}P_P^C & -\lambda_{1HS} & 0 & 0\\ \lambda_{1FS}P_P^C & 0 & -\lambda_{2HS} & 0\\ (1-P_S^C)(\lambda_{1FS}+\lambda_{2FS}) & \lambda_{1HS} & \lambda_{2HS} & 0\end{bmatrix}\begin{bmatrix}P_1(t)\\P_2(t)\\P_3(t)\\P_4(t)\end{bmatrix} \qquad (۱۳)$$

$$R_s(t)=\left[1-\frac{\lambda_{1FS}P_S^C}{\lambda_{1FS}+\lambda_{2FS}-\lambda_{2HS}}-\frac{\lambda_{1FS}P_S^C}{\lambda_{1FS}+\lambda_{2FS}-\lambda_{1HS}}\right]e^{-(\lambda_{1FS}+\lambda_{2FS})t}+\frac{\lambda_{1FS}P_S^C}{\lambda_{1FS}+\lambda_{2FS}-\lambda_{2HS}}e^{-(\lambda_{2HS})t}+\frac{\lambda_{2FS}P_S^C}{\lambda_{1FS}+\lambda_{2FS}-\lambda_{1HS}}e^{-(\lambda_{1HS})t} \qquad (۱۴)$$

تابع قابلیت اطمینان ساختار سری شبیه به فرآیندی است که در زیر بخش قبلی تشریح شده‌است، به دست می‌آید. رابطه (۱۴) تابع قابلیت اطمینان به کمک شکل (۷) و رابطه (۷) را برای ساختار سری نشان می‌دهد.

MTTF برای ساختار سری که طول عمر موردانتظار را نشان می‌دهد با توجه به فرضیات (۱۵) ، در رابطه (۱۸) بیان شده است.

$$\lambda_{1HS}=\lambda_{2HS}$$
$$\lambda_{1FS}=\lambda_{2FS} \qquad (۱۵)$$

$$MTTF_S=\frac{1+(2\frac{\lambda_{FS}}{\lambda_{HS}})P_S^c}{2\lambda_{FS}} \qquad (۱۶)$$

$\lambda_{1HS}=\lambda_{2HS}$: نرخ خرابی در کارکرد نصف سری

$\lambda_{1FS}=\lambda_{2FS}$: نرخ خرابی در کارکرد تمام سری

P_S^c: احتمال کارکرد صحیح سیستم مدیریت خطا

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]
Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

وقتی دو کلید قدرت به طور سری جریان بار را هدایت کنند، وضعیت ساختار تمام سری تعریف می‌شود. در مقابل درصورتی که یک کلید معیوب شود و تنها یک کلیدقدرت در مدار باشد، وضعیت نصف سری نامیده می‌شود. در صورتی که ولتاژ و جریان کاری در ساختارهای موازی، آماده‌به‌کار و سری یکسان باشد، نرخ خرابی در تمام بار و نصف سری برای کلید قدرت یکسان خواهد بود.

$$\lambda_F = \lambda_{HS} \quad (۱۷)$$

$$MTTF_S = \frac{1+(2\frac{\lambda_{FS}}{\lambda_F})P_S^c}{2\lambda_{FS}} \quad (۱۸)$$

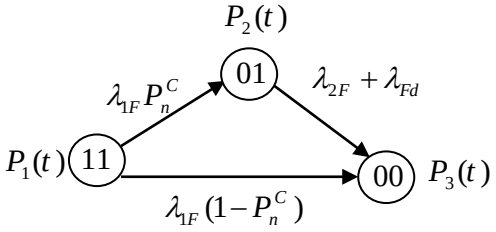
۳-۳- ساختار پیشنهادی

در این ساختار، احتمال موفقیت سیستم مدیریت خطا با P_n^C تعریف شده‌است. شکل(۸) دیاگرام زنجیره‌ای مارکوف متناظر ساختار پیشنهادی را نشان می‌دهد. وضعیت‌های (۱۱)، (۰۱) و (۰۰) برای وضعیت دو کلید سالم، شاخه اولی معیوب و شاخه دومی سالم و هردوشاخه معیوب تعریف شده‌است. کلید اولی جریان بار را تا زمانی که با نرخ خرابی λ_{1F} دچار عیب شود، عبور خواهد داد. به دلیل شراط کاری یکسان کارمی‌توان فرض کرد که $\lambda_{1F} = \lambda_F$. از آن‌جایی که کلید در شاخه دوم نیز تقریبا جریان و ولتاژ یکسان را تجربه خواهد کرد لذا می‌توان فرض کرد که $\lambda_{2F} = \lambda_F$. در شکل (۸) و روابطی که در ادامه آورده شده‌است داریم:

λ_F: نرخ خرابی کلید قدرت در تمام باری و یا نصف سری

λ_{Fd}: نرخ خرابی دیود در تمام بار

P_N^c: احتمال عملکرد سیستم مدیریت خطا در ساختار جدید



شکل (۸): دیاگرام زنجیره‌ای مارکوف برای ساختار جدید

$$\frac{d}{dt}\begin{bmatrix}P_1(t)\\P_2(t)\\P_3(t)\end{bmatrix}=\begin{bmatrix}-\lambda_{1F} & 0 & 0\\ \lambda_{1F}P_{sb}^C & -(\lambda_{2F}+\lambda_{Fd}) & 0\\ (1-P_{sb}^C)\lambda_{1F} & (\lambda_{2F}+\lambda_{Fd}) & 0\end{bmatrix}\begin{bmatrix}P_1(t)\\P_2(t)\\P_3(t)\end{bmatrix} \quad (۱۹)$$

تابع قابلیت اطمینان و MTTF برای ساختار جدید در روابط (۲۰) و (۲۱) بیان شده‌است.

$$R_N(t) = e^{-\lambda_F t} + \frac{\lambda_F}{\lambda_F-(\lambda_{2F}+\lambda_{Fd})}P_n^C\left[e^{-(\lambda_{2F}+\lambda_{Fd})t}-e^{-\lambda_F t}\right] \quad (۲۰)$$

$$MTTF_N = \frac{(\lambda_F+\lambda_{Fd})+\lambda_F P_n^C}{\lambda_F(\lambda_F+\lambda_{Fd})} \quad (۲۱)$$

۴- تحلیل مقایسه‌ای قابلیت اطمینان

در بخش قبلی، MTTF برای ساختارهای مورد مطالعه بدست آمده است. برای انتخاب مطمئن‌ترین ساختار بایستی MTTF ساختارها با یکدیگر مورد مقایسه قرار گیرد. در ادامه انواع ساختار مازاد به صورت دو به دو در کنار یکدیگر مقایسه خواهد شد. این مقایسه‌ها برای ساختارهای موازی-سری، سری-آماده‌به‌کار، آماده‌به‌کار-پیشنهادی و موازی-پیشنهادی انجام‌گرفته‌است. از آن‌جایی که ساختار پیشنهادی و آماده‌به‌کار دارای رفتار قابلیت اطمینان مشابه هستند، ساختارهای سری و پیشنهادی برای جلوگیری از حشو در مقاله، مورد مقایسه واقع نشده‌است. ساختار موازی و اماده به کار نیز در [۲۱] مورد تحلیل واقع شده‌است. در تحلیل‌های صورت گرفته، از نمادهای مختلفی استفاده شده‌است و در هر بخش، هر نماد توضیح داده شده است. با این وجود برای جلوگیری از ایجاد ابهام، برخی از این نمادها به همراه مفهوم هرکدام در جدول (۱)، آورده شده است. اگر فرض شود که ولتاژ دو سر واحد متشکل از کلیدهای قدرت برابر V_S و جریان ورودی به این واحد برابر I_T باشد، می‌توان جدول (۱) را تشکیل داد. وقتی دو کلید به صورت سری در شاخه مربوطه قرار می‌گیرند، حالت تمام سری ایجاد می‌شود و ولتاژ عرض هر کلید برابر $V_S/2$ خواهد بود. وقتی شاخه مربوطه از دو کلید موازی تشکیل می‌شود، جریان هر کلید برابر $I_T/2$ بوده و حالت نصف بار رخ می‌دهد. در صورتی که واحد متشکل از کلیدهای قدرت شامل یک کلید باشد، حالت تمام بار و یا همان حالت نصف سری ایجاد می شود.

جدول (۱): نمادگذاری انواع نرخ خرابی

توضیح	نماد
نرخ خرابی در نصف بار	λ_H
نرخ خرابی کلید قدرت در وضعیت نصف سری یا همان تمام بار	λ_F
نرخ خرابی کلید قدرت در وضعیت تمام سری	λ_{FS}
نرخ خرابی دیود سری با کلید قدرت در وضعیت نصف سری یا همان تمام بار	λ_{fd}

۴-۱- مقایسه ساختار موازی و سری

با استفاده از روابط (۷) و (۱۶)، نسبت MTTF دو ساختار موازی و سری قابل حصول است. شرایط مرزی که در آن MTTF دو ساختار یکسان است، بدست می‌آید. شرایط مرزی به کمک روابط (۲۲) تا (۲۵)بدست می‌آید.

$$MTTF_P = MTTF_S \quad (۲۲)$$

$$\frac{1+(2\frac{\lambda_{FS}}{\lambda_F})P_S^c}{2\lambda_{FS}} = \frac{1+(2\frac{\lambda_H}{\lambda_F})P_p^c}{2\lambda_H} \quad (۲۳)$$

$$k = \frac{\lambda_{HS}}{\lambda_{HS}+2\lambda_{FS}(P_S^c-P_p^c)} \quad (۲۴)$$

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]

$$k = \frac{k'}{k' + 2(P_S^c - P_p^c)} \qquad (۲۵)$$

در رابطه (۲۵)، k به صورت نسبت نرخ خرابی نصف بار (حالت موازی) به تمام سری تعریف شده‌است. k' نیز به صورت نسبت نرخ خرابی نصف سری به نرخ خرابی در تمام سری تعریف می‌شود. وقتی ساختار موازی مطمئن‌تر از ساختار سری خواهد بود که:

$$P_p^c - P_S^c > \frac{k-1}{2k} k' \qquad (۲۶)$$

چون استرس ولتاژ در نصف سری کمتر از تمام سری است لذا نرخ خرابی در نصف سری کمتر از نرخ خرابی در تمام سری خواهد بود یعنی $k' > 1$. اگر $k > 1$ باشد، نامعادله (۲۷) برقرار خواهد شد.

$$0 < \frac{k-1}{2k} k' < 0.5k' \qquad (۲۷)$$

$$k'' = \frac{k-1}{2k} k \qquad (۲۸)$$

بنابراین وقتی ساختار موازی مطمئن‌تر از ساختار سری خواهد بود که:

$$P_p^c > P_S^c + k'' \qquad (۲۹)$$

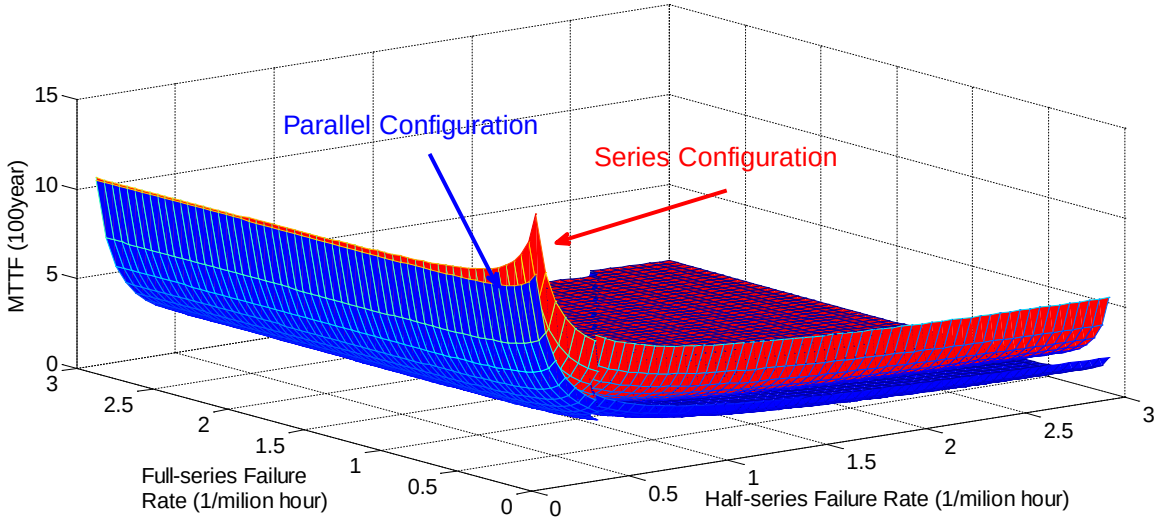
اگر در رابطه (۲۸)، مقدار k'' بیش‌تر از یک باشد، ساختار سری از موازی مطمئن‌تر خواهد بود. اگر نسبت خطای نصف بار به تمام سری کمتر از یک باشد، داریم:

$$-0.5k' < \frac{k-1}{2k} k' < 0 \qquad (۳۰)$$

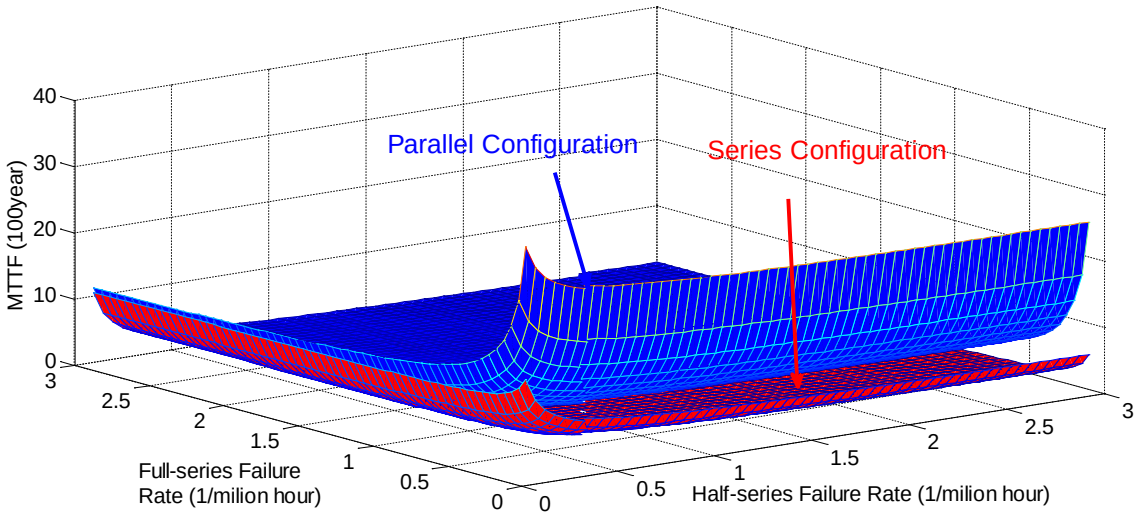
بنابراین، ساختار موازی وقتی از ساختار سری مطمئن‌تر است که:

$$P_p^c > P_S^c - |k''| \qquad (۳۱)$$

اگر در رابطه (۳۱)، مقدار $|k''|$ بیش‌تر از یک باشد، تحت هر شرایطی ساختار موازی از سری مطمئن‌تر خواهد بود.



(الف)



(ب)

شکل (۹): MTTF برای دو ساختار سری و موازی. الف: k=2 ب: k=0/2

[Downloaded from jiaeee.com on 2026-11-20]

[DOR: 20.1001.1.26765810.1397.15.1.9.7]
Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

برای مقایسه منصفانه‌تر بین دو ساختار یاد شده احتمال عملکرد سیستم مدیریت خطا در هر دو حالت با هم یکسان و برابر ۱۰۰درصد در نظر گرفته‌شده است. روابط (۳۲) و(۳۳) توابع MTTF را با درنظر گرفتن نرخ خطای تمام سری، نصف سری و ضریب k بیان کرده‌است.

$$MTTF_P = \frac{1+(2\frac{\lambda_H}{\lambda_F})}{2\lambda_H} = \frac{1+(2\frac{k\,\lambda_{FS}}{\lambda_F})}{2k\,\lambda_{FS}} = \frac{1+(2\frac{k\,\lambda_{FS}}{\lambda_{HS}})}{2k\,\lambda_{FS}} \quad (۳۲)$$

$$MTTF_S = \frac{1+(2\frac{\lambda_{FS}}{\lambda_F})}{2\lambda_{FS}} = \frac{1+(2\frac{\lambda_{FS}}{\lambda_{HS}})}{2\lambda_{FS}} \quad (۳۳)$$

شکل (۹) MTTF برای هر دو ساختار سری و موازی در برابر تغییرات نرخ خطای تمام سری و نصف سری نشان می‌دهد. در صورتی که k بیش‌تر از مقدار یک باشد، ساختار سری مطمئن‌تر خواهد بود. با هدف بزرگنمایی تفاوت MTTF دو ساختار سری و موازی مقادیر k برابر ۲ و ۰/۲ درنظر گرفته‌شده است. بایستی محدوده‌ای که مقدار k از یک بزرگتر و یا کوچکتر باشد، تعیین گردد. گفته شد که k به صورت نسبت نرخ خرابی نصف بار (حالت موازی) به تمام سری تعریف می‌شود.

نرخ خطای هر کلید قدرت به چندین پارامتر وابسته است. نرخ خطای کلید قدرت با توجه به کتابچه نظامی MIL-HDBK-217F به کمک رابطه (۳۴) بیان می‌شود[۲۲].

$$\lambda = \lambda_b \pi_Q \pi_A \pi_E \pi_t \quad (۳۴)$$

در رابطه بالا λ_b، π_Q، π_A، π_E و π_t بهترتیب عبارتند از نرخ خطای مبنا، ضریب کیفیت ساختار، ضریب کاربرد، ضریب تاثیر محیط و ضریب حرارتی. بنابراین می‌توان گفت که مقدار k برابر است با:

$$k = \frac{\lambda_H\,(\text{failure rate at half-load})}{\lambda_{FS}\,(\text{failure rate at full-series})} = \frac{\pi_{t,H}}{\pi_{t,FS}} \quad (۳۵)$$

شرایط مرزی که در آن ساختار موازی از ساختار سری بیش‌تر خواهد بود ، به کمک روابط (۳۶)-(۳۸) بیان می‌شود.

$$MTTF_P > MTTF_S \quad (۳۶)$$

$$k = \frac{\pi_{t,H}}{\pi_{t,FS}} < 1 \quad (۳۷)$$

ارتباط بین ضریب حرارتی و دمای پیوندی به کمک رابطه (۳۸)، قابل بیان است. به کمک رابطه (۳۹) می‌توان رابطه (۴۰) را استخراج کرد.

$$\frac{\pi_{t,H}}{\pi_{t,FS}} = e^{-a(\frac{1}{T_{j,H}+b}-\frac{1}{c})} \Big/ e^{-a(\frac{1}{T_{j,FS}+b}-\frac{1}{c})} < 1 \quad (۳۸)$$

$$\begin{cases} T_{j,H} = T_a + (R_{th})P_{loss,H} \\ T_{jFS} = T_a + (R_{th})P_{loss,FS} \end{cases} \quad (۳۹)$$

$$T_{jH} < T_{jFS} \Rightarrow P_{Loss,jH} < P_{Loss,jFS} \quad (۴۰)$$

رابطه (۳۸) نشان می‌دهد که وقتی ساختار موازی بهتر از ساختار سری خواهد بود که تلفات کلید قدرت در ساختار موازی کمتر از حالت سری باشد. رابطه تلفات برای MOSFET به کمک روابط (۴۱)-(۴۳) بیان می‌گردد.

$$P_{SW} = \frac{1}{2}\times I_{avg}\times V_S \times (t_{off}+t_{on})\times f_{SW} + \frac{1}{2}\times f_{SW}\times C_{oss}\times V_S^{\,2} \quad (۴۱)$$

$$P_{Cond} = R_S \times I_{rms}^2 \quad (۴۲)$$

$$P_{total} = P_{SW} + P_{Cond} = A + B + C \quad (۴۳)$$

در روابط بالا، I_{avg}، V_S، f_{SW}، C_{oss}، I_{rms}، R_S، t_{on} و t_{off} به ترتیب نشان‌گر متوسط جریان بار، ولتاژ دوسر کلید قدرت، فرکانس کلیدزنی، خازن پارازیتی درین-سورس، جریان موثر کلید قدرت، مقاومت هدایتی کلید قدرت، زمان روشن شدن کلید و زمان خاموش شدن کلید قدرت می‌باشد. در (۴۳) A، B وC به صورت زیر تعریف می‌شوند:

$$A = \frac{1}{2}\times I_{avg}\times V_S \times (t_{off}+t_{on})\times f_{SW}$$

$$B = \frac{1}{2}\times f_{SW}\times C_{oss}\times V_S^{\,2} \quad (۴۴)$$

$$C = R_S \times I_{rms}^2$$

در وضعیت نصف بار، جریان هر کلید نصف جریان بار است و در مقابل در وضعیت تمام سری، ولتاژ دو سر کلید نصف ولتاژ دو سر واحد کلیدی است. لذا مقدار A برای هر دو وضعیت نصف بار و تمام سری یکسان خواهد بود. پس برای این‌که تلفات در حالت نصف بار کمتر از تمام سری باشد، بایستی رابطه (۴۵) برقرار شود.

$$f_{SW}\times C_{oss}\times V_S^{\,2} < R_S \times I_{rms}^2 \quad (۴۵)$$

با افزایش فرکانس کلیدزنی و یا ولتاژ دو سر کلید قدرت، احتمال برقراری رابطه (۴۵) کاهش می‌یابد. مقدار بالای $f_{SW}\times C_{oss}\times V_S^{\,2}$ سبب خواهد شد که ساختار مازاد سری دارای قابلیت اطمینان بهتری داشته باشد. برای درک بهتر شرایط ذکر شده، برای مقادیر مختلف ولتاژ و فرکانس بازه‌ی ولتاژ دو سر کلید قدرت که در آن ساختار مازاد موازی بهتر باشد، جدول (۲)، این بازه را برای یک کلید وقعی به نام 2SK3131 بدست آمده‌است. این کلید دارای مقاومت معادل ۰/۰۸۵ اهم و خازن پارایتی ۴/۲ نانوفاراد است. با توجه به رابطه (۴۵) و پارامترهای معلوم کلید قدرت، روابط (۴۶) و (۴۷) استخراج می‌گردد.

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]

جدول (۲): بازه بندی حداقل ولتاژ کاری کلید قدرت برای مقادیر مختلف فرکانس و جریان موثر

I_{rms}	$V_S <$ f=100kHz	$V_S <$ f=20kHz
1	14.23	31.812
3	42.68	286.3
5	71.13	159.06
10	142.26	318.12
14	199.16	445.36
30	426.8	954.36

$$V_S^2 < 1012 \times I_{rms}^2 \, (f_{SW} = 20kHz) \quad (۴۶)$$

$$V_S^2 < 202.38 \times I_{rms}^2 \, (f_{SW} = 100kHz) \quad (۴۷)$$

کلید 2SK3131 داری ولتاژ نامی ۵۰۰ ولت می‌باشد. با توجه به جدول ، وقتی فرکانس کاری ۲۰ کیلوهرتز و جریان موثر کلید قدرت از ۳۰ آمپر تجاوز می‌کند، حداقل ولتاژ برای مطمئن بودن ساختار سری برابر ۹۵۴ ولت است. به دلیل این که ولتاژ ۹۵۴ ولت از ولتاژ نامی بیش‌تر است، لذا برای جریان موثر بالای ۳۰ آمپر و فرکانس کاری ۲۰ کیلوهرتز ، قابلیت اطمینان ساختار موازی بالاتر از ساختار سری است. در تشریح بیش تر جدول می‌توان مثالی بیان کرد. وقتی جریان موثر برابر ۱۴ آمپر باشد، در صورتی که ولتاژ کاری بزرگتر از مقدار ۱۹۹/۱۶ ولت و ۴۴۵/۳۶ ولت به ترتیب در فرکانس کاری ۱۰۰ کیلوهرتز و ۲۰ کیلوهرتز باشد، ساختار سری مطمئن‌تر خواهد بود

۲-۴- مقایسه ساختار سری و آماده‌به‌کار

با کمک رابطه (۱۰) و (۱۶) می‌توان ناحیه مرزی MTTFرا برای دو ساختار سری و امادهبه‌کار بدست آورد که در روابط (۴۸) تا (۵۰) بیان شده‌است.

$$MTTF_{sb} = MTTF_S \quad (۴۸)$$

$$\frac{1+P_{sb}^c}{\lambda_F} = \frac{1+(2\frac{\lambda_{FS}}{\lambda_F})P_S^c}{2\lambda_{FS}} \quad (۴۹)$$

$$K_1 = 2(1+P_{sb}^c - P_S^c) \quad (۵۰)$$

K_1 در رابطه بالا به صورت زیر تعریف می‌گردد:

$$K_1 = \frac{\lambda_F}{\lambda_{FS}} \quad (۵۱)$$

وقتی ساختار سری از ساختار آماده‌به‌کار مطمئن‌تر است که رابطه (۵۲) برقرار باشد.

$$\frac{1}{K_1} < \frac{1}{2(1+P_{sb}^c - P_S^c)} \quad (۵۲)$$

از آن‌جایی که استرس ولتاژ در حالت تمام سری کمتر از حالت آماده‌به‌کار است لذا نرخ خطا در حالت تمام سری کمتر خواهد بود. این موضوع به معنای این است که $\frac{1}{K_1} < 1$. بنابراین وقتی ساختارهای سری مطمئن تر از ساختار آماده‌به‌کار بهتر خواهد بود که:

$$P_S^c - P_{sb}^c > 0.5 \quad (۵۳)$$

مقدار K_1 مطابق با معادله (۵۴) قابل ساده‌سازی است.

$$k_1 = \frac{\lambda_F \,(\text{failure rate at half-series})}{\lambda_{FS} \,(\text{failure rate at full-series})} = \frac{\pi_{t,F}}{\pi_{t,FS}} \quad (۵۴)$$

برای مقایسه منصفانه‌تر بین دو ساختار یاد شده، احتمال عملکرد سیستم مدیریت خطا در دو ساختار برابر درنظر گرفته می‌شود. با درنظر گرفتن تعریف مقدار K_1 و فرض انجام گرفته، شرایط مرزی که در آن ساختار سری و آماده‌به‌کار دارای اطمینان عملکرد یکسانی هستند به صورت رابطه (۵۶)-(۵۸) قابل بیان است.

$$T_{jFS} = \frac{(1-\frac{b}{a}\ln 2)T_{jF} + \frac{b^2}{a}\ln 2}{\frac{\ln 2}{2}T_{jF} + (1+\frac{b}{a}\ln 2)} \quad (۵۶)$$

$$T_{jFS} = \frac{(a-b\ln 2)}{(a+b\ln 2)}T_{jF} - (\frac{b^2 \ln 2}{a+b\ln 2}) \quad (۵۷)$$

$$T_{jFS} = AT_{jF} - B \quad (۵۸)$$

در روابط بالا، $a = 1925$، $b = 273$، $A = \frac{(a-b\ln 2)}{(a+b\ln 2)}$ ، $B = (\frac{b^2 \ln 2}{a+b\ln 2})$ ، T_{jFS} دمای پیوندی کلید قدرت درساختار تمام سری و T_{jF} دمای پیوندی کلید قدرت در ساختار آماده‌به‌کار است. اگر $\frac{1}{K_1} > \frac{1}{2}$ برقرار باشد، ساختار سری مطمئن‌تر خواهد بود و رابطه دمای پیوندی کلید در دوساختار به صورت رابطه (۵۹) بیان خواهد شد.

$$T_{jFS} < AT_{jF} - B \quad (۵۹)$$

رابطه بین دمای پیوندی کلید قدرت در دوساختار با تلفات کلید قدرت با معادله (۶۰) قابل بیان است.

$$\begin{cases} T_{jFS} = T_a + (R_{th})P_{loss,FS} \\ T_{jF} = T_a + (R_{th})P_{loss,F} \end{cases} \quad (۶۰)$$

با جایگذاری رابطه (۶۰) در (۵۹) داریم:

$$\frac{(1-A)T_a + B}{R_{th}} < AP_{loss,F} - P_{loss,FS} \quad (۶۱)$$

با افزایش دمای محیط، مقدار سمت راست نامعادله (۴۹) افزایش می‌یابد و احتمال برقراری این نامعادله کاهش خواهد یافت. به عبارت دیگر، ساختار آماده به‌کار وقتی مطمئن‌تر است که دمای محیط بالا و سطح توان کاری کم باشد. به تبع آن، ساختار سری در کارکرد توان بالا (ناشی از ولتاژ بالا) و دمای محیط پایین عملکرد بهتری خواهد داشت.

[Downloaded from jiaeee.com on 2026-11-20]

[DOR: 20.1001.1.26765810.1397.15.1.9.7]
Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

۳-۴- مقایسه ساختار آماده‌به‌کار و ساختار پیشنهادی

از رابطه (۱۲) و (۲۱) برای مقایسه MTTF و ساختار جدید و آماده‌به‌کار استفاده می‌شود. با توجه به این دو رابطه، شرایط مرزی با روابط (۶۲) و (۶۳) بیان خواهد شد.

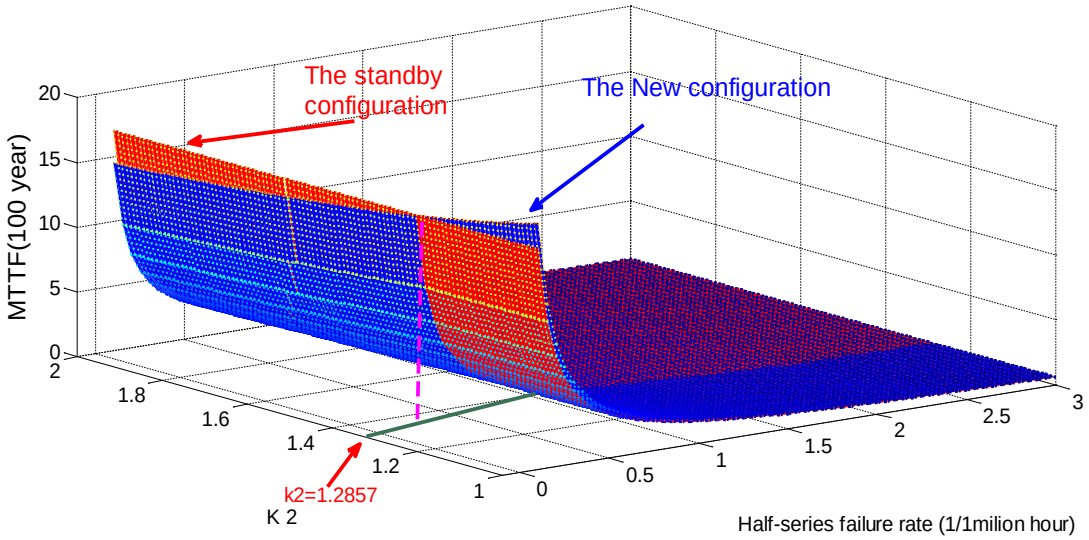
$$MTTF_{sb} = MTTF_N \qquad (۶۲)$$

$$\frac{P_n^c}{P_{sb}^c} = k_2 \qquad (۶۳)$$

در رابطه بالا، $k_2 = 1 + \frac{\lambda_{fd}}{\lambda_{2F}}$ می باشد. در ساختار پیشنهادی، وقتی کلید اولی در حال عبور جریان بار دچار خطای مدار بازی شود، نیازی به تشخیص خطای مدار بازی، رفع و صدور فرمان پیکربندی جدید نیست. لذا سیستم مدیریت خطا فقط کافی است که خطای اتصال کوتاهی را تشخیص دهد. بدین ترتیب سیستم مدیریت خطا دارای سادگی بیش‌تر و احتمال موفقیت بالاتر در تکنولوژی ساخت یکسان خواهد بود. پس داریم:

$$P_n^C > P_{sb}^C \qquad (۶۴)$$

شکل (۱۰) مقدار MTTF را برای دو ساختار جدید و اماده‌به‌کار در برابر نرخ خطای نصف سری و تغییرات k_2 نشان می‌دهد. این شکل با فرض $P_p^c = 0.9, P_S^c = .7$ ترسیم شده‌است. با توجه به فرضیات اشاره شده در مقاله، اگر $\frac{P_n^c}{P_{sb}^c} = \frac{0.9}{0.7} = 1.2857 > k_2$ برقرار باشد، ساختار آماده‌به‌کار مطمئن‌تر خواهد بود که در شکل (۹) هم بر این موضوع تاکید شده‌است. با کاهش نرخ خرابی دیود مقدار k_2 کوچک‌تر خواهد شد و احتمال مطمئن بودن ساختار جدید بالاتر خواهد رفت. با توجه به این‌که نرخ خطای دیود سری با کلید قدرت در مقایسه با نرخ خرابی کلید قدرت مقدار کوچکی خواهد بود، کافی است تا نسبت احتمال عملکرد مدیریت خطا در ساختار مازاد جدید به ساختار آماده‌به‌کار کمی از یک بزرگ‌تر باشد.



شکل (۱۰): مقایسه MTTF پیکربندی آماده‌به‌کار و پیکربندی جدید

۴-۴- مقایسه ساختار موازی و پیشنهادی

روابط (۱۱) و(۲۱)، برای تعیین شرایط مرزی ساختار موازی و پیشنهادی به‌کار می‌رود. این شرایط در روابط (۶۵) و (۶۶) دیده می‌شود.

$$MTTF_P = MTTF_n \qquad (۶۵)$$

$$k_3 = \frac{\frac{\lambda_F}{\lambda_F + \lambda_{fd}}}{2(1 + \frac{\lambda_F}{\lambda_F + \lambda_{fd}} P_n^c - P_P^c)} \qquad (۶۶)$$

در رابطه (۶۷) $k_3 = \frac{\lambda_H}{\lambda_F + \lambda_{fd}}$. وقتی سختار موازی مطمئن‌تر خواهد بود که :

$$k_3 < \frac{\frac{\lambda_F}{\lambda_F + \lambda_{fd}}}{2(1 + P_n^c (\frac{\lambda_F}{\lambda_F + \lambda_{fd}} - 1))} \qquad (۶۷)$$

جهت مقایسه منصفانه بین دو ساختار موازی و آماده‌به‌کار، احتمال عملکرد مدیریت خطا برای دو سیستم برابر فرض شده است یعنی $P_P^c = P_n^c$. شرایط مرزی که در آن دو ساختار مورد مطالعه دارای MTTF یکسانی هستند، در رابطه (۶۸) بیان می‌گردد. این رابطه براساس دمای پیوندی کلید قدرت است.

$$T_{jH} = \frac{(a - b \ln \frac{1}{K4})}{(a + b \ln \frac{1}{K4})} T_{jF} - (\frac{b^2 \ln \frac{1}{K4}}{a + b \ln \frac{1}{K4}}) \qquad (۶۸)$$

[Downloaded from jiaeee.com on 2026-11-20]

[DOR: 20.1001.1.26765810.1397.15.1.9.7]

$$k4 = \frac{\frac{\lambda_F}{\lambda_F + \lambda_{fd}}}{2(1+P_n^c(\frac{\lambda_F}{\lambda_F+\lambda_{fd}}-1))} \quad (۶۹)$$

$$k4 < \frac{1}{2} \quad (۷۰)$$

جهت برآورده کردن رابطه (۷۰) بایستی روابط (۷۱) و (۷۲) برقرار باشند.

$$T_{jH} < k_5 T_{jF} - k_6 \quad (۷۱)$$

$$\frac{(1-k_5)T_a + k_6}{R_{th}} < k_5 P_{loss,F} - P_{loss,H} \quad (۷۲)$$

در رابطه (۷۲):

$$k_5 = \frac{(a - b\ln\frac{1}{K4})}{(a+b\ln\frac{1}{K4})}, k_6 = (\frac{b^2\ln\frac{1}{K4}}{a+b\ln\frac{1}{K4}}) \quad (۷۳)$$

با افزایش دمای محیط، احتمال برقراری رابطه (۷۲) کاهش می‌یابد ولی با افزایش تلفات رابطه (۷۲) بهتر برقرار خواهد شد. به عبارت دیگر ساختار جدید نیز همانند ساختار آماده‌به‌کار برای کارکرد در دمای محیط بالا و توان پایین انتخاب بهتری خواهد بود.

در مقایسه بین ساختار موازی و آماده‌به‌کار در مرجع [۲۱]، وقتی ساختار موازی مطمئن‌تر است که:

$$\frac{(1-k_7)T_a + k_8}{R_{th}} < k_7 P_{loss,F} - P_{loss,H} \quad (۷۴)$$

$$k_7 = \frac{(a - b\ln\frac{1}{2})}{(a+b\ln\frac{1}{2})}, k_8 = (\frac{b^2\ln\frac{1}{2}}{a+b\ln\frac{1}{2}}) \quad (۷۵)$$

مقدار k_7 کوچکتر از مقدار k_5 خواهد بود. لذا ضریب دمای محیط $(1-k_7)$ برای ساختار جدید عدد کوچکتری از ضریب دمای محیط برای ساختار آماده‌به‌کار است. به عبارت دیگر، سیستم جدید در دمای محیطی بالاتری می‌تواند قابلیت اطمینان بهتری داشته باشد. پس ساختار پیشنهادی نیز در دمای محیط بالا و توان‌کاری پایین دارای قابلیت اطمینان بالاتری نسبت به ساختار موازی دارد.

۵-۴- بحث و بررسی

با توجه به انواع مقایسه صورت گرفته، می‌توان به جمع‌بندی مناسبی از کارایی ساختارهای مورد مطالعه در انواع شرایط محیطی و سطح توان مبدل رسید. جدول (۳) برای ساختارهای مورد مطالعه، شرایط کاری مناسب با هدف افزایش قابلیت اطمینان را نشان داده است.

جدول (۳): مقایسه شرایط کاری انواع ساختارهای مازاد مورد مطالعه

ساختار جدید	ساختار آماده‌به‌کار	ساختار سری	ساختار موازی	شرایط کاری
پایین	پایین	بالا	بالا	سطح توان
---	---	بالا	پایین	سطح ولتاژ
---	---	پایین	بالا	سطح جریان
بالا ولی بالاتر از ساختار آماده به کار	بالا	پایین	پایین	دمای محیط

جدول (۴): مقایسه تلفات ساختارهای مورد مطالعه

نوع ساختار	تلفات
ساختار موازی	با خارج شدن یک کلید از مدار به دلیل دوبرابر شدن جریان کلید قدرت باقی‌مانده، تلفات شاخه افزایش می یابد
ساختار سری	با خارج شدن یک کلید قدرت، به دلیل دو برابر شدن استرس ولتاژ، تلفات شاخه افزایش می یابد.
ساختار اماده‌به کار	تلفات به دلیل عملکرد فقط یک کلید در هر لحظه ثابت است.
ساختار پیشنهادی	با خارج شدن کلید اصلی از مدار، به دلیل وجود دیود، تلفات شاخه نسبت به عملکرد یک کلید قدرت افزایش می یابد.

جدول (۵): مقایسه قیمت ساختارهای مورد مطالعه

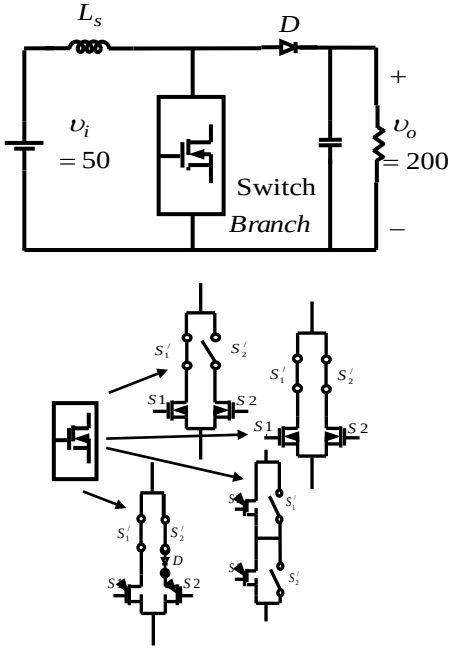
نوع ساختار	قیمت
ساختار موازی	به دلیل وجود دو کلید قدرت که بایستی به تنهایی مقدار نامی جریان را تحمل کنند، قیمت شاخه بالاتر از حالت وجود یک کلید قدرت است.
ساختار سری	به دلیل وجود دو کلید قدرت که بایستی به تنهایی مقدار نامی ولتاژ را تحمل کنند، قیمت شاخه بالاتر از حالت وجود یک کلید قدرت است.
ساختار اماده‌به کار	به دلیل وجود دو کلید قدرت که بایستی به تنهایی مقدار نامی جریان را تحمل کنند، قیمت شاخه بالاتر از حالت وجود یک کلید قدرت است.
ساختار پیشنهادی	به دلیل وجود دو کلید قدرت که بایستی به تنهایی مقدار نامی جریان را تحمل کنند و وجود دیود هزینه شاخه افزایش می‌یابد. به دلیل سیستم تشخیص خطای ساده‌تر، با ایجاد مصالحه بین قابلیت اطمینان و هزینه، می‌توان هزینه سیستم تشخیص خطا را کاهش داد.

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]
Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

ساختارهای مورد مطالعه از تلفات و قیمت نیز در جداول (۴) و (۵) مورد مقایسه قرار گرفته‌اند. با توجه به کاربرد مدارهای الکترونیک قدرت، می توان با توجه به جداول (۳)-(۵)، نوع آرایش مازاد کلیدقدرت را انتخاب نمود. در کاربردهای حساسی مثل منابع تغذیه ماهواره که شاخص‌های قابلیت اطمینان برای منابع تغذیه بایستی دارای استاندارد بالایی باشند، ساختارهای با قابلین اطمینان بهتر با توجه به شرایط محیط و توان در اولویت خواهد بود. در کاربرهای تجاری قیمت معیار مهمی قرار می‌گیرد.

۵- مطالعه موردی

با هدف مقایسه بهتر و ارائه تحلیل‌های عددی از شایستگی ساختار پیشنهادی، سه آرایش مازاد مختلف و پیشنهادی در یک مبدل DC-DC افزاینده با ورودی ۵۰ ولت و خروجی ۲۰۰ ولت و با توان ۲۰۰ وات مورد بررسی قرار گرفته‌است. مبدل در دو حالت عملکرد در حالت هدایت پیوسته کار می‌کند. مبدل DC-DC افزاینده با مشخصات داده شده در شکل (۱۰) به نمایش درآمده‌است.



شکل (۱۱): مبدل DC-DC افزاینده برای ارزیابی ساختارهای مازاد مورد مطالعه

نرخ خطای کلیدهای قدرت به کمک رابطه (۳۴) محاسبه می‌شود. نرخ خطای کلید قدرت خود وابسته به تلفات کلیدزنی می‌باشد که محاسبه تلفات در این بخش با استفاده از روابط (۴۱)- (۴۴) انجام شده است. برای محاسبه نرخ خرابی دیود از رابطه (۷۶) با توجه به کتابچه نظامی MIL-HDBK-217F محاسبه می‌شود.

$$\lambda_D = \lambda_b \pi_Q \pi_A \pi_E \pi_t \pi_s \qquad (۷۶)$$

در رابطه بالا λ_b، π_Q، π_A، π_E، π_t و π_s به ترتیب عبارتند از نرخ خطای مبنا، ضریب کیفیت ساختار، ضریب کاربرد، ضریب تاثیر محیط ، ضریب حرارتی و ضریب استرس ولتاژ. استرس ولتاژ روی دیود به کمک رابطه زیر قابل محاسبه است.

$$\pi_s = \left(\upsilon_o / \upsilon_{rate}\right)^{2.43} \qquad (۷۷)$$

در رابطه (۷۷)، υ_o استرس ولتاژ دیود در مبدل مورد مطالعه و υ_{rate} استرس ولتاژ نامی کلید قدرت است.

در بین پارامترهای محاسبه نرخ خطا، دو پارامتر ضریب کاربرد، ضریب حرارتی برای کلید قدرت و دیود و ضریب استرس فقط برای دیود با تغییر ولتاژ و توان تغییر خواهند کرد. در این مقاله، ضرایب $\pi_A = 8$، $\pi_Q = 8$ ، $\pi_E = 6$ ، $\lambda_{bswitch} = 0.012$ ، $\lambda_{bDiode} = 0.064$ در نظر گرفته شده اند [۱۶]. در ساختار پیشنهادی، با خارج شدن کلید اصلی و ورود شاخه ذخیره به مدار، در این شاخه کلید قدرت و دیود به طور سری قرار می‌گیرند. به دلیل عملکرد در مد پیوسته مبدل در دو حالت توان خروجی، استرس ولتاژ روی دیود سری با کید قدرت در حالت ایده‌آل صفر و در حالت عملی برابر ولتاژ بسیار پایینی خواهد بود. بنابراین این شاخص مقدار خیلی کوچکی خواهد بود و نرخ خرابی دیود به شدت کاهش می‌یابد. ضریب استرس ولتاژ برای دیود سری که از نوع MURD530T4G انتخاب شده است، در عملکرد پیوسته مبدل افزاینده (شکل (۱۱)) و در حضور کلید قدرت 2SK313 به کمک رابطه (۷۸) محاسبه می‌شود.

$$\pi_s = \left(2.43/300\right)^{2.43} = 1.11\times10^{-5} \qquad (۷۸)$$

برای کاربرد ۲۰۰ وات مقدار $\pi_A = 8$ انتخاب می شود. ضریب حرارتی نیز به اتلاف توان عنصر نیمه‌هادی وابسته است. نرخ خرابی هر کلید قدرت در چهار ساختار موازی، آماده‌به‌کار، سری و پیشنهادی و نرخ خرابی دیود به‌کار رفته در ساختار پیشنهادی در جدول (۶)، آورده شده است.

جدول (۶): نرخ خرابی محاسبه شده برای کلید قدرت (تعداد خطا در واحد یک میلیون ساعت)

نرخ خرابی محاسبه شده	وضعیت کلید قدرت
$\lambda_H = 12.449$	نصف بار
$\lambda_F = 16.62$	نرخ خرابی کلید قدرت در وضعیت نصف سری یا همان تمام بار
$\lambda_{FS} = 7.194$	نرخ خرابی کلید قدرت در وضعیت تمام سری
$\lambda_{fd} = 4.22\times10^{-6}$	نرخ خرابی دیود سری با کلید قدرت در وضعیت نصف سری یا همان تمام بار

با توجه به نرخ خطای عناصر نیمه‌هادی جدول(۶)، با توجه به روابط (۱۱)، (۱۲)، (۱۸) و (۲۱) حداقل زمان تا وقوع خطا را می‌توان محاسبه نمود. برای محاسبه MTTF در ساختارهای مختلف، نرخ

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]

عملکرد صحیح سیستم تشخیص خطا در سه ساختار موازی، سری و آماده به‌کار برابر ۰/۵ در نظر گرفته شده است. به دلیل این‌که سیستم تشخیص خطای ساختار پیشنهادی صرفا موظف به تشخیص خطای اتصال کوتاهی است، نرخ عملکرد صحیح سیستم تشخیص خطا از حالت آماد به‌کار بالاتر خواهد بود. با دو فرض $P_n^C = 0.55$ و $P_n^C = 0.7$، مقدار MTTF ساختار پیشنهادی در جدول (۷)، نشان داده شده است. به دلیل این‌که توان خروجی پایین است، جریان کلیدهای قدرت پایین بوده و عمده تلفات کلید قدرت مربوط به تلفات کلیدزنی می‌باشد. در محاسبه تلفات کلیدزنی با توجه به رابطه (۴۱)، کاهش استرس ولتاژ کلید قدرت سبب کاهش چشمگیر تلفات توان خواهد شد. لذا ساختار سری دارای قابلیت اطمینان بهتری نسبت به ساختارهای موازی و آماده به‌کار دارد. با در نظر گرفتن $P_n^C = 0.7$، ساختار پیشنهادی دارای قابلیت اطمینان بالاتری نسبت به سایر ساختارهاست. در صورتی که $P_n^C = 0.55$ درنظر گرفته شود، اختلاف حداقل زمان تا وقوع خطا بین ساختار پیشنهادی و اماد به‌کار برابر ۹۰۵۰ ساعت معادل ۳۷۷روز خواهد بود. یعنی استفاده از ساختار پیشنهادی حتی با نرخ عملکرد سیستم رفع اتصال کوتاهی پایین، یک سال عمر بیش تری از ساختار اماده به‌کار دارد. با توجه به کاربرد ، می‌توان بین قیمت، تلفات و قابلیت اطمینان مصالحه‌ای انجام دارد. برای مثال در کاربردهای مانند منابع تغذیه ماهواره‌های LEO، که طول عمر مفید ماهواره کمتر از ۵ سال می‌باشد، افزایش عمر یک سیستم به اندازه یک سال، اهمیت قابل توجهی دارد و قیمت اهمیتی نخواهد داشت.

جدول (۷): حداقل زمان تا وقوع خطا (بر حسب یک میلیون ساعت)

مقدار محاسبه شده	$MTTF$
۰/۰۷۰۱۱	موازی
۰/۰۹۰۲۵	آماده به‌کار
۰/۰۹۹۵۸	سری
۰/۰۹۹۳	ساختار پیشنهادی $P_n^C = 0.55$
۰/۱۰۲۳	ساختار پیشنهادی $P_n^C = 0.7$

۶- نتیجه‌گیری

سه آرایش ماژاد متداول مبتنی بر کلید قدرت متداول یعنی ساختارهای موازی، آماده‌به‌کار و سری با هدف بررسی قابلیت اطمینان مورد ارزیابی قرار گرفته‌اند. ساختار مازاد جدید با هدف بهبود عملکرد سیستم مدیریت خطا در این مقاله پیشنهاد شده‌است. مدل مارکوف، توابع قابلیت اطمینان و MTTF برای هر سه ساختار و ساختار مازاد جدید استخراج شده‌اند. مقایسه بین ساختارهای مورد مطالعه با استخراج روابط مناسب و بر اساس دیدگاه جدید صورت گرفته‌است. مقایسه‌های صورت گرفته بین انواع ساختار مازاد، مبتنی بر روابط جدید و بررسی شرایط کاری مختلف صورت گرفته‌است. از نقطه‌نظر عملی، مقایسه‌ها بر اساس دمای پیوندی، تلفات و احتمال عملکرد سیستم مدیریت خطا بنا شده‌اند. در این مقاله با نگرشی جدید به مقایسه ساختارهای مختلف پرداخته شده است. تفکیک کاربردهای جریان بالا و ولتاژ بالا برای کابردهای توان بالا، . بررسی رابطه بین احتمال عملکرد سیستم تشخیص خطا و احتمال خرابی عناصر نیمه‌هادی و تاثیرگذاری آن بر شاخص MTTF در کنار شرایط محیطی در این مقاله مورد تاکید قرار گرفته است.

نتایج پژوهش صورت گرفته نشان داده است که ساختار سری همانند ساختار موازی برای کاربرد توان‌های بالا مناسب است. ولی دو ساختار موازی و سری به ترتیب برای کاربردهای توان بالای ناشی از جریان بار بالاتر و سطح ولتاژ بالاتر مناسب‌تر هستند. از آن‌جایی که در ساختار جدید، فقط کافی است خطای اتصال کوتاهی در مرحله اول شناسایی و رفع شود، لذا احتمال عملکرد سیستم مدیریت خطا در ساختار جدید بالاتر از ساختار آماده‌به‌کار است. تحلیل‌های انجام گرفته نشان داده‌است که ساختار جدید می‌تواند جایگزین ساختار آماده‌به‌کار شود. تحقیق و تحلیل ساختارهای پیچیده‌تر و ترکیبی می‌تواند نقشه‌راه برای کارهای آینده باشد. تجمیع سیستم‌های مدیریت خطای جدید و یا ارایه ساختارهای مازاد جدید نیز می‌تواند گام‌های آینده برای بهبود قابلیت اطمینان باشد.

مراجع

[1] Lee, F.C., "The state-of-the-art power electronics technologies and future trends", Power Engineering Society Summer Meeting, 2000. IEEE , vol.2, no., pp.1229-1232 vol. 2, 2000.

[2] Blaabjerg, F.; Zhe Chen; Kjaer, S.B., "Power electronics as efficient interface in dispersed power generation systems", Power Electronics, IEEE Transactions on , vol.19, no.5, pp.1184-1194, Sept. 2004.

[3] Burress, Tim, and Stuart Campbell. "Benchmarking EV and HEV power electronics and electric machines" In Transportation Electrification Conference and Expo (ITEC), 2013 IEEE, pp. 1-6. IEEE, 2013.

[4] Song, Yantao, and Bingsen Wang. "Evaluation Methodology and Control Strategies for Improving Reliability of HEV Power Electronic System",IEEE Transactions on Vehicular Technology, vol. 63, no. 8 pp. 3661-3676, 2014.

[5] M. A. Masrur, "Penalty for fuel economy—System level perspectives on the reliability of hybrid electric vehicles during normal and graceful degradation operation ", IEEE Syst. J., vol. 2, no. 4, pp. 476–483, Dec. 2008.

[6] A. Ristow, M. Begovic, A. Pregelj, and A. Rohatgi, "Development of a methodology for improving photovoltaic inverter reliability", IEEE Trans. Ind. Electron., vol. 55, no. 7, pp. 2581–2592, Jul. 2008.

[7] L.M.Moore and H. N. Post, "Five years of operating experience at a large utility-scale photovoltaic generating

[Downloaded from jiaeee.com on 2026-11-20]

[DOR: 20.1001.1.26765810.1397.15.1.9.7]

Journal of Iranian Association of Electrical and Electronics Engineers Vol15 No.1 Spring2018

plant", Prog. Photovolt.: Res. Appl.,vol. 16, no. 3, pp. 249–259, 2008.
[8] Reliawind. (2011). Report on Wind Turbine Reliability Profiles—Field Data Reliability Analysis [Online]. Available:http://www.reliawind.eu/files/fileinline/110502_Reliawind_Deliverable_D.1.3ReliabilityProfilesResults.pdf
[9] F. W. Fuchs, "Some diagnosis methods for voltage source inverters in variable speed drives with induction machines—A survey", in Proc. 29th Annu. Conf. IEEE Ind. Electron. Soc., vol. 2, 2003, pp. 1378–1385.
[10] B. A. Welchko, T. A. Lipo, T. M. Jahns, and S. E. Schulz, "Fault tolerant three-phase AC motor drive topologies: a comparison of features, cost, and limitations", IEEE Trans. Power Electron., vol. 19, no. 4, pp. 1108 – 1116, Jul. 2004.
[11] Wenping Zhang; Dehong Xu; Xiao Li; Ren Xie; Haijin Li; Dezhi Dong; Chao Sun; Min Chen, "Seamless Transfer Control Strategy for Fuel Cell Uninterruptible Power Supply System", Power Electronics", IEEE Transactions on , vol.28, no.2, pp.717,729, Feb. 2013.
[12] T. Haimin , J. L. Duarte and M. A. M. Hendrix "Line-interactive UPS using a fuel cell as the primary source," IEEE Trans. Ind. Electron., vol. 55, no. 8, pp.3012 - 3021, 2008.
[13] Zhang, Wenping, Dehong Xu, Prasad N. Enjeti, Haijin Li, Joshua T. Hawke, and Harish S. Krishnamoorthy. "Survey on fault-tolerant techniques for power electronic converters", IEEE Transactions on Power Electronics , vol.29, no. 12, pp.6319-6331,2014.
[14] Ranjbar,A.H., Babak, A., Gharehpetian,G.B., Fahimi, B., 'Reliability assessment of single-stage/two-stage PFC converters', In2009 Compatibility and Power Electronics, pp. 253 – 257.
[15] Rahimi, T.; Hosseini, S.H., "EMI consideration of high reliability electrical power subsystem (EPS) of satellite", in 6th Power Electronics, Drives Systems & Technologies Conference (PEDSTC) , pp. 412 - 417 , 2015.
[16] Babak, A., Ranjbar,A.H., Gharehpetian,G.B., Milimonfared, J. , "Reliability considerations for parallel performance of semiconductor switches in high-power switching power supplies", IEEE Trans. Ind. Electron.,2009, 56(6), pp. 2133-2139.
[17] E. Babaei, S. H. Hosseini,G. B. Gharehpetian,"Three-Phase to Single-Phase Matrix Converters: New Topology Based on New Control Method" Journal of Iranian Association of Electrical and Electronics Engineers - Vol.10- no.2- Fall & Winter 2013.
[18] E. Babaei, S. H. Hosseini G.B. Gharehpetian, A New Strategy for Determination of DC Voltage Levels in Asymmetrical Cascaded Multilevel Converters for Utility Applications," of Iranian Association of Electrical and Electronics Engineers - Vol.3- no.1- Spring and Summer 2006.
[19] H. Yaghobi, H. Rajabi Mashhadi, K. Ansari," Application of Radial Basis Neural Networks in Fault Diagnosis of Synchronous Generator" Journal of Iranian Association of Electrical and Electronics Engineers - Vol.10- No.2- Fall & Winter 2013.
[20] Khosroshahi, Alireza Eyvazizadeh, Mehdi Abapour, and Mehran Sabahi. "Reliability Evaluation of Conventional and Interleaved DC-DC Boost Converters", IEEE Transactions on Power Electronics, Vol.30, no.10, 2015.
[21] Behjati, Hamid, and Ali Davoudi. "Reliability analysis framework for structural redundancy in power semiconductors", IEEE Transactions on Industrial Electronics, vo.60, no. 10, pp.4376-4386, 2013.
[22] "Reliability prediction of electronic equipments," Relex Software Corp.,Greensburg, PA, Rep. MIL-HDBK-217, 1990.

زیرنویس‌ها

[1] redundancy
[2] fault-tolerant methods
[3] standby
[4] Markova models

[Downloaded from jiaeee.com on 2026-11-20]
[DOR: 20.1001.1.26765810.1397.15.1.9.7]