# یک طراحی جدید برای بهبود Slew rate تقویت کننده‌های عملیاتی تفاضلی دو طبقه تک سر کم توان

**نازنین زهرا یعقوبی کریموی[1]  عباس گلمکانی[2]  رضا یعقوبی کریموی[3]**

۱- دانشجوی کارشناسی ارشد- گروه مهندسی برق- دانشگاه صنعتی سجاد - مشهد- ایران

a_yaghoobi_k@yahoo.com

۲- استادیار- گروه مهندسی برق، دانشگاه صنعتی سجاد - مشهد- ایران

golmakani@sadjad.ac.ir

۳- دانشجوی دکتری مهندسی پزشکی- دانشکده علوم و فناوری‌های جدید- سمنان- ایران

r_yaghoobi_k@semnan.ac.ir

**چکیده: طراحی تقویت‌کننده‌های عملیاتی تک سر کم توان با Slew-rate بالا در تکنولوژی‌های جدید به علت کاهش ابعاد و مقدار ولتاژ تغذیه در سال‌های اخیر محققان زیادی را به خود جلب کرده است. این محققین اغلب از مدارها ناظر کمکی برای افزایش جریان‌های شارژ و دشارژ کننده خازن‌های بار و جبران‌ساز استفاده نموده‌اند. با اینحال، بسیاری از این روش‌ها قادر به بهبود Slew-Rate مثبت و منفی به طور متقارن نمی‌باشند و معمولا موجب افزایش توان مصرفی، ابعاد و پیچیدگی مدار می‌گردند. بنابراین، در این تحقیق برای بهبود پارامتر Slew-rate در تقویت کننده‌های عملیاتی تفاضلی دو طبقه تک سر، یک مدار ناظر کمکی در تکنولوژی TSMC 0.18 µm ارائه می‌شود. این مدار پیشنهادی به ازای خازن بار ۲ pF و منبع تغذیه ۱/۸ V توانسته پارامتر Slew-rate مثبت و منفی را به ترتیب به مقدار ۸/۷۸ و ۲۲/۶۷ برابر افزایش دهد، که موجب تقارن معنی داری در Slew-rate مثبت و منفی می‌شود. از این گذشته، این مدار بر روی مقدار بهره، پهنای باند، فرکانس بهره واحد و حاشیه فاز تقویت‌کننده عملیاتی اثر چندانی نداشته و توان مصرفی را تنها ۱/۵ درصد (۱۰/۵۹ µW) افزایش داده است. بنابراین، این روش می‌تواند یک پیشنهاد خوب برای بهبود پارامتر Slew-rate تقویت کننده‌های عملیاتی تفاضلی دو طبقه تک سر کم توان باشد.**

**کلمات کلیدی:** Slew-rate، تقویت‌کننده عملیاتی تقاضلی دو طبقه تک سر، مدار ناظر کمکی، توان مصرفی

---

**تاریخ ارسال مقاله:** ۱۳۹۴/۰۵/۲۳

**تاریخ پذیرش مشروط مقاله:** ۱۳۹۵/۰۳/۳۰

**تاریخ پذیرش مقاله:** ۱۳۹۵/۰۸/۲۱

**نام نویسنده‌ی مسئول:** نازنین زهرا یعقوبی کریموی

**نشانی نویسنده‌ی مسئول:** ایران – مشهد – بلوار جلال آل احمد – جلال آل احمد ۶۲ – دانشگاه صنعتی سجاد. – دانشکده‌ی برق

[ Downloaded from jiaeee.com on 2026-10-30 ]

[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]

Journal of Iranian Association of Electrical and Electronics Engineers Vol14 No.2 Summer 2017

## ۱- مقدمه

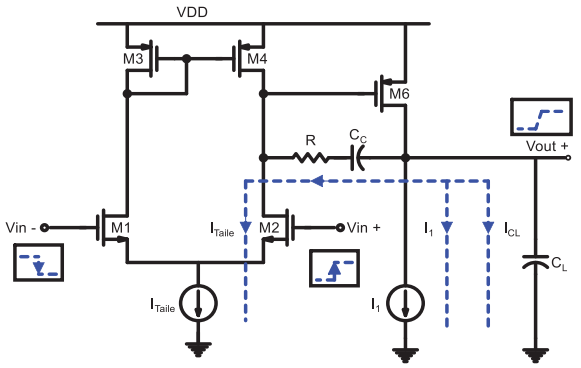
در بسیاری از مدارها مجتمع VLSI آنالوگ و آنالوگ- دیجیتال- مخلوط از قبیل فیلترهای سوئیچ- خازنی و بافرهای ورودی در مبدل‌های آنالوگ به دیجیتال یا بافرهای خروجی در مبدل‌های دیجیتال به آنالوگ و کلیدهای CMOS تغییرات سیگنال‌های خروجی از یک حالت به حالت دیگر بسیار سریع اتفاق می‌افتد [۱]. بنابراین، اغلب کاربردهای مذکور به تقویت کننده‌های عملیاتی ولتاژ پایین، کم توان با نرخ Slew-rate بالا و قدرت راه اندازی خازن‌های بزرگ نیاز دارند [۳, ۴].

افزایش مقدار پارامتر Slew-rate در تقویت کننده‌های عملیاتی دو طبقه به سادگی با افزایش جریان $I_{Tail}$ جفت تفاضلی ورودی و جریان شارژ و دشارژ کننده خازن بار $C_L$ و خازن جبران‌ساز $C_C$ یا با کاهش ظرفیت خازن جبران‌ساز تضمین می‌گردد [۵, ۶]. از طرفی، چون مقدار خازن جبران ساز با در نظر گرفتن ملاحظات دقیق برای ایجاد پایداری در تقویت کننده و مکان صفر و قطب‌ها طراحی می‌شود. بنابراین، تغییر مقدار ظرفیت خازن جبران ساز در روش بهبود Slew-rate با استفاده از کاهش ظرفیت خازن جبران ساز موجب بی‌ثباتی تقویت کننده عملیاتی می‌گردد. از سوی دیگر، افزایش جریان $I_{Tail}$ و جریان شارژ و دشارژ کننده خازن بار منجر به افزایش توان مصرفی می‌گردد [۵]. از اینرو، به منظور طراحی یک تقویت کننده عملیاتی با نرخ Slew-rate بالا و توان مصرفی کم یک طراحی دقیق و بهینه مورد نیاز است. بر این اساس، در پژوهش‌های برجسته دانشگاهی و صنعتی پیشین تلاش‌های متعددی با هدف افزایش Slew-rate تقویت کننده‌های عملیاتی با استفاده از افزایش حداکثر جریان شارژ و دشارژ کننده خازن جبران‌ساز $C_C$ (جریان $I_{Tail}$) [۳, ۷-۹] و خازن بار $C_L$ (جریان $I_{1-}$ و $I_{1+}$) [۳, ۷, ۸, ۱۰-۱۳] یا بر مبنای روش‌هایی برای کاهش ظرفیت خازن جبران ساز [۱۴] با حفظ توان مصرفی کم انجام شده است. با این حال، این ایده‌ها برای تقویت کننده‌های به طور کامل تفاضلی که در آن مدار به طور کامل متقارن است و تفاوتی در رفتار مدار هنگام رخ دادن slewing مثبت یا منفی وجود ندارد مناسب می‌باشد. اگر چه این راهکارهای ارائه شده می‌تواند برای تقویت کننده‌های به طور کامل تفاضلی دو سر موثر باشد ولی برای معماری تفاضلی تک سر فقط می‌تواند به بهبود Slew-rate مثبت یا منفی کمک کند. همچنین در برخی از طراحی‌ها روش بهبود Slew-rate بر بایاس مدار و سوئینگ خروجی تاثیر می‌گذارد که در نتیجه اثر نامطلوبی بر پارامترهای دیگر مانند بهره، نویز و خطینگی دارد.

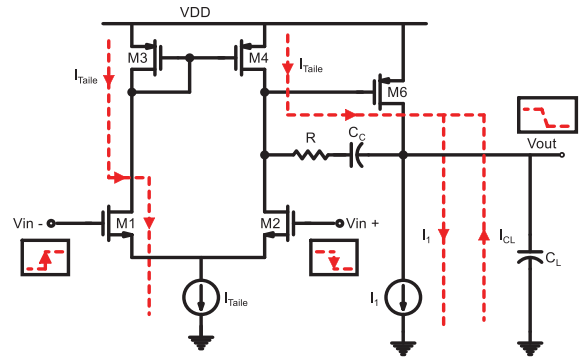
بنابراین، در این مقاله رویکردی برای بهبود متقارن Slew-rate مثبت و منفی تقویت کننده‌های تفاضلی تک سر ارائه می‌گردد که از افزایش توان مصرفی و کاهش بهره، پهنای باند و فرکانس بهره واحد به میزان چشمگیری جلوگیری می‌کند. ساختار این مقاله به صورت پیش روی می‌باشد. در بخش ۲ عملکرد تقویت کننده عملیاتی تفاضلی دو طبقه متداول مورد بررسی قرار گرفته است. در بخش ۳ رویکرد کلی بهبود دهنده Slew-rate پیشنهادی و در بخش ۴ عملکرد بهبود دهنده Slew-rate پیشنهادی بیان گردیده است. در بخش ۵ و ۶ نتایج شبیه سازی و نتیجه‌گیری ارائه شده است.

## ۲- تقویت کننده عملیاتی تفاضلی تک سر متداول

شکل‌های ۱ و ۲ بلوک دیاگرام و شکل موج‌های ساده شده‌ای از ورودی و خروجی‌های مثبت و منفی یک تقویت کننده عملیاتی تفاضلی دو طبقه تک سر متداول را در لبه بالا و پایین رونده یک ورودی پله نشان می‌دهد. تغییر ولتاژ خروجی تقویت کننده عملیاتی در شکل‌های ۱ و ۲ با دو رفتار مختلف به نام دوره نشست خطی و دوره نشست غیر خطی یا selwing رخ می‌دهد [۶, ۱۵]. زمان نشست خطی به پهنای باند بهره واحد تقویت کننده‌های عملیاتی بستگی دارد. در حالی که، رفتار selwing زمانی که یکی از سیگنال‌های ورودی بسیار بزرگتر از دیگری است که موجب خاموش شدن یکی از جفت ترانزیستورهای ورودی تفاضلی در زمان کوتاهی می‌گردد، رخ می‌دهد و توسط پارامتری به نام نرخ Slew-rate تعیین می‌شود [۱۶].




**شکل (۱): بلوک دیاگرام و شکل موج ساده شده‌ای از ورودی و خروجی‌های مدار تقویت‌کننده تفاضلی دو طبقه تک سر متداول در زمان slewing مثبت**




**شکل (۲): بلوک دیاگرام و شکل موج ساده شده‌ای از ورودی و خروجی‌های مدار تقویت‌کننده تفاضلی دو طبقه تک سر متداول در زمان slewing منفی**




Journal of Iranian Association of Electrical and Electronics Engineers - Vol.14- No.2 Summer 2017



[ Downloaded from jiaeee.com on 2026-10-30 ]

[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]

در زمان رخ دادن slewing مثبت، هنگامیکه $V_{in^+}$ افزایش می‌یابد، ترانزیستور M1 به ناحیه قطع می‌رود و همه جریان $I_{Tail}$ از مسیر ترانزیستور M2 عبور می‌کند (شکل ۱). بنابراین، ولتاژ بسیار بزرگ در گیت ترانزیستور M2 باعث می‌شود که این ترانزیستور در ناحیه خطی عمیق قرار بگیرد. در نتیجه، ولتاژ درین- سورس ترانزیستور M2 به میزان قابل توجهی کاهش یافته و سبب ایجاد یک ولتاژ گیت بسیار کم در ترانزیستور M6 می‌شود. این ولتاژ بسیار کم در گیت ترانزیستور M6 به معنی یک ولتاژ محرک بیرونی بزرگ برای این ترانزیستور می‌باشد. از اینرو، ترانزیستور M6 در ناحیه خطی عمیق کار می‌کند و ولتاژ خروجی را با شیب معین و به صورت تقریبا خطی تا حدود $V_{DD}$ افزایش می‌دهد که باعث می‌شود بین خروجی‌ها و ورودی‌های تقویت کننده همیشه یک تاخیر یا حالت گذار وجود دارد. در واقع، مقدار این شیب معین بیانگر مقدار Slew-rate تقویت کننده عملیاتی می‌باشد [۵, ۶, ۱۷].

در طول slewing منفی هنگامیکه ورودی $V_{in^+}$ یک پله منفی بزرگ تجربه می‌کند. در صورتی که جریان $I_1$ برای پشتیبانی از هر دو جریان $I_{Tail}$ و $I_{D6}$ در طول این مدت به اندازه کافی بزرگ باشد یک افت ولتاژ سریع در گیت ترانزیستور M2 رخ می‌دهد (عکس وضعیت قبلی). در غیر اینصورت، ولتاژ درین ترانزیستور M4 افزایش می‌یابد و ترانزیستور M6 خاموش می‌شود [۱۶].

در نتیجه، با توجه به رفتار مدار و خاموش شدن یکی از جفت ورودی‌های تفاضلی برای جریان‌های عبوری از خازن جبران‌ساز $C_C$ و خازن بار $C_L$ در طول slewing خواهیم داشت [۵, ۶]:

$$I_{C_C} = I_{Tail} \quad (۱)$$

$$I_{C_L} = I_{Tail} + I_1 - I_{D6l} \quad (۲)$$

$$I_{D6} = \mu_P C_{OX}\left(\frac{W}{L}\right)\left[\left(V_{DD} - V_{G6} - |V_{thn}|\right)V_{DS6} - \frac{V_{DS6}^2}{2}\right] \quad (۳)$$

که پارامترهای $I_{C_L}$، $I_{C_C}$ و $I_{D6}$ بترتیب جریان‌های عبوری از خازن جبران‌ساز $C_C$، خازن بار $C_L$ و ترانزیستور M6 مدار تقویت کننده عملیاتی دو طبقه تک سر متداول می‌باشد.

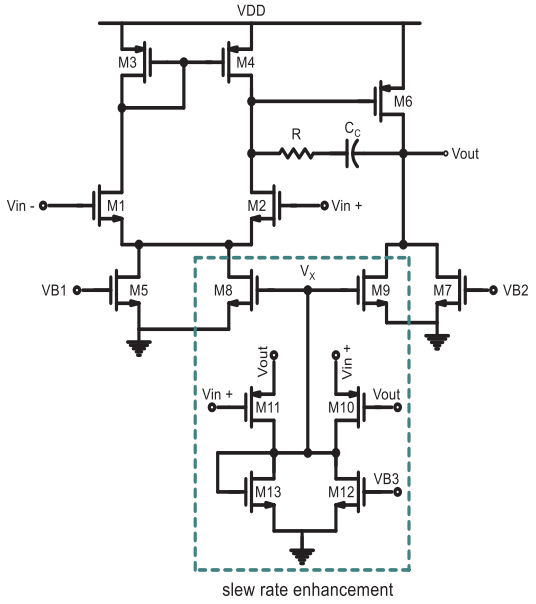
نرخ Slew-rate تقویت کننده عملیاتی دو طبقه تک سر نشان داده شده در شکل ۱ در کتاب و مقالات بسیاری مورد تجزیه و تحلیل قرار گرفته و مقدار نرخ‌های Slew-rate مثبت و منفی به صورت خیلی ساده به شرح زیر ارائه شده است [۱۸]:

$$SR = \frac{dV_{Out}}{dt} = \min\left(\frac{I_{Tail}}{C_C}, \frac{I_1}{C_C + C_L}\right) \quad (۴)$$

با توجه به رابطه ۴ می‌توان دریافت که نرخ Slew-rate تقویت کننده عملیاتی دو طبقه تک سر به جای جریان طبقه اول به جریان طبقه دوم محدود می‌شود. در نتیجه، برای افزایش پارامتر Slew-rate یک تقویت کننده عملیاتی تفاضلی دو طبقه تک سر باید مقدار جریان‌های $I_1$ و $I_{Tail}$ را افزایش داد که منجر به افزایش توان مصرفی نیز می‌شود. از اینرو، در ادامه یک مدار کمکی ناظر طراحی می‌گردد که در کنار بهبود متقارن Slew-rate مثبت و منفی از افزایش توان مصرفی به میزان چشمگیری جلوگیری می‌کند.

## ۳- بهبود دهنده Slew-Rate پیشنهادی

در شکل ۳ بلوک دیاگرام تقویت‌کننده عملیاتی تفاضلی دو طبقه و مدار کمکی ناظر پیشنهادی برای بهبود Slew-rate که توسط سیگنال ورودی و خروجی تقویت کننده در زمان‌های رخ دادن slewing راه اندازی می‌شود و بر شرایط slewing تقویت‌کننده عملیاتی نظارت و جریان‌های $I_{Tail}$ و $I_1$ را تنظیم می‌کند نشان داده شده است. این بلوک اضافی کمکی شروع عملیات slewing را تشخیص و جریان DC جفت ورودی تفاضلی $I_{Tail}$ (جریان شارژ کننده خازن جبران‌ساز $C_C$) و جریان شارژ و دشارژ کننده خازن بار را در مدت کوتاهی از زمان افزایش می‌دهد. در نتیجه، با افزایش جریان، پارامتر Slew-rate نیز بهبود می‌یابد. از آنجاییکه، دوره تزریق جریان بسیار کوتاه است، توان مصرفی آن نیز قابل اغماض می‌باشد.



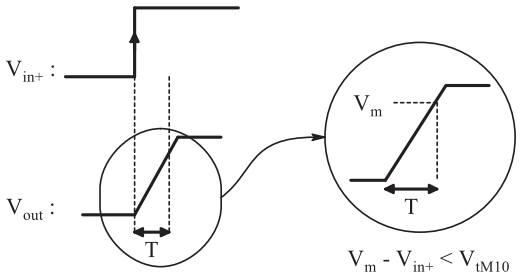

**شکل (۳): بلوک دیاگرام مدار تقویت‌کننده تفاضلی دو طبقه تک سر و مدار کمکی ناظر پیشنهادی برای بهبود Slew-rate**

## ۴- عملکرد بهبود دهنده Slew-rate پیشنهادی

ترانزیستورهای M10 و M11 در مدار کمکی بهبود دهنده پیشنهادی (شکل ۳) برای تشخیص زمان رخ دادن slewing و زمان کار معمولی مدار می‌باشد و توسط ورودی مثبت و خروجی

[ Downloaded from jiaeee.com on 2026-10-30 ]
[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]
Journal of Iranian Association of Electrical and Electronics Engineers Vol14 No.2 Summer 2017

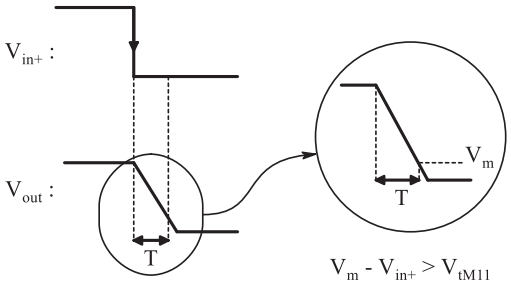
تقویت‌کننده که همیشه با ورودی مثبت همفاز و با ورودی منفی ناهم فاز می‌باشد راه اندازی می‌گردد. در حقیقت، این ترانزیستورها مانند یک کلید عمل کرده، بطوریکه در زمان رخ دادن slewing روشن و جریان بهبود دهنده را تولید می‌کند و در کار معمولی مدار مسیر و جریان بهبود دهنده را قطع می‌کند. ترانزیستورهای M13، M8 و M9 منابع جریان $I_1$ و $I_{Taile}$ در مدار اصلی را در زمان slewing و زمان کار معمولی تنظیم می‌کند. به عبارت دیگر، در آغاز عملیات slewing مثبت، هنگامیکه ورودی $V_{in+}$ به سرعت به حداکثر مقدارش افزایش می‌یابد، $V_{out}$ به دلیل وجود تاخیر یا حالت گذار ایجاد شده در اثر Slew-rate هنوز هم در حداقل مقدار خود قرار دارد و به تدریج با شیب معین و تقریبا خطی به حداکثر مقدارش می‌رسد. بنابراین، ولتاژ گیت-سورس ترانزیستور M10 کمتر از ولتاژ آستانه آن ( $V_{GSM10} < V_{tM10}$) و ولتاژ گیت-سورس ترانزیستور M11 بیشتر از ولتاژ آستانه آن ($V_{GSM11} > V_{tM11}$) می‌باشد. در نتیجه، ترانزیستور M10 روشن و ترانزیستور M11 خاموش می‌شود و جریان بهبود دهنده تولید شده، از طریق ترانزیستورهای M13، M8 و M9 منعکس و به جریان $I_1$ (M7) و $I_{Taile}$ (M5) مدار اصلی افزوده می‌شود. ترانزیستور M10 تا زمانی که تفاوت بین سطح ولتاژ خروجی $V_{out}$ و ورودی $V_{in+}$ کمتر از ولتاژ آستانه ترانزیستور M10 باشد (مدت زمان T)، روشن باقی می‌ماند (شکل ۴). پس از این مرحله، ترانزیستور M10 و مدار کمکی تا زمان عملیات slewing مثبت بعدی در حالت خاموش قرار می‌گیرد و از اتلاف توان جلوگیری می‌کند.



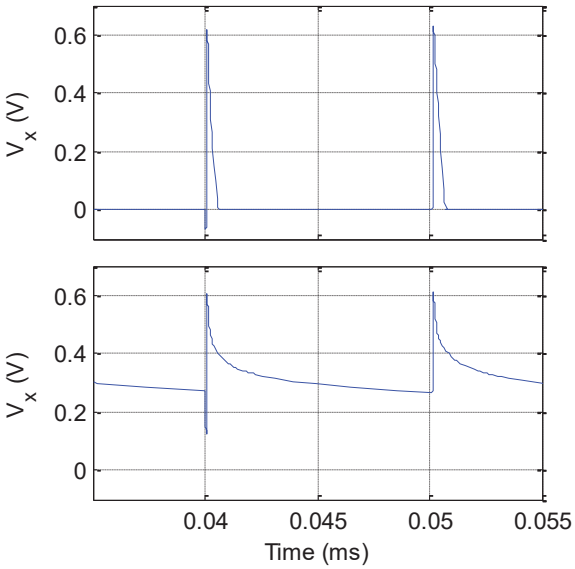

**شکل (۴): ولتاژ $V_{in+}$ و $V_{out}$ در آغاز عملیات slewing مثبت**

در slewing منفی ورودی $V_{in+}$ به سرعت به حداقل مقدارش کاهش می‌یابد. ولی $V_{out}$ با شیب معین و تقریبا خطی به حداقل مقدارش می‌رسد. در این حالت بر خلاف slewing مثبت ولتاژ گیت-سورس ترانزیستور M11 کمتر از ولتاژ آستانه آن ($V_{GSM11} < V_{tM11}$) و ولتاژ گیت-سورس ترانزیستور M10 بیشتر از ولتاژ آستانه آن ($V_{GSM10} > V_{tM10}$) می‌باشد. در نتیجه، ترانزیستور M11 روشن و ترانزیستور M10 خاموش می‌شود. بنابراین، جریان بهبود دهنده از طریق ترانزیستورهای M13، M8 و M9 منعکس و به مدار اصلی اعمال می‌گردد. ترانزیستور M11 تا زمانی که تفاوت بین سطح ولتاژ خروجی $V_{out}$ و ورودی $V_{in+}$ کمتر از ولتاژ آستانه ترانزیستور M11 باشد، روشن باقی می‌ماند(شکل ۵). سپس ترانزیستور M11 و مدار کمکی تا زمان عملیات slewing منفی بعدی در حالت خاموش قرار می‌گیرد.

ترانزیستور M12 به تنظیم و تضمین نقطه کار مناسب مدار کمکی کمک می‌کند و به گونه ای طراحی گردیده است که مدار کمکی را در حالت آماده به کار قرار می‌دهد و عملیات روشن-خاموش شدن مدار کمکی را سرعت بخشیده و اتلاف توان را کاهش می‌دهد. در شکل ۶ نمودار ولتاژ گره $V_X$ (ولتاژ کنترل کننده جریان بهبود دهنده) مدار شکل ۳ در حالت وجود ترانزیستور M12 و بدون ترانزیستور M12 نشان داده شده است. همانطور که مشاهده می‌گردد ولتاژ گره $V_X$ در صورت وجود ترانزیستور M12 پس از اتمام عملیات slewing مثبت و منفی به سرعت تا حدود مقدار صفر کاهش می‌یابد، در حالیکه بدون ترانزیستور M12 ولتاژ گره $V_X$ به تدریج کاهش می‌یابد و به مقدار صفر نمی‌رسد.




**شکل (۵): ولتاژ $V_{in+}$ و $V_{out}$ در آغاز عملیات slewing منفی**




**شکل (۶): ولتاژ گره Vx مدار پیشنهادی در حالت وجود ترانزیستور M12 و بدون ترانزیستور M12**

به منظور بهبود متقارن نرخ چرخش، در مدار بهبود دهنده ابعاد ترانزیستورهای M10 و M11 به گونه ای تنظیم شده که جریان بهبود دهنده در slewing منفی بیشتر از مقدار جریان بهبود دهنده در slewing مثبت باشد تا در نهایت مقدار slewing مثبت و منفی



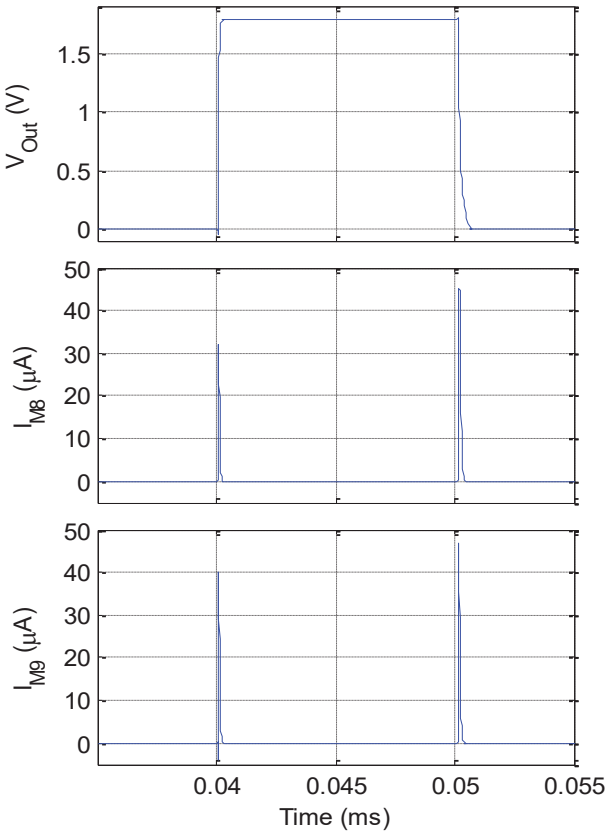

Journal of Iranian Association of Electrical and Electronics Engineers - Vol.14- No.2 Summer 2017



[ Downloaded from jiaeee.com on 2026-10-30 ]
[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]

یکسان شود. مقدار دقیق نسبت ابعاد ترانزیستورهای M10 و M11 با توجه به نسبت slewing مثبت و منفی در تقویت کننده اصلی باید محاسبه و تنظیم گردد.

افزایش ابعاد ترانزیستورهای M8 و M9 موجب افزایش معنی دار Slew-rate مثبت و منفی تقویت‌کننده عملیاتی پیشنهادی می‌گردد. از طرفی، مقدار توان مصرفی افزوده شده توسط مدار کمکی در حالت روشن با ابعاد ترانزیستورهای آینه جریان M8 و به ویژه M9 نسبت مستقیم دارد. در نتیجه، این افزایش ابعاد علاوه بر افزایش مساحت سطح موجب افزایش توان مصرفی و حتی موجب ناپایداری تقویت‌کننده عملیاتی پیشنهادی نیز می‌شود. از اینرو، برای انتخاب ابعاد ترانزیستورهای M8 و M9 باید با توجه به کاربرد تقویت‌کننده عملیاتی پیشنهادی یک مصالحه بین پایداری مدار (حاشیه فاز)، پارامترهای Slew-rate، توان مصرفی و مساحت سطح انجام شود. بنابراین، طراحی و انتخاب دقیق ترانزیستورهای M8 و M9 از اهمیت بالایی برخوردار است و نیاز به محاسبات و شبیه سازی‌های دقیق دارد. شکل ۷ جریان‌های بهبود دهنده مدار کمکی در تقویت کننده پیشنهادی شکل ۳ که توسط ولتاژ گره $V_X$ تولید می‌گردد را نشان می‌دهد. همانطور که مشاهده می‌شود مدار کمکی پیشنهادی در بازه زمانی کوتاهی روشن و یک جریان بهبود دهنده کوتاه مدت تولید می‌کند و سپس خاموش می‌شود.

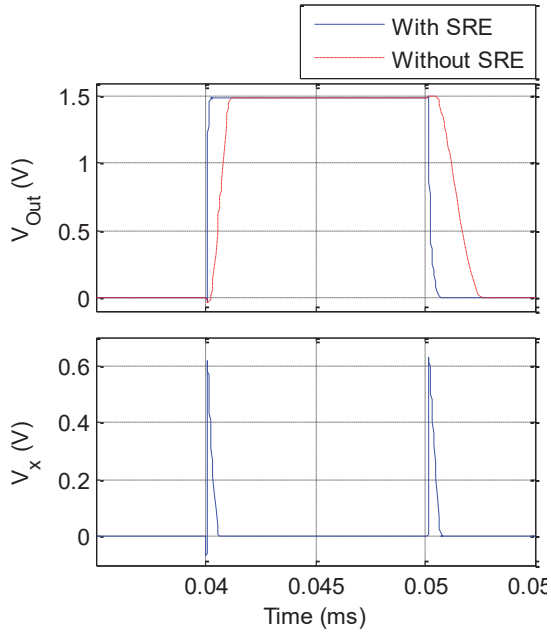



**شکل (۷): جریان‌های بهبود دهنده مدار کمکی در تقویت کننده پیشنهادی که توسط ولتاژ گره Vx تولید می‌گردد**

## ۵- نتایج شبیه‌سازی

به منظور ارزیابی عملکرد مدار کمکی بهبود دهنده Slew-rate، تقویت‌کننده عملیاتی پیشنهادی و همتای متداول آن تحت تکنولوژی TSMC 0.18 µm [۲] به ازای منبع تغذیه ۱/۸ V شبیه سازی گردیده است.

شکل ۸ ولتاژ گره $V_X$ که در واقع ولتاژ گیت- سورس ترانزیستورهای M8 و M9 می‌باشد را نشان می‌دهد. همانطور که در شکل ۸ مشاهده می‌گردد ولتاژ گره $V_X$ در آغاز عملیات slewing مثبت و منفی افزایش می‌یابد و پس از مدت زمان کوتاهی دوباره به حالت اول بر می‌گردد. به دلیل اینکه رفتار مدار تقویت‌کننده تفاضلی تک سر در هنگام رخ دادن slewing مثبت و منفی متفاوت و مقدار Slew-rate مثبت از Slew-rate منفی بیشتر است. بنابراین، مدت زمان افزایش ولتاژ گره $V_X$ در slewing منفی بیشتر از مدت زمان افزایش آن در slewing مثبت است.

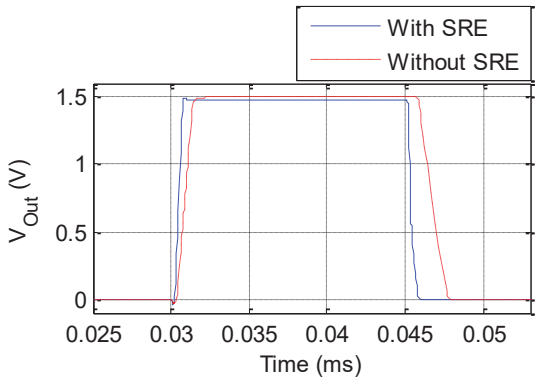



**شکل (۸): ولتاژ گره Vx و شکل موج خروجی تقویت‌کننده‌های عملیاتی شکل ۱ و ۳ به ازای خازن بار ۲ pF**

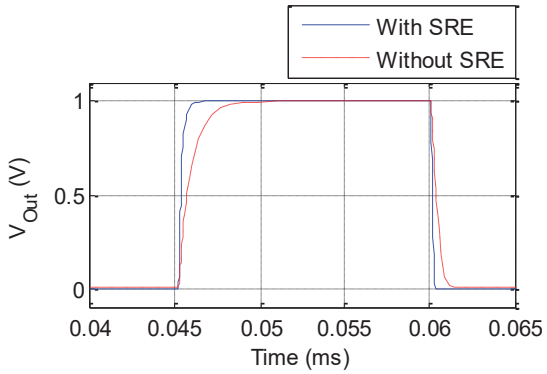
در شکل ۹ پاسخ slewing تقویت‌کننده عملیاتی شکل‌های ۱ و ۳ در حالت بهره واحد (در حالت بافر) برای یک خازن بار ۲ pF در دمای ۲۷ °C مقایسه گردیده است. همانطور که مشاهده می‌گردد روش پیشنهادی توانسته پارامتر Slew-rate مثبت و منفی را به طور متقارن ۸/۷۸ و ۲۲/۶۷ برابر افزایش دهد. در شکل ۱۰ پاسخ slewing تقویت‌کننده عملیاتی پیشنهادی و همتای متداول آن در حالت تقویت کنندگی به ازای خازن بار ۲ pF و $V_{DD}$ =۱/۸ V نمایش داده شده است. نتایج نشان می‌دهد که روش پیشنهادی توانسته پارامتر Slew-

[ Downloaded from jiaeee.com on 2026-10-30 ]
[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]
Journal of Iranian Association of Electrical and Electronics Engineers Vol14 No.2 Summer 2017

rate مثبت و منفی را در حالت تقویت کنندگی به طور متقارن ۵/۷ برابر افزایش دهد.




**شکل (۹): پاسخ slewing تقویت‌کننده عملیاتی پیشنهادی و همتای متداول آن به ازای خازن بار ۲ pF**




**شکل (۱۰): پاسخ slewing تقویت‌کننده عملیاتی پیشنهادی و همتای متداول آن در حالت تقویت کنندگی به ازای خازن بار ۲ pF**

شکل ۱۱ نمودارهای بهره و فاز حالت تفاضلی تقویت‌کننده عملیاتی پیشنهادی بهبود یافته و همتای متداول آن را در دمای °C ۲۷ به تصویر می‌کشد. با توجه به شکل ۱۱ مشاهده می‌گردد که مدار ناظر کمکی پیشنهادی بر روی مقدار بهره، پهنای باند، فرکانس بهره واحد و حاشیه فاز تقویت‌کننده عملیاتی تاثیری چندانی نداشته است. بررسی تابع انتقال تقویت کننده عملیاتی بهبود داده شده و همتای متداول آن نشان می‌دهد که هر دو تقویت کننده یک صفر در منفی بینهایت و سه قطب در سمت چپ نمودار صفر-قطب به صورت زیر دارد.

**تقویت‌کننده عملیاتی بدون ناظر کمکی:**

$$P_1 \approx -\frac{1}{g_{m6}\left(r_{o2} \parallel r_{o4}\right)\left(r_{o2} \parallel r_{o4}\right)C} \quad (۵)$$

$$P_2 \approx -\frac{1}{C_{GS6}+C_{GD2}+C_{GD6}\left(r_{o6} \parallel r_{o7}\right)g_{m6}+C_L} \quad (۶)$$

$$P_3 \approx -\frac{1}{R_Z\left(C_{GS6}+C_{GD2}+C_{GD6}\left(r_{o6} \parallel r_{o7}\right)g_{m6}\right)} \quad (۷)$$

**تقویت‌کننده عملیاتی با ناظر کمکی:**

*if* $M_{11}$: *on and* $M_{12}$: *off*

$$P_1 \approx -\frac{1}{g_{m6}\left(r_{o2} \parallel r_{o4}\right)\left(r_{o6} \parallel r_{o7} \parallel r_{o9} \parallel r_{o11}\right)C} \quad (۸)$$

$$P_2 \approx -\frac{g_{m6}}{C_{GS6}+C_{GD2}+C_{GD6}\left(r_{o6} \parallel r_{o7} \parallel r_{o9}\right)g_{m6}+C_L+C_{GD6}} \quad (۹)$$

$$P_3 \approx -\frac{1}{R_Z\left(C_{GS6}+C_{GD2}+C_{GD6}\left(r_{o6} \parallel r_{o7} \parallel r_{o9}\right)g_{m6}\right)} \quad (۱۰)$$

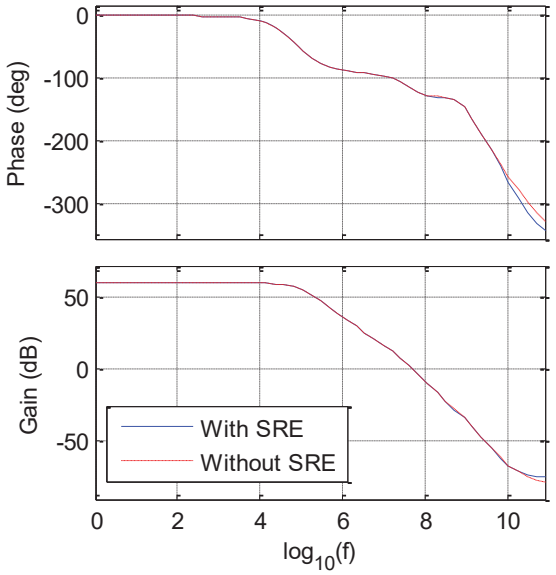
*if* $M_{11}$: *off and* $M_{12}$: *on*

$$P_1 \approx -\frac{1}{g_{m6}\left(r_{o2} \parallel r_{o4}\right)\left(r_{o6} \parallel r_{o7} \parallel r_{o9}\right)C} \quad (۱۱)$$

$$P_2 \approx -\frac{g_{m6}}{C_{GS6}+C_{GD2}+C_{GD6}\left(r_{o6} \parallel r_{o7} \parallel r_{o9}\right)g_{m6}+C_L+C_{GD6}+C_{GD10}} \quad (۱۲)$$

$$P_3 \approx -\frac{1}{R_Z\left(C_{GS6}+C_{GD2}+C_{GD6}\left(r_{o6} \parallel r_{o7} \parallel r_{o9}\right)g_{m6}\right)} \quad (۱۳)$$

مقایسه نمودار پاسخ فرکانسی بدست از شبیه سازی تقویت کننده عملیاتی بهبود داده شده و همتای متداول آن در شکل ۱۱ و همچنین معادلات بدست آمده برای قطب های دو تقویت کننده عملیاتی نشان می‌دهد که قطب ها جابجایی چندانی نداشته و در نتیجه تابع انتقال دو تقویت کننده تقریبا یکسان است. بنابراین، این تقویت کننده ها شرایط پایداری را دارند.




**شکل (۱۱): نمودارهای بهره و فاز تقویت‌کننده عملیاتی قبل و بعد از اضافه کردن مدار کمکی بهبود دهنده Slew-rate**

جدول ۱ خلاصه‌ای از عملکرد تقویت‌کننده عملیاتی قبل و بعد از اضافه کردن مدار کمکی بهبود دهنده Slew-rate پیشنهادی را ارائه می‌دهد. این جدول نشان می‌دهد که توان مصرفی تقویت‌کننده




[ Downloaded from jiaeee.com on 2026-10-30 ]
[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]

عملیاتی پیشنهادی نسبت به همتای متداولش به ازای یک خازن بار ۲ pF و $V_{DD}$ = ۱/۸ V تنها به میزان ۱/۵ درصد (۱۰/۵۹ µW) افزایش یافته است.

**جدول (۱): عملکرد تقویت‌کننده‌های عملیاتی پیشنهادی و متداول**

| Parameter | Original Design | Proposed Design |
|---|---|---|
| UGBW (MHz) | 52.83 | 52.49 |
| BW (kHz) | 68.17 | 68.14 |
| Power (µW) | 667.67 | 678.26 |
| Positive slew rate (V/µs) | 40.63 | 356.78 |
| Negative slew rate (V/µs) | 15.44 | 350.07 |
| Gain (dB) | 59.35 | 59.35 |
| Phase margin (Degree) | 64.4 | 64 |
| Load (pF) | 2 | 2 |
| Supply voltage (V) | 1.8 | 1.8 |

برای مقایسه کارایی تقویت‌کننده عملیاتی پیشنهادی و نوع متداول آن، با توجه به یکسان بودن بهره و پهنای باند هر دو تقویت کننده، ضریب شایستگی به صورت رابطه ۱۴ [۵، ۶، ۸] تعریف گردیده است. مقدار ضریب شایستگی برای تقویت‌کننده‌های عملیاتی پیشنهادی و متداول در Slew-rate مثبت به ترتیب برابر با ۱/۰۵ و ۰/۱۲ و در Slew-rate منفی ۱/۰۳ و ۰/۰۴ محاسبه شده است. بنابراین، ضریب شایستگی و عملکرد تقویت‌کننده عملیاتی پیشنهادی در Slew-rate مثبت و منفی به ترتیب ۸/۷۵ و ۲۲/۴۳ برابر همتای متداول آن می‌باشد.

$$FOM = \frac{SR \cdot C_L}{Power} \qquad (۱۴)$$

مقایسه عملکرد و میزان اثر بخشی مدار ناظر کمکی بهبود دهنده پیشنهادی با مدارها ارائه شده در پژوهش‌های پیشین بطور خلاصه در جدول ۲ ارائه گردیده است. شکل‌های ۱۲ و ۱۳ به ترتیب منحنی مقادیر Slew-rate (نرخ چرخش مثبت و منفی) و توان مصرفی تقویت کننده عملیاتی پیشنهادی و مدارها ارائه شده در پژوهش‌های پیشین (جدول ۲) را نمایش می‌دهد. شکل ۱۲ نشان می‌دهد که مدار ناظر کمکی پیشنهادی، پارامتر Slew-rate مثبت و منفی تقویت کننده عملیاتی تک سر را بطور معنی داری نسبت به تقویت کننده‌های عملیاتی تک سر دیگر افزایش داده است. این شکل همچنین نشان می‌دهد که مدار پیشنهادی در حین سادگی، Slew-rate مثبت و منفی را به طور متقارن بهبود می‌دهد.

شکل ۱۳ نشان می‌دهد که توان مصرفی تقویت کننده عملیاتی تک سر پیشنهادی نسبت به توان مصرفی تقویت کننده‌های عملیاتی گزارش شده در همه مطلعات پیشین بجز مرجع ۱۵ در سطح قابل قبولی بوده است و نسبت به توان مصرفی تقویت کننده‌های عملیاتی تفاضلی گزارش شده در مراجع ۱۹ و ۷ بطور قابل توجهی کمتر می‌باشد. ضمنا، توان مصرفی کمتر تقویت کننده عملیاتی مرجع ۱۵ برتری را نسبت به تقویت کننده عملیاتی پیشنهادی ایجاد نمی‌نماید، زیرا همانطور که در جدول ۲ مشاهده می‌گردد نه تنها ولتاژ منبع تغذیه تقویت کننده عملیاتی این مرجع نسبت به منبع تغذیه تقویت کننده پیشنهادی کمتر بوده، بلکه تکنولوژی ساخت آن ۰/۱۳ میکرومتر بوده است. همانطور که می‌دانیم تکنولوژی ساخت و سطح ولتاژ منبع تغذیه بطور مستقیم بر روی توان مصرفی تاثیر دارد.

**جدول (۲): عملکرد و میزان اثر بخشی مدار کمکی بهبود دهنده پیشنهادی و مدارها ارائه شده در پژوهش‌های پیشین**

| | $C_L$ (pF) | $SR^+$ (V/µs) | $SR^-$ (V/µs) | Power (mW) | Gain (dB) | BW (kHz) | UGBW (MHz) | Phase Margin (degre) | $V_{DD}$ (V) |
|---|---|---|---|---|---|---|---|---|---|
| Type | Single ended amplifier | | | | | | | | |
| Ref. [14] | 20 | 1.5 | 1.5 | 0.13 | 101 | None | 0.21 | 56 | None |
| Ref. [10] | 470 | 1.5 | 1.73 | 0.26 | 73 | 0.01 | 0.057 | 90 | 3 |
| Ref. [8] | 1.75 | 26.7 | 26.6 | 0.36 | 74 | 160 | None | None | 1.8 |
| Ref. [20] | 10 | 81.4 | 50.3 | 1.96 | 48.97 | 57.27 | None | 78.18 | 1.8 |
| Ref. [19] | 80 | 100 | 78 | 0.12 | 43 | None | 0.72 | 89.5 | ±1 |
| Ref. [3] | 20 | 74 | 90 | 2.1 | 94 | None | 54.1 | 61 | 3 |
| Ref. [17] | 2 | 325 | 325 | 0.098 | 41.2 | None | 728 | 69 | 1.2 |
| This work | 2 | 356.78 | 350.07 | 0.68 | 59.35 | 68.14 | 52.49 | 64.0 | 1.8 |
| Type | Fully differential amplifier | | | | | | | | |
| Ref. [9] | 100 | 417 | 433 | 14.1 | 100.7 | None | 29.4 | None | 3 |
| Ref. [21] | 10 | 500 | 500 | 18 | 80 | None | 350 | 66 | 1.5 |

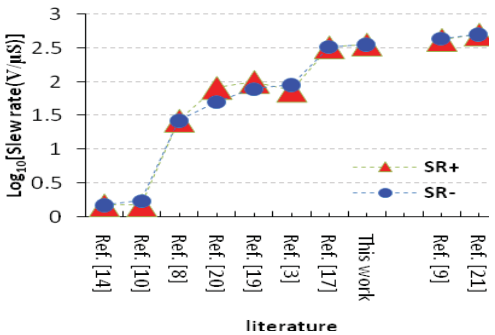
**جدول (۳): نتایج شبیه سازی تقویت کننده عملیاتی تک سر پیشنهادی و نوع متداول آن در گوشه‌های TT، SS، SF، FS و FF**

| Parameter | PVT | Original Design | Proposed Design |
|---|---|---|---|
| UGBW (MHz) | TT | 52.83 | 52.49 |
| | SS | 47.09 | 46.81 |
| | SF | 50.17 | 49.87 |
| | FS | 55.93 | 55.55 |
| | FF | 62.38 | 61.93 |
| BW (kHz) | TT | 68.17 | 68.14 |
| | SS | 61.20 | 61.16 |
| | SF | 90.03 | 89.97 |
| | FS | 109.5 | 109.5 |

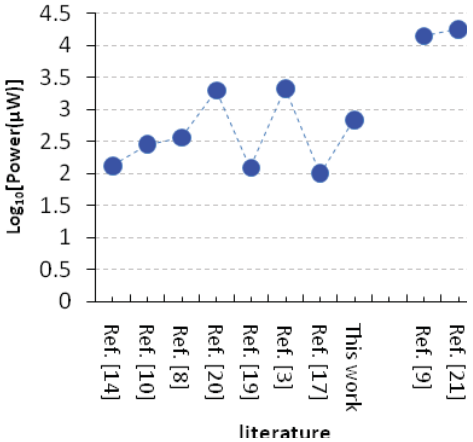
[ Downloaded from jiaeee.com on 2026-10-30 ]
[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]
Journal of Iranian Association of Electrical and Electronics Engineers Vol14 No.2 Summer 2017

| | | | |
|---|---|---|---|
| | FF | 152.7 | 152.5 |
| Power (µW) | TT | 667.67 | 678.26 |
| | SS | 661.83 | 4521.57 |
| | SF | 664.21 | 680.08 |
| | FS | 685.35 | 692.92 |
| | FF | 690.78 | 6991.26 |
| Slew rate + (V/µs) | TT | 23.39 | 356.78 |
| | SS | 21.83 | 322.93 |
| | SF | 22.09 | 407.02 |
| | FS | 26.10 | 419.61 |
| | FF | 27.12 | 628.43 |
| Slew rate - (V/µs) | TT | -15.44 | -350.07 |
| | SS | -14.32 | -318.88 |
| | SF | -14.34 | -383.70 |
| | FS | -15.91 | -384.69 |
| | FF | -17.87 | -518.25 |
| Gain (dB) | TT | 59.35 | 59.35 |
| | SS | 59.49 | 59.49 |
| | SF | 55.99 | 55.99 |
| | FS | 55.91 | 55.91 |
| | FF | 53.12 | 53.12 |
| Phase Margin (degrees) | TT | 64.4 | 64.0 |
| | SS | 59.3 | 58.8 |
| | SF | 69.5 | 69.0 |
| | FS | 63.3 | 62.9 |
| | FF | 74.7 | 74.2 |

جدول ۳ خلاصه‌ای از عملکرد تقویت‌کننده عملیاتی قبل و بعد از اضافه کردن مدار کمکی بهبود دهنده Slew-rate پیشنهادی را در گوشه‌های TT، SS، SF، FS و FF ارائه می‌کند. همانطور که در جدول ۳ مشاهده می‌شود به دلیل افزایش تحرک حاملین بار کانال ترانزیستورهای PMOS و NMOS در گوشه FF ولتاژ آستانه ترانزیستورهای PMOS و NMOS کاهش و جریان بهبود دهنده افزایش می‌یابد. افزایش این جریان، مقدار Slew-rate را افزایش می دهد. در مقابل، به دلیل کاهش تحرک حاملین بار کانال ترانزیستورهای PMOS و NMOS در گوشه SS ولتاژ آستانه این ترانزیستورها افزایش و جریان بهبود دهنده کاهش می‌یابد. کاهش این جریان، مقدار Slew-rate را کاهش می‌دهد. در گوشه‌های دیگر به دلیل تغییر متضاد ولتاژ آستانه ترانزیستورهای PMOS و NMOS، تغییرات جریان بهبود دهنده در این گوشه‌ها وابسته به ساختار تقویت کننده عملیاتی است.




**شکل (۱۲): نمودار مقایسه Slew-rate مثبت و منفی مدار بهبود دهنده پیشنهادی با نتایج گزارش شده در پژوهش‌های پیشین**




**شکل (۱۳): نمودار مقایسه توان مدار بهبود داده شده با نتایج گزارش شده در پژوهش‌های پیشین**

## ۶- نتیجه‌گیری

نتایج شبیه سازی نشان می‌دهد که مدار ناظر کمکی پیشنهادی برای بهبود پارامتر Slew-rate تقویت کننده عملیاتی تفاضلی دو طبقه تک سر با تزریق جریان بسیار کوتاه مدت می‌تواند Slew-rate مثبت و منفی را به طور قابل توجهی (به ترتیب به مقدار ۸/۷۸ و ۲۲/۶۷ برابر در حالت فیدبک واحد و مقدار ۵/۷ برابر در حالت تقویت کنندگی) نسبت به همتای متداولش افزایش دهد. همچنین، نتایج نشان می‌دهد که توان مصرفی در این روش تنها به میزان قابل اغماض (۱/۵ درصد) افزایش می‌یابد و اینکه این مدار ناظر کمکی به دلیل خاموش بودن در زمان کار معمولی مدار بر روی بهره، پهنای باند، فرکانس بهره واحد و حاشیه فاز تقویت‌کننده عملیاتی تاثیر چندانی ندارد.




[ Downloaded from jiaeee.com on 2026-10-30 ]

[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]

از طرفی، مقایسه عملکرد تقویت کننده عملیاتی بهبود داده شده توسط مدار ناظر کمکی پیشنهادی با نتایج گزارش شده در مطالعات پیشین نشان می‌دهد که نه تنها این مدار کمکی می‌تواند با افزایش جریان $I_1$ و $I_{Taile}$ در زمان slewing به طور قابل توجهی نرخ چرخش را افزایش دهد، بلکه می‌تواند Slew-rate مثبت و منفی متقارنی ایجاد کند.

بررسی عملکرد این تقویت کننده در گوشه‌های فرآیند نشان می دهد که این روش، عملکرد قابل قبولی داشته است. همچنین آن نشان می‌دهد که تغییر در ساختار مدار از لحاظ نوع ترانزیستور می‌تواند سبب تغییر معنی دار عملکرد مدار در گوشه‌های مختلف گردد. به طور کلی این یافته‌ها نشان می‌دهد که این روش می‌تواند کمک شایانی در طراحی و بهبود پارامتر Slew-rate تقویت کننده‌های عملیاتی تفاضلی دو طبقه تک سر نماید.

## ۷- مراجع


[۱] حسن زاده ناصر، دانائی محمد. یک راهکار جدید برای کاهش جریان نشتی در کلید های CMOS . مجله مهندسی برق و الکترونیک ایران. ۱۳۹۵; ۱۳ (۴) :۳۳-۴۰

[۲] معاضدی مریم، ابریشمی فر سید ادیب. حلقهٔ قفل تأخیر پهن باند با پمپ بار خودتنظیم و بدون مشکل عدم تطبیق. مجله مهندسی برق و الکترونیک ایران. ۱۳۹۱; ۹ (۱) :۱-۱۲

[3] Lin, C.H. and M. Ismail. A low-voltage CMOS rail-to-rail class-AB input/output opamp with slew-rate and settling enhancement. in Circuits and Systems, 1998. ISCAS '98. Proceedings of the 1998 IEEE International Symposium on. 1998.

[4] Rakshitdatta, K.S. and N. Krishnapura. On Slew Rate Enhancement in Class-A Opamps Using Local Common-Mode Feedback. in VLSI Design (VLSID), 2015 28th International Conference on. 2015.

[5] Gray, P.R., et al., Analysis and Design of Analog Integrated Circuits, 5th Edition. Wiley, 2001.

[6] Razavi, B., Design of Analog CMOS Integrated Circuits. McGraw-Hill Science, 2001.

[7] H. Y. Huang, B.R. and W.a.J.C. Liu., High-Gain and High-Bandwidth Rail-toRail Operational amplifier with Slew Rate Boost Circuit. Proc. of IEEE International Symposium on Circuits and Systems (ISCAS), 2006.

[8] Perez, A.P., et al., Slew-rate and gain enhancement in two stage operational amplifiers. Circuits and Systems, 2009. ISCAS 2009. IEEE International Symposium on, 2009: p. 2485-2488.

[9] Subramaniam, P.C., C.R. Manoj, and T.M. Karemulla, High slew-rate CMOS operational amplifier. Electronics Letters, 2003. 39(8): p. 640-641.

[10] Hoi, L. and P.K.T. Mok. A CMOS current-mirror amplifier with compact slew rate enhancement circuit for large capacitive load applications. in Circuits and Systems, 2001. ISCAS 2001. The 2001 IEEE International Symposium on. 2001.

[11] Hoi, L., P.K.T. Mok, and L. Ka Nang, Design of low-power analog drivers based on slew-rate enhancement circuits for CMOS low-dropout regulators. Circuits and Systems II: Express Briefs, IEEE Transactions on, 2005. 52(9): p. 563-567.

[12] Nagaraj, K. CMOS amplifiers incorporating a novel slew rate enhancement technique. in Custom Integrated Circuits Conference, 1990., Proceedings of the IEEE 1990. 1990.

[13] Rezaei, M., E. Zhian-Tabasy, and S.J. Ashtiani, Slew rate enhancement method for folded-cascode amplifiers. Electronics Letters, 2008. 44(21): p. 1226-1228.

[14] Ram, S., G. Anubhav, and N.B. Travis, A slew rate enhancement technique for operational amplifiers based on a tunable active Gm-based capacitance multiplication circuit, in Proceedings of the 13th ACM Great Lakes symposium on VLSI. 2003, ACM: Washington, D. C., USA.

[15] Feng, W. and R. Harjani, An improved model for the slewing behavior of opamps. Circuits and Systems II: Analog and Digital Signal Processing, IEEE Transactions on, 1995. 42(10): p. 679-681.

[16] Yavari, M., N. Maghari, and O. Shoaei, An accurate analysis of slew rate for two-stage CMOS opamps. Circuits and Systems II: Express Briefs, IEEE Transactions on, 2005. 52(3): p. 164-167.

[17] Kassiri, B.H. and M.J. Deen. Slew-rate enhancement for a single-ended low-power two-stage amplifier. in Circuits and Systems (ISCAS), 2013 IEEE International Symposium on. 2013.

[18] Rabii, S. and B.A. Wooley, A 1.8-V digital-audio sigma-delta modulator in 0.8-μm CMOS. Solid-State Circuits, IEEE Journal of, 1997. 32(6): p. 783-796.

[19] Lopez-Martin, A.J., et al., "Low-Voltage Super class AB CMOS OTA cells with very high slew rate and power efficiency." Solid-State Circuits, IEEE Journal of, 2005. 40(5): p. 1068-1077.

[20] Ah-Reum, K., et al. "Low-power class-AB CMOS OTA with high slew-rate." in SoC Design Conference (ISOCC), 2009 International. 2009.

[21] Lotfi, R., Taherzadeh-Sani, M., et al. "Low-power design techniques for low-voltage fast-settling operational amplifiers in switched-capacitor applications." in INTEGRATION, the VLSI journal (ELSEVIER), 2003. 36: p. 175–189.



[ Downloaded from jiaeee.com on 2026-10-30 ]



[ DOR: 20.1001.1.26765810.1396.14.2.10.3 ]

Journal of Iranian Association of Electrical and Electronics Engineers Vol14 No.2 Summer 2017