تحلیل، طراحی و ساخت یک مبدل DC-DC شبه منبع امپدانسی غیر ایزوله با کلیدزنی نرم و بهره ولتاژ بالا

امین میرزایی[۱] مهدی رضوانی وردوم[۲] سارا حیدری[۳]

۱- استادیار- گروه مهندسی برق- دانشکده فنی و مهندسی- دانشگاه اراک- اراک- ایران

a-mirzaee@araku.ac.ir

۲- استادیار- گروه مهندسی برق- دانشکده فنی و مهندسی- دانشگاه اراک- اراک- ایران

m-rezvanyvardom@araku.ac.ir

۳- دانش آموخته کارشناسی ارشد- گروه مهندسی برق- دانشکده فنی و مهندسی- دانشگاه اراک- اراک- ایران

s-heidari@msc.araku.ac.ir

چکیده: در این مقاله یک مبدل DC-DC شبه منبع امپدانسی جدید پیشنهاد شده است که بدون استفاده از هیچ مدار کمکی و نیز هیچ کلید کمکی و تنها توسط دو مسیر تشدیدی شرایط کلیدزنی نرم را برای تمام عناصر کلید شونده فراهم می کند. بر اساس ساختار پیشنهادی، تنها یک کلید در ساختار مدار استفاده گردیده که سبب سادگی بسیار زیاد عملکرد این مبدل نسبت به ساختارهای مشابه شده است. همچنین ساختار غیر ایزوله و عدم استفاده از ترانسفورماتور و حتی سلف های کوپل شده جهت بالا بردن بهره ولتاژ، سبب سادگی و راندمان بالای مبدل پیشنهادی گردیده است.راندمان مبدل در بار کامل ۹۵،۸٪ می باشد. روش کنترلی مبدل نیز ساده بوده و از مدولاسیون پهنای پالس (PWM) برای فرمان دادن به کلید استفاده شده است. با توجه به بکارگیری فرکانس کلیدزنی بالا، اندازه و حجم کلی مبدل بخصوص عناصر پسیو موجود در ساختار آن کاهش یافته است. مبدل به طور کامل تحلیل و در محیط نرم افزار شبیه سازی شده است. همچنین در محیط آزمایشگاه یک نمونه از مبدل با ولتاژ ورودی ۴۰ ولت، ولتاژ خروجی ۳۶۰ ولت با فرکانس ۱۰۰ کیلوهرتز در توان ۵۰ وات ساخته شده است. نتایج تست آزمایشگاهی کاملا نتایج شبیه سازی و تحلیل تئوری را تایید می کند.

کلمات کلیدی: مبدل شبه منبع امپدانسی، کلیدزنی نرم، مدولاسیون پهنای پالس.

تاریخ ارسال مقاله: ۱۳۹۷/۰۲/۰۱

تاریخ پذیرش مشروط مقاله: ۱۳۹۷/۱۱/۰۱

تاریخ پذیرش مقاله: ۱۳۹۷/۱۲/۰۸

نام نویسنده‌ی مسئول: دکتر امین میرزایی

نشانی نویسنده‌ی مسئول: ایران – اراک- میدان بسیج- پردیس دانشگاه اراک- دانشکده فنی مهندسی- گروه مهندسی برق

[Downloaded from jiaeee.com on 2026-10-14]

[DOR: 20.1001.1.26765810.1398.16.3.18.7]

Journal of Iranian Association of Electrical and Electronics Engineers - Vol.16- No.3-Fall 2019

۱- مقدمه

امروزه سیستم های انرژی تجدید پذیر محبوبیت بسیاری پیدا کرده اند. در نتیجه، انواع جدیدی از مبدل های واسط ظهور کرده اند که توانایی تنظیم ولتاژ بین منبع ورودی و شین DC را دارا می باشند [۱-۲]. با به کارگیری مبدل DC-DC افزاینده ایزوله شده بهره بالای ولتاژ به راحتی حاصل می شود. هرچند انرژی سلف نشتی ترنسفورماتور می تواند باعث استرس بالای ولتاژ، افزایش تلفات کلیدزنی و تداخلات الکترومغناطیسی (EMI) جدی شود. بنابر این مبدل DC-DC افزاینده غیر ایزوله اغلب به دلایلی نظیر کاهش هزینه، کاهش حجم مبدل و افزایش راندمان مطلوب تر می باشد. برای حل مشکلات بیان شده تلاش های بسیاری توسط محققین انجام شده است که اغلب بر روی استفاده از روش های کلیدزنی نرم جهت افزایش راندمان مبدل استوار بوده است. روش های کلیدزنی نرم اجازه کاهش تلفات در عناصر نیمه هادی را داده و در نتیجه فرکانس کلیدزنی می تواند افزایش یافته یا اندازه گرماگیرها کاهش یابد. روش های متعددی برای رسیدن به کلیدزنی نرم وجود دارد.

مبدل‌های تشدیدی، مبدل‌های شبه تشدیدی و اسنابرها نمونه‌هایی از روش‌های کلیدزنی نرم می‌باشند. مبدل‌های تشدیدی دارای راندمان بسیار بالایی بوده و کنترل ولتاژ آن‌ها از طریق تغییر فرکانس کلیدزنی انجام می‌شود. مبدل‌های شبه تشدیدی از یک تانک تشدیدی در کنار کلید اصلی استفاده می‌کنند، تا کلید تبدیل به کلید تشدیدی شود. این کلیدها به دو دسته ZVS و ZCS تقسیم می‌شوند. در مبدل‌های ZVS قبل از روشن کردن کلید، ولتاژ کلید صفر می‌شود و در مبدل‌های ZCS قبل از خاموش شدن کلید، جریان کلید توسط عناصر تشدیدی به صفر می‌رسد [۳-۶]. برای افزایش سطح ولتاژ در مدارهای واسط یکی از معمول ترین و بهترین ساختارها استفاده از مبدل DC-DC بوست می باشد. ساختار این مبدل ساده بوده و فقط دارای یک کلید قدرت در ساختار خود می باشد. چرخه کاری کلید قدرت در حالت تئوری می تواند از صفر تا یک تنظیم شده و بنابراین بهره ولتاژ بی نهایت گردد. هرچند به واسطه عناصر پارازیتی در مدار بهره ولتاژ محدود می شود. به علاوه استرس ولتاژ کلید قدرت به اندازه ولتاژ خروجی بوده و بدین ترتیب در حالتی که ولتاژ خروجی بالا باشد به کلید قدرتی با ولتاژ نامی بالا نیاز می باشد[۷-۸]. برای حل این مشکل روش های متعددی وجود دارد که یکی از آن ها استفاده از مبدل های منبع امپدانسی است. این مبدل ها در سال ۲۰۰۲ میلادی توسط پنگ معرفی شدند[۹]. مفهوم منبع امپدانسی می تواند در تمام انواع مبدل های الکترونیک قدرت استفاده شود. در حالت تبدیل DC-AC، آن می تواند ویژگی منحصر به فردی فراهم کند که ولتاژ را کاهش یا افزایش دهد. تحلیل یک مبدل DC-DC منبع امپدانسی با مدولاسیون پهنای پالس (PWM) در حالت جریان پیوسته (CCM) در [۱۰] معرفی شده است. این مبدل دارای بهره ولتاژ بالاتری برای چرخه کاری یکسان در مقایسه با مبدل بوست متداول می باشد. بنابراین همانطور که بیان شد مبدل منبع امپدانسی یک گزینه مناسب برای کاربردهای افزاینده زیاد ولتاژ می باشد. همچنین با توجه به ساختار پیشنهادی چون دیود خاموش است هنگامی که کلید روشن است، اگر اتصال کوتاهی در سمت بار رخ دهد منبع از بار ایزوله می شود. این مزیت برای منابع گران قیمت و حفاظت از آن ها بسیار حائز اهمیت می باشد. همچنین برای $D>0.5$ با توجه به رابطه بهره ولتاژ در این مبدل، پلاریته ولتاژ خروجی نسبت به ورودی معکوس می شود که در برخی کاربردها خصوصیت مهمی می باشد. هرچند حجم و تعداد عناصر بالا و کلیدزنی سخت از جمله معایب این ساختار به شمار می رود. در [۱۱] یک مبدل DC-DC منبع امپدانسی با خازن کلید شونده کسکید پیشنهاد شده است که نسبت به مبدل منبع امپدانسی متداول بهره ولتاژ در آن بیشتر افزایش یافته، اما همچنان برای بسیاری از کاربردهای مرتبط با انرژی های تجدید پذیر محدود و ناکافی می باشد. شایان ذکر است که این افزایش بهره ولتاژ بدون اضافه کردن هیچ کلیدی انجام شده است. از طرفی میزان تلفات مبدل به علت تعداد زیاد عناصر و کلیدزنی سخت بالا می باشد.

برای افزایش بیشتر بهره ولتاژ ترکیبی از مبدل بوست با مبدل منبع امپدانسی در [۱۲] و [۱۳] پیشنهاد گردیده است. در [۱۲] قابلیت اطمینان بهبود یافته است. در ضمن، ساختار پیشنهادی دارای جریان ورودی پیوسته می باشد. هرچند همچنان مبدل دارای کلیدزنی سخت می باشد. در [۱۳] بهره ولتاژ به نه رسیده است در حالی که در ساختار مبدل تنها از یک کلید استفاده شده است. مبدل هم در حالت جریان پیوسته (CCM) و هم جریان گسسته (DCM) قابلیت عملکرد دارد. با توجه به بکارگیری سه شبکه منبع امپدانسی در ساختار مبدل و کلیدزنی سخت راندمان مبدل در بار نامی پایین و برابر ۸۸٪ می باشد.

از سوی دیگر ترکیبی از مبدل شبه منبع امپدانسی با یک سلف کلید شونده در [۱۴] و همچنین ترکیبی از یک مبدل شبه منبع امپدانسی با یک سلف کوپل شده در [۱۵] ارائه شده است. به کارگیری سلف کلید شونده در ساختار [۱۴] باعث افزایش بیشتر بهره ولتاژ نسبت به مبدل های شبه منبع امپدانسی متداول گردیده است. نسبت به مبدل های شبه منبع امپدانسی متداول، مبدل ارائه شده در [۱۵] دارای مزایایی نظیر بهره ولتاژ بالاتر با استرس ولتاژ پایین تر برای عناصر، ریپل جریان پایین تر سلف ورودی و اندازه کوچکتر سلف های کوپل شده در مقایسه با سلف مبدل متداول می باشد. مبدل های [۱۴] و [۱۵] دارای معایبی نظیر پیچیدگی مدار، حجم بالا، قیمت زیاد و راندمان پایین به واسطه کلیدزنی سخت می باشند. یک مبدل ایزوله DC-DC بر پایه مبدل شبه منبع امپدانسی با مبدل تمام پل، یک ترانسفورماتور فرکانس بالا و یکسوساز دو برابر کننده ولتاژ (VDR) در [۱۶] پیشنهاد شده است. با وجود مزایایی نظیر جریان ورودی پیوسته، قابلیت تنظیم ولتاژ ورودی در رنجی وسیع و کاهش تعداد عناصر پسیو این مبدل دارای عیب بزرگی بوده و آن عملکرد کلیدزنی سخت می

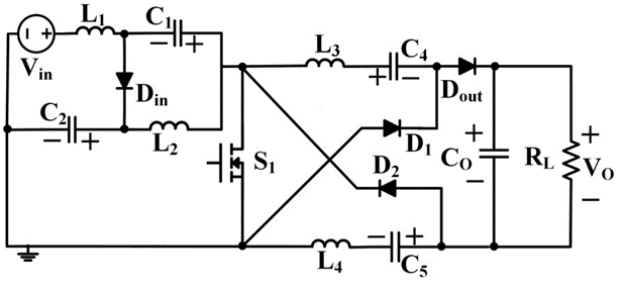
[Downloaded from jiaeee.com on 2026-10-14]
[DOR: 20.1001.1.26765810.1398.16.3.18.7]

باشد. مبدل افزاینده DC-DC منبع امپدانسی پیشنهادی در [۱۷] از سلف های کوپل شده و خازن های کلید شونده در ساختار خود جهت افزایش بهره ولتاژ کمک گرفته است. مبدل پیشنهادی دارای مزایای دیگری نظیر ولتاژ کلمپ شده کلید و پلاریته مثبت ولتاژ خروجی می باشد. ضمنا مشکل بازیابی معکوس دیود خروجی در مبدل مذکور کاهش یافته که منجر به کاهش تلفات کلیدزنی می شود. این مبدل دارای معایب مشابهی نظیر تعداد عناصر پسیو زیاد، پیچیدگی کنترلی، تلفات هدایتی بالا، کلیدزنی سخت و راندمان کلی پایین می باشد. رسیدن به عملکرد کلیدزنی نرم برای تمام عناصر نیمه هادی الویت اصلی در این مقاله می باشد.

در این مقاله یک مبدل شبه منبع امپدانسی جدید پیشنهاد شده است که بدون استفاده از هیچ مدار کمکی و نیز هیچ کلید کمکی و تنها توسط دو مسیر تشدیدی شرایط کلیدزنی نرم را برای تمام عناصر کلید شونده فراهم می کند. بر اساس ساختار پیشنهادی، تنها یک کلید در ساختار مدار استفاده گردیده که سبب سادگی بسیار زیاد عملکرد این مبدل نسبت به ساختارهای مشابه شده است. این مبدل علاوه بر بهره مندی از مزایای مبدل های منبع امپدانسی، بدلیل استفاده از عناصر تشدیدی دارای بهره ولتاژ بسیار بالا می باشد که بدون اضافه کردن هیچ مدار کمکی تنها از همین عناصر تشدیدی برای ایجاد شرایط کلیدزنی نرم برای تمام عناصر کلید شونده استفاده می کند. در این مقاله مطالب به صورت زیر دسته بندی شده اند. در قسمت دوم عملکرد مبدل منبع امپدانسی پیشنهادی بررسی گردیده است. در بخش سوم مراحل طراحی عناصر مدار شامل طراحی عناصر تشدیدی و همچنین عناصر کلید شونده تشریح شده است. در ادامه نتایج حاصل از شبیه سازی و ساخت در بخش چهارم نشان داده شده و نتایج حاصل مورد تحلیل قرار گرفته است. نتیجه گیری نیز در بخش پنجم ارائه شده است.

۲- بررسی عملکرد مبدل شبه منبع امپدانسی پیشنهادی

ساختار مبدل پیشنهادی در شکل (۱) نشان داده شده است. همانطور که از این شکل مشاهده می شود، مبدل پیشنهادی تنها دارای یک کلید S_1، یک دیود ورودی D_{in} و یک دیود خروجی D_{out} می باشد. سلف های L_1 و L_2 سلف های ورودی و خازن های C_1 و C_2 خازن های ورودی ساختار شبه منبع امپدانسی پیشنهادی می باشند. دو مسیر تشدید در ساختار پیشنهادی استفاده می شوند که سبب افزایش بهره ولتاژ مبدل و نیز ایجاد شرایط کلیدزنی نرم برای کلید و نیز دیودهای مبدل می شوند. مسیر تشدید اول شامل عناصر L_3، C_4 و



شکل (۱): مبدل شبه منبع امپدانسی پیشنهادی

D_1 بوده و مسیر تشدید دوم شامل L_4، C_5 و D_2 است. در این مدار C_O و R_L بترتیب خازن خروجی و مقاومت خروجی هستند.در این بخش عملکرد مبدل شبه منبع امپدانسی پیشنهادی در حالات مختلف عملکرد مبدل مورد بررسی قرار می گیرد. برای سادگی تحلیل مدار فرضیات زیر در نظر گرفته می شوند:

۱- خازن خروجی به اندازه کافی بزرگ است که می توان ولتاژ دو سر آن را معادل با یک منبع ولتاژ ثابت برابر با V_O در نظر گرفت.

۲- بدلیل تقارن توپولوژی مبدل شبه منبع امپدانسی پیشنهادی، مقادیر خازن های $C_1=C_2$ و $C_4=C_5$ و سلف های $L_1=L_2$ و $L_3=L_4$ در طراحی برابر در نظر گرفته می شوند.

۳- همه عناصر مدار ایده آل فرض می شوند.

۴- عملکرد مبدل پیشنهادی در حالت پایدار عملکرد مورد تحلیل قرار می گیرد.

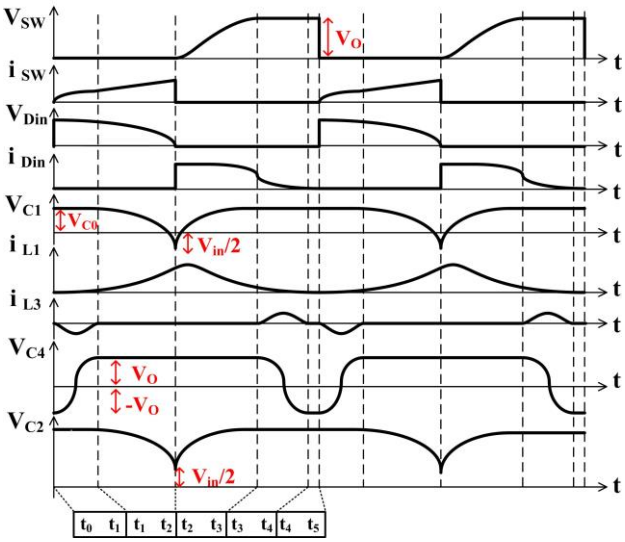
این مبدل دارای پنج حالت عملکرد مختلف می باشد که مدارهای معادل با هر حالت و شکل موج های تئوری عملکرد مبدل پیشنهادی به ترتیب در شکل های (۲) و (۳) نشان داده شده اند.

قبل از بررسی عملکرد مدار در حالت اول، فرض می شود که خازن های C_4 و C_5 دارای ولتاژ اولیه برابر با ولتاژ $-V_{Cr0}$ بوده و خازن های C_1 و C_2 دارای ولتاژ اولیه برابر با V_{C0} می باشند که این ولتاژ از نصف ولتاژ ورودی V_{in} بزرگتر است.

حالت اول [فاصله زمانی $(t_0\text{-}t_1)$]: مدار معادل این حالت عملکرد در شکل (۳-الف) نشان داده شده است. این حالت با روشن شدن کلید S_1 در لحظه زمانی t_0 شروع می شود. با توجه به مقادیر ولتاژ خازن های C_1 و C_2 در لحظه t_0، دیود D_{in} خاموش است. با روشن شدن کلید در لحظه t_0، تشدیدی بین خازن C_1 و سلف L_1 و نیز یک تشدید بین خازن C_2 و سلف L_2 از طریق S_1 شروع می شود. بنابراین مقدار ولتاژ خازن های C_1 و C_2 بصورت تشدیدی و سینوسی کاهش ولی جریان سلف های L_1 و L_2 از صفر بصورت تشدیدی افزایش می یابند.

مقادیر متقارنی بترتیب برابر با منفی و مثبت نصف ولتاژ ورودی هستند، و همچنین با توجه به برابر بودن جریان سلف های L_1 و L_2، روشن شدن D_{in} بصورت ZVZCS انجام می گیرد. با روشن شدن D_{in} در لحظه t_2 و نیز با در نظر گرفتن مقادیر ولتاژهای خازن ها در این لحظه رابطه زیر برقرار است:

[Downloaded from jiaeee.com on 2026-10-14]
[DOR: 20.1001.1.26765810.1398.16.3.18.7]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.16- No.3-Fall 2019



شکل (۲): شکل موج های تئوری مبدل شبه منبع امپدانسی پیشنهادی

همچنین با روشن شدن کلید، دو مسیر تشدیدی دیگر نیز ایجاد می شود که در مسیر اول خازن C_4 و سلف L_3 از طریق D_1 و S_1 و در مسیر دوم خازن C_5 و سلف L_4 از طریق دیود D_2 و S_1 شروع به تشدید می کنند. بنابراین انرژی از خازن های C_4 و C_5 به ترتیب به سلف های L_3 و L_4 انتقال می یابد. در نتیجه ولتاژ خازن های C_4 و C_5 از $-V_{Cr0}$ شروع به افزایش می کنند و جریان سلف های L_3 و L_4 در جهت نشان داده شده در شکل (۳- الف) از صفر بصورت تشدیدی افزایش می یابند. با توجه به توضیحات بیان شده در بالا و مدار معادل عملکرد مبدل در این حالت، در لحظه t_0 جریان سلف های L_1، L_2، L_3 و L_4 صفر بوده و سبب می شود که کلید S_1 تحت شرایط ZCS روشن شود.

بنابراین:

$$V_{C4}(t)=V_{C5}(t)=-V_{Cr0}\cos\omega_{r1}(t-t_0) \quad (۱)$$

$$i_{L3}(t)=i_{L4}(t)=\frac{V_{Cr0}}{Z_{r1}}\sin\omega_{r1}(t-t_0) \quad (۲)$$

که در روابط (۱) و (۲):

$$\omega_{r1}=\frac{1}{\sqrt{C_4.L_3}} \quad \& \quad Z_{r1}=\sqrt{\frac{L_3}{C_4}} \quad (۳)$$

همچنین:

$$V_{C1}(t)=V_{C0}\cos\omega_{r2}(t-t_0) \quad (۴)$$

که در رابطه (۴):

$$\omega_{r2}=\frac{1}{\sqrt{C_1.L_1}} \quad \& \quad Z_{r2}=\sqrt{\frac{L_1}{C_1}} \quad (۵)$$

$$V_{C2}(t)=V_{C1}(t)+V_{in} \quad (۶)$$

$$V_{L1}(t)=V_{C1}(t)+V_{in} \quad (۷)$$

بنابراین:

$$i_{L1}(t)=\frac{V_{C0}}{Z_{r2}}\sin\omega_{r2}(t-t_0)+\frac{V_{in}}{L_1}(t-t_0) \quad (۸)$$

حالت اول عملکرد مبدل زمانی که ولتاژ خازن های C_4 و C_5 به مقدار ولتاژ خروجی V_{Ck} برسند، خاتمه می یابد. بنابراین در لحظه t_1 جریان سلف های L_3 و L_4دوباره به صفر می رسند و دیودهای D_1 و D_2 تحت شرایط ZCS خاموش می شوند.

$$if \quad t=t_1 \Rightarrow V_{C4}(t)=V_{C5}(t)=V_{Ck} \quad (۹)$$

در نتیجه طول این فاصله زمانی برابر است با:

$$t_1-t_0=\frac{\arccos(\frac{-V_{Ck}}{V_{Cr0}})}{\omega_{r1}} \quad (۱۰)$$

حالت دوم [فاصله زمانی (t_1-t_2)]: مدار معادل این حالت عملکرد در شکل (۳- ب) نشان داده شده است. این حالت عملکرد مبدل با خاموش شدن دیودهای D_1 و D_2 شروع می شود در حالی که کلید همچنان در طول این فاصله زمانی روشن است. از آنجایی که ولتاژ V_{C2} همواره به اندازه ولتاژ ورودی V_{in} از ولتاژ خازن V_{C1} بزرگتر است، پس در طول این حالت دیود D_{in} در حالت قطع قرار دارد. در این فاصله زمانی تشدید بین C_1 و L_1 و نیز C_2 و L_2 از طریق S_1 ادامه یافته و ولتاژ هر دو خازن کاهش می یابد. این حالت عملکرد مبدل زمانی که ولتاژ دو سر خازن C_1 به $-V_{in}/2$ و ولتاژ دو سر خازن C_2 به $+V_{in}/2$ برسند (که سبب روشن شدن دیود D_{in}می شود)، خاتمه می یابد. روابط مربوط به این حالت عملکرد به صورت زیر می باشند:

$$if \quad t=t_2 \Rightarrow$$

$$V_{C1}(t)=\frac{-V_{in}}{2}, \quad V_{C2}(t)=\frac{+V_{in}}{2} \quad (۱۱)$$

بنابراین:

$$t_2-t_0=\frac{\text{Arccos}(-(\frac{V_{in}}{2}+V_{C0}))}{\omega_{r2}} \quad (۱۲)$$

با توجه به روابط (۱۰) و (۱۲) فاصله زمانی این حالت عملکرد برابر است با:

$$t_2-t_1=\frac{\text{Arccos}(-(\frac{V_{in}}{2}+V_{C0}))}{\omega_{r2}}-\frac{\text{Arccos}(-\frac{V_{Ck}}{V_{Cr0}})}{\omega_{r1}} \quad (۱۳)$$

حالت سوم [فاصله زمانی (t_2-t_3)]: مدار معادل این حالت عملکرد در شکل (۳- ج) نشان داده شده است. این حالت عملکرد با روشن شدن دیود D_{in} شروع می شود. با توجه به مقادیر و پلاریته ولتاژهای دو سر خازن های C_1 و C_2 در لحظه شروع این حالت (t_2)، که دارای

[Downloaded from jiaeee.com on 2026-10-14]
[DOR: 20.1001.1.26765810.1398.16.3.18.7]

$$if \quad t = t_2 \Rightarrow \quad V_{C1} + V_{C2} - V_{Din} - V_{DS1} = 0 \qquad (۱۴)$$

که در رابطه (۱۴)V_{DS1} ولتاژ درین-سورس کلید و V_{Din} ولتاژ دو سر دیود هستند. بنابراین می توان در لحظه t_2 و همزمان با روشن شدن دیود D_{in}، کلید S_1 را تحت شرایط ZVS خاموش نمود. همانطور که از شکل (۳- ج) دیده می شود، با خاموش شدن S_1 یک تشدید جدید بین C_1 و L_2 و تشدید دیگری بین C_2 و L_1 از طریق D_{in} ایجاد می شود که سبب افزایش ولتاژ خازن های V_{C1} و V_{C2} در جهت پلاریته نشان داده شده در شکل (۳- ج) می گردد.

$$V_{C1}(t) = -V_{C0}\cos\omega_{r2}(t - t_2) + (V_{C0} - \frac{V_{in}}{2}) \qquad (۱۵)$$

$$if \quad t = t_3 \Rightarrow \quad V_{C1}(t_3) = V_{C0} \qquad (۱۶)$$

بنابراین:

$$i_{L2}(t) = \frac{V_{C0}}{Z_{r2}}\sin\omega_{r2}(t - t_2) - \frac{V_{C0}}{Z_{r2}}\sqrt{1 - (\frac{V_{in}}{2V_{C0}})^2} \qquad (۱۷)$$

این حالت عملکرد زمانی که V_{C1} و V_{C2} به مقدار حداکثر خود رسیده و جریان عبوری از سلف های L_1 و L_2 (i_{L1} و i_{L2}) به صفر برسند خاتمه می یابد. فاصله زمانی این حالت عملکرد برابر است با:

$$t_3 - t_2 = \frac{\mathrm{Arccos}(-\frac{V_{in}}{2V_{C0}})}{\omega_{r2}} \qquad (۱۸)$$

حالت چهارم [فاصله زمانی (t_3-t_4)]: مدار معادل این حالت عملکرد در شکل (۳- د) نشان داده شده است. با اتمام نصف دوره تشدید و شارژ شدن خازن های C_1 و C_2 در لحظه t_3، جریان عبوری از خازن ها کاهش یافته و به صفر می رسد. بنابراین مسیر تشدید می خواهد که برعکس گردد، اما از آنجایی که دیود D_{in} اجازه عبور جریان منفی را از خود نمی دهد پس تشدید متوقف شده و ولتاژ خازن ها V_{C1} و V_{C2} ثابت باقی می ماند. در نتیجه مسیر تشدیدی دیگری بین L_1، L_2، L_3 و L_4 و نیز C_4 و C_5 از طریق دیودهای D_{in} و D_{out} شروع می شود. این مسیر تشدیدی در شکل (۳- د) نشان داده شده است. مطابق با عملکرد مبدل در حالت های قبل، جریان همه سلف های مذکور در لحظه t_3 برابر با صفر بوده و دیود D_{out} تحت شرایط ZCS روشن می شود. بنابراین در طول این فاصله زمانی ولتاژ دو سر خازن های C_4 و C_5 از مقدار ولتاژ خروجی V_{Ck} کاهش می یابد در حالی که جریان عبوری از سلف های سری شده افزایش می یابد. با توجه به توضیحات بیان شده داریم:

$$L_{eq} = L_1 + L_2 + L_3 + L_4 = 2(L_1 + L_3), \quad \& \quad C_{eq} = \frac{C_3 . C_4}{C_3 + C_4} = \frac{C_3}{2} = \frac{C_4}{2} \qquad (۱۹)$$

$$V_{C4}(t) = V_{C5}(t) = V_{Ck}\cos\omega_{re}(t - t_3) \qquad (۲۰)$$

$$i_{Leq}(t) = \frac{V_{Ck}}{Z_{re}}\sin\omega_{re}(t - t_3) \qquad (۲۱)$$

که در روابط (۲۰)، (۲۱):

$$\omega_{re} = \frac{1}{\sqrt{C_{eq} . L_{eq}}} \quad \& \quad Z_{re} = \sqrt{\frac{L_{eq}}{C_{eq}}} \qquad (۲۲)$$

این حالت عملکرد مبدل زمانی که ولتاژهای V_{C4} و V_{C5} به مقدار منفی ولتاژ خروجی ($-V_{Cr0}$) برسند و جریان عبوری از سلف های سری شده مجددا صفر گردند و تشدید متوقف شود، خاتمه می یابد.

$$if \quad t = t_4 \Rightarrow \quad V_{C4}(t_4) = V_{C5}(t_4) = V_{Cr0} \qquad (۲۳)$$

بنابراین فاصله زمانی این حالت عملکرد برابر است با:

$$t_4 - t_3 = \frac{\arccos(\frac{-V_{Cr0}}{V_{Ck}})}{\omega_{re}} \qquad (۲۴)$$

حالت پنجم [فاصله زمانی (t_4-t_5)]: مدار معادل این حالت عملکرد در شکل (۳-ه) نشان داده شده است. با صفر شدن جریان عبوری از سلف های سری شده در لحظه t_4، دیود D_{out} بصورت ZCS خاموش شده و V_{C4} و V_{C5} در مقدار $-V_{Cr0}$ ثابت باقی می مانند. این فاصله زمانی تا لحظه روشن شدن کلید در دوره عملکرد بعدی ادامه دارد.

۳- مراحل طراحی عناصر

در این بخش مراحل طراحی مبدل پیشنهادی مورد بررسی قرار می گیرد. مشخصات مبدل پیشنهادی شامل ولتاژ ورودی، ولتاژ خروجی، فرکانس کلیدزنی و توان خروجی در جدول (۱) آورده شده است.

جدول (۱): پارامترهای مورد استفاده در مبدل شبه منبع امپدانسی پیشنهادی

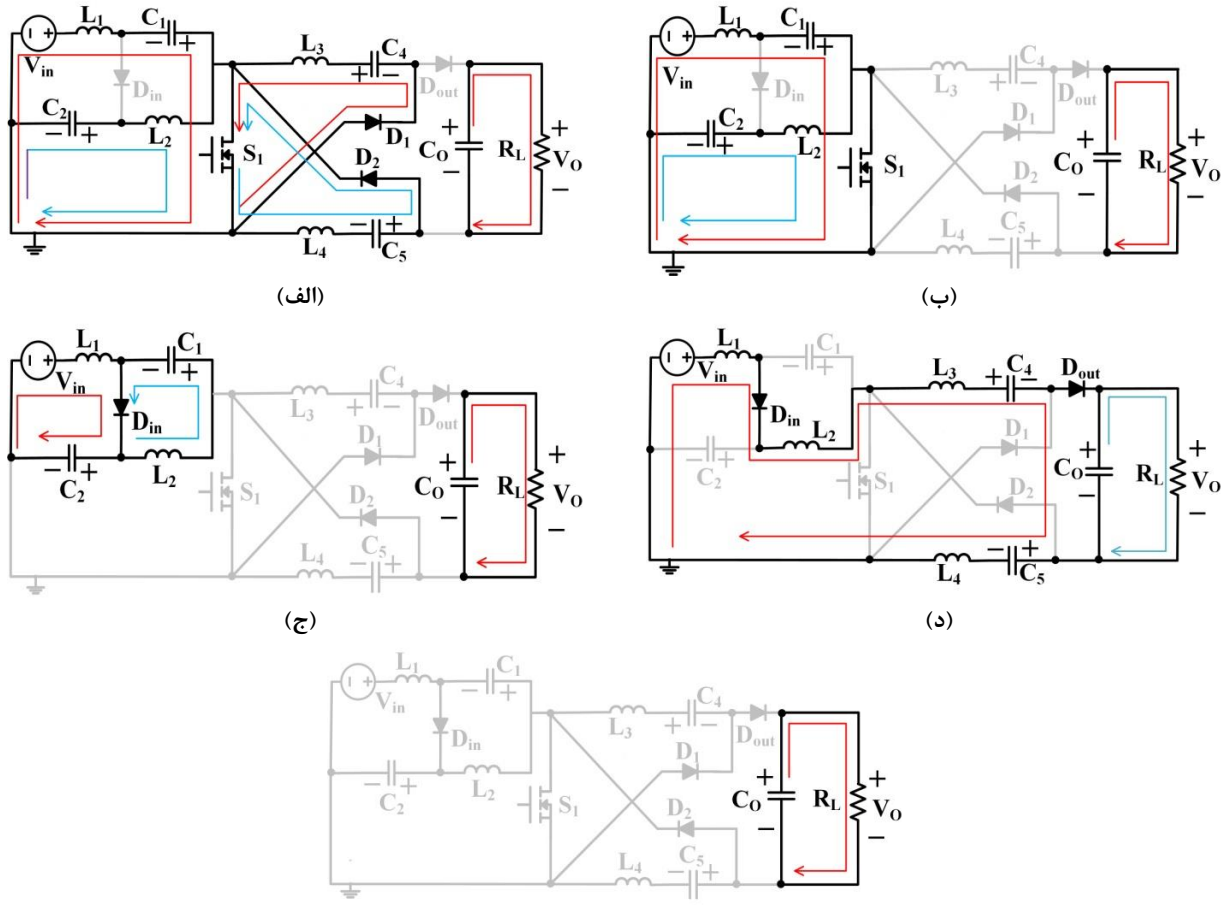
پارامتر	مقدار
ولتاژ ورودی	۴۰ ولت
ولتاژ خروجی	۳۶۰ ولت
فرکانس کلیدزنی	۱۰۰ کیلوهرتز
توان خروجی	۵۰ وات

۳-۱- انتخاب عناصر تشدیدی

رابطه بالانس ولت-ثانیه برای سلف L_2 بدین صورت محاسبه می گردد:

[Downloaded from jiaeee.com on 2026-10-14]

[DOR: 20.1001.1.26765810.1398.16.3.18.7]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.16- No.3-Fall 2019



شکل (۳): مدار معادل عملکرد مبدل پیشنهادی در حالت (الف) اول [فاصله زمانی (t_0-t_1)] (ب)دوم [فاصله زمانی (t_1-t_2)] (ج) سوم [فاصله زمانی (t_2-t_3)] (د) چهارم[فاصله زمانی (t_3-t_4)] (ه) پنجم [فاصله زمانی (t_4-t_5)]

$$V_{C2}DT = V_{C1}(1-D)T \qquad (۲۵)$$

با توجه به رابطه (۶) می دانیم که اختلاف ولتاژ بین V_{C1} و V_{C2} برابر با مقدار ولتاژ ورودی است. پس:

$$V_{C2} = \frac{D-1}{2D-1}V_{in} \qquad (۲۶)$$

$$V_{C1} = \frac{-D}{2D-1}V_{in} \qquad (۲۷)$$

با توجه به عملکرد مبدل در مود ۴، در زمان خاموش بودن کلید رابطه زیر برقرار است:

$$V_O = V_{in} - 2V_{L2} + 2V_{L3} + 2V_{C4} \qquad (۲۸)$$

ولتاژ متوسط برای سلف های L_3 و L_4 برابر با صفر و ولتاژ متوسط برای خازن های C_3 و C_4نیز تقریبا برابر با صفر است ($V_{Cr0} \approx V_{Ck}$) بنابراین:

$$V_{L2} = \frac{V_{in} - V_O}{2} \qquad (۲۹)$$

در نتیجه با استفاده از روابط (۲۵)، (۲۶) و (۲۸) رابطه بهره ولتاژ برای مبدل پیشنهادی بدین صورت محاسبه می گردد:

$$M = \frac{V_O}{V_{in}} = \frac{4D-1}{2D-1} \quad for \quad D > 0.5 \qquad (۳۰)$$

همانطور که از عملکرد مدار در مودهای ۱ تا ۴ مشاهده می شود، حداکثر جریان عبوری از سلف ها برابر با جریان ورودی و پیک جریان تشدیدی عبوری از سلف ها می باشد. با در نظر گرفتن ۲۰ درصد ضریب اطمینان در فرآیند طراحی مبدل پیشنهادی رابطه (۳۱) بدست می آید:

$$I_{in} = \frac{P_O}{V_{in}} \Rightarrow I_{Lre} = 1.2I_{in} \Rightarrow Z_{re} = \frac{V_O}{1.2I_{in}} \qquad (۳۱)$$

همچنین جریان بار برابر با متوسط جریان دیود خروجی است. بنابراین حداکثر جریان تشدید برابر است با:

$$I_{res(Peak)} = \frac{T_{SW}}{T_{res}}\pi I_O \qquad (۳۲)$$

برای ایجاد شرایط کلیدزنی نرم برای عناصر کلید شونده رابطه زیر باید برآورده گردد:

$$\frac{T_{res}}{2} < DT_{SW} \qquad (۳۳)$$

[Downloaded from jiaeee.com on 2026-10-14]
[DOR: 20.1001.1.26765810.1398.16.3.18.7]

بنابراین :

$$C_4 = C_5 < (\frac{D}{\pi f_{SW}})^2 . (\frac{1}{L_1 + L_3}) \quad (۳۴)$$

همچنین ریپل ولتاژ این خازن ها از رابطه زیر محاسبه می شوند:

$$\Delta V_{C4} = \Delta V_{C5} = \frac{I_O}{f_{SW} C_4} \quad (۳۵)$$

با در نظر گرفتن ریپل جریان مطلوب برای سلف های L_1 و L_2 در طراحی، مقادیر آن ها به صورت زیر بدست می آیند:

$$L_1 = L_2 = \frac{D V_{C2}}{f_{SW} . \Delta I_{L2}} \quad (۳۶)$$

بنابراین با توجه به روابط (۳۱)، (۳۴) و (۳۶) مقادیر L_3=L_4 و C_4=C_5 حاصل می شوند. با در نظر گرفتن تشدید بین عناصر C_1 و L_2 و نیز C_2 و L_1 و رابطه (۳۴) خواهیم داشت:

$$C_1 = C_2 < (\frac{D}{\pi f_{SW}})^2 . \frac{1}{L_1} \quad (۳۷)$$

از آنجایی که در مودهای ۱، ۲، ۳ و ۵ خازن خروجی جریان بار خروجی را تولید می کند پس:

$$C_O = \frac{I_O (T_{SW} - T_{res(eq)})}{2 \Delta V_O} \quad (۳۸)$$

۳-۲- انتخاب عناصر کلید شونده

برای انتخاب کلید و دیودهای مناسب در طراحی مبدل پیشنهادی، استرس های ولتاژ و جریان آن ها را محاسبه نموده و با توجه به مقادیر استرس ها نوع عنصر کلید شونده مشخص می شود.

استرس ولتاژ و جریان برای کلید S_1 برابر است با:

$$I_{SW}(Stress) = \frac{3P_O}{V_{in}} \quad (۳۹)$$

$$V_{SW}(Stress) = V_O \quad (۴۰)$$

استرس ولتاژ و جریان برای دیود ورودی D_{in} برابر است با:

$$I_{Din}(Stress) = \frac{2P_O}{V_{in}} \quad (۴۱)$$

$$V_{Din}(Stress) = V_{in(\max)} \quad (۴۲)$$

استرس ولتاژ و جریان برای دیود خروجی D_{out} برابر است با:

$$I_{Dout}(Stress) = I_{res(eq)}(peak) \quad (۴۳)$$

$$V_{Dout}(Stress) = V_O \quad (۴۴)$$

همچنین میزان استرس ولتاژ و جریان برای دیودهای D_1 و D_2 به صورت زیر محاسبه می گردند:

$$I_{D1,2}(Stress) = I_{res}(peak) \quad (۴۵)$$

$$V_{D1,2}(Stress) = V_O \quad (۴۶)$$

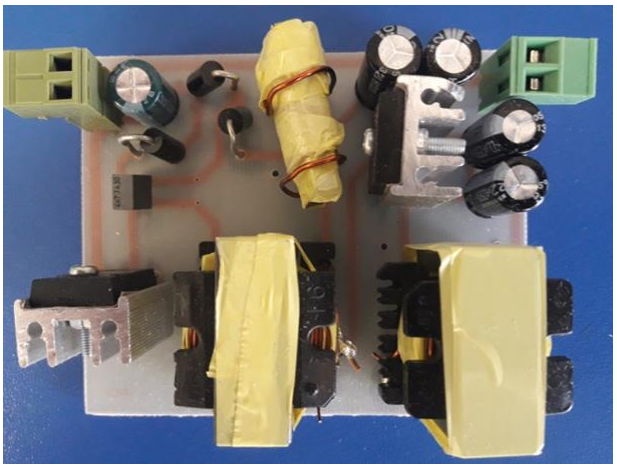
۴- بررسی نتایج شبیه‌سازی و ساخت

در این بخش مبدل پیشنهادی ابتدا در محیط نرم افزاری شبیه سازی شده و سپس برای اعتبار سنجی نتایج حاصله، مبدل در محیط آزمایشگاه ساخته و نتایج تست آزمایشگاهی به دست آمده است. در واقع، ساختار پیشنهادی توسط نرم افزار PSPICE شبیه سازی و سپس یک نمونه از مبدل در محیط آزمایشگاه بر اساس پارامترهای بیان شده در جدول (۱) ساخته شد. شکل (۴) نمونه آزمایشگاهی مبدل پیشنهادی را نشان می دهد.

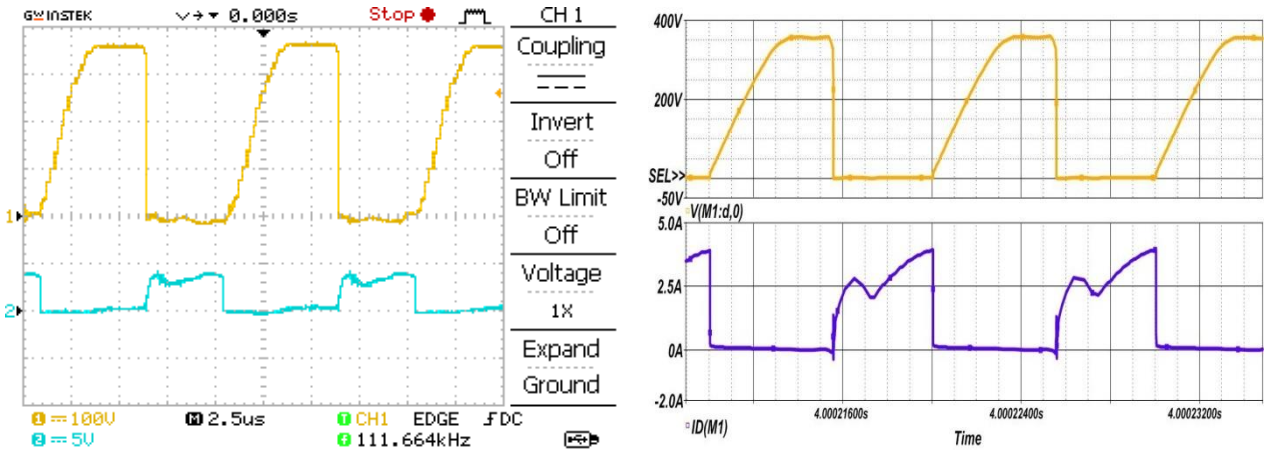
با توجه به روابط بیان شده در بخش طراحی مبدل پیشنهادی و نیز متقارن بودن مدار، مقادیر خازن های تشدیدی ورودی C_1=C_2=33nF و از نوع سرامیکی و سلف های تشدیدی ورودی L_1=L_2=300uH می باشند. همچنین مقادیر خازن های تشدیدی C_4=C_5=22nF و از نوع سرامیکی و سلف های تشدیدی L_3=L_4=20uH هستند. با در نظر گرفتن میزان استرس های ولتاژ و جریان قابل تحمل برای کلید، دیودهای ورودی و خروجی D_{in} و D_{out}، و دیودهای D_1 و D_2، کلید از نوع IRFP460 و تمامی دیودها از نوع MUR860 انتخاب می شوند. مقدار خازن خروجی نیز برابر با C_O=300uF و از نوع الکترولیتی-آلومینیومی است. شکل (۵- الف) شکل موج های ولتاژ و جریان کلید را در حالت شبیه سازی و شکل (۵- ب) در حالت آزمایشگاهی نشان می دهند. همچنین شکل های (۶- الف) و (۶- ب) این شکل موج ها را در حالت زوم شده نشان می دهند. با توجه به این شکل ها و نیز مطابق با عملکرد مبدل در مود اول، کلید S_1 بصورت ZCS روشن می شود که این امر بدلیل این است که در لحظه روشن شدن کلید، تمام سلف های تشدیدی بصورت سری با کلید قرار داشته در حالی که بطور کامل تخلیه بوده و جریان عبوری از آن ها برابر با صفر است. بنابراین در لحظه روشن شدن کلید، جریان عبوری از آن صفر است. همچنین مطابق با عملکرد مبدل در مود سوم، با روشن شدن D_{in} در لحظه t_2 و با توجه به مقدار ولتاژ دو سر هر یک از خازن های C_1 و C_2 ($V_{C1}(t_2)+V_{C2}(t_2)=0$)، کلید S_1 تحت شرایط ZVS خاموش می شود که شکل های (۵) و (۶) بخوبی این مطلب را تایید می نمایند. شکل موج ولتاژ دو سر خازن های تشدیدی V_{C4} و V_{C5} در هر دو حالت شبیه سازی و آزمایشگاهی به ترتیب در اشکال (۷- الف) و (۷- ب) نشان داده شده اند. همچنین شکل های (۸) و (۹) به ترتیب شکل موج های ولتاژ دو سر خازن های ورودی C_1 و C_2 را در دو حالت شبیه سازی و ساخت نشان می دهند.

[Downloaded from jiaeee.com on 2026-10-14]

[DOR: 20.1001.1.26765810.1398.16.3.18.7]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.16- No.3-Fall 2019

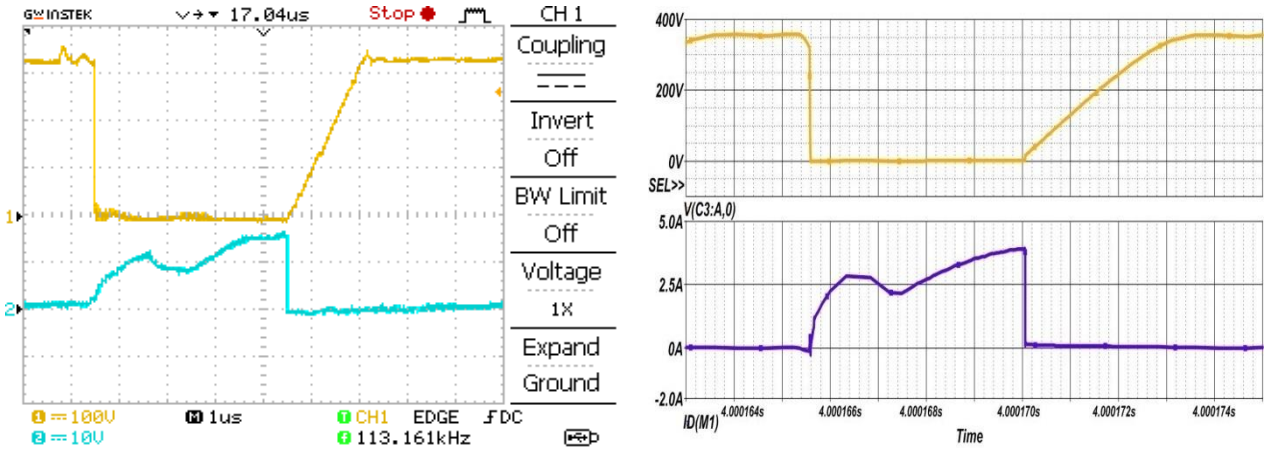


شکل (۴): نمونه آزمایشگاهی مبدل شبه منبع امپدانسی پیشنهادی



(ب) (الف)

شکل (۵): شکل موج های ولتاژ(بالا) و جریان (پایین) کلید (الف) شکل موج شبیه سازی (ب) شکل موج ساخت

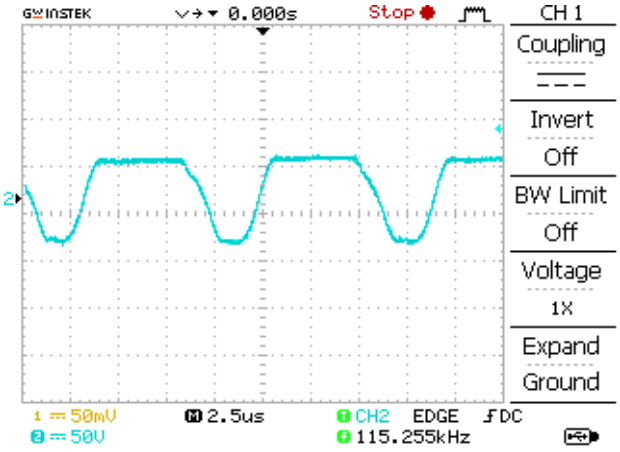


(ب) (الف)

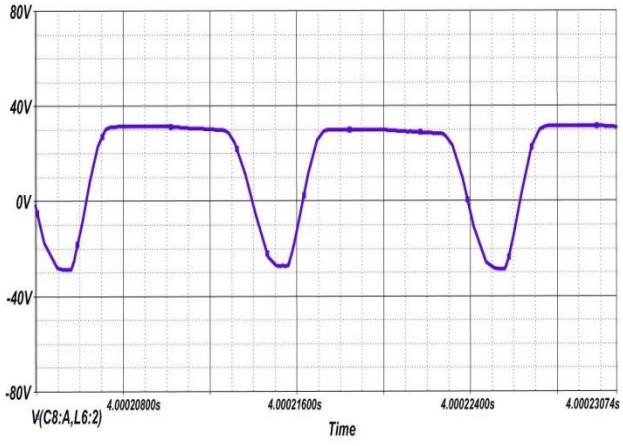
شکل (۶): شکل موج های زوم شده ولتاژ(بالا) و جریان (پایین) کلید (الف) شکل موج شبیه سازی (ب) شکل موج ساخت

[Downloaded from jiaeee.com on 2026-10-14]

[DOR: 20.1001.1.26765810.1398.16.3.18.7]

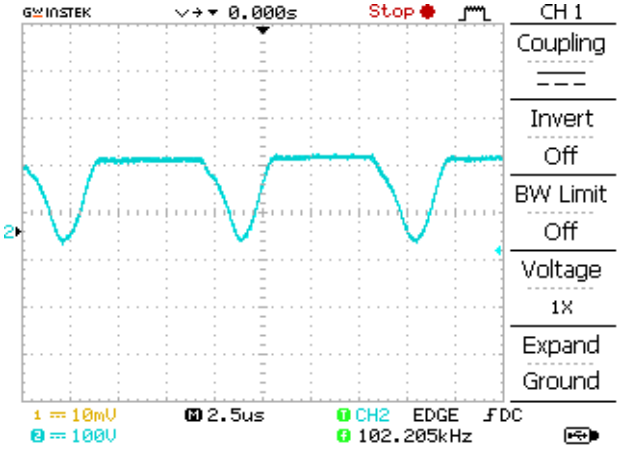


(ب)

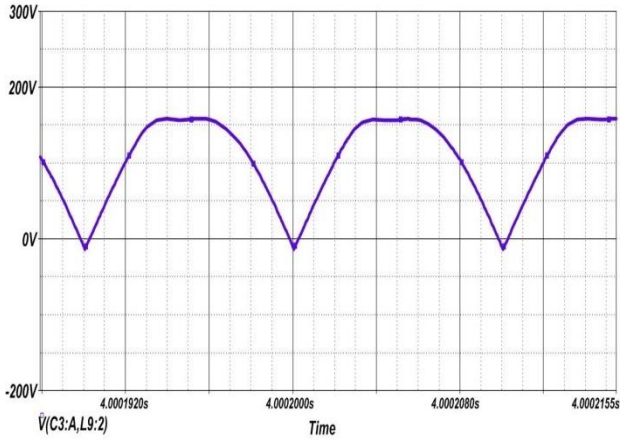


(الف)

شکل (۷): شکل موج ولتاژ خازن تشدیدی C_4 (C_5) (الف) شکل موج شبیه سازی (ب) شکل موج ساخت

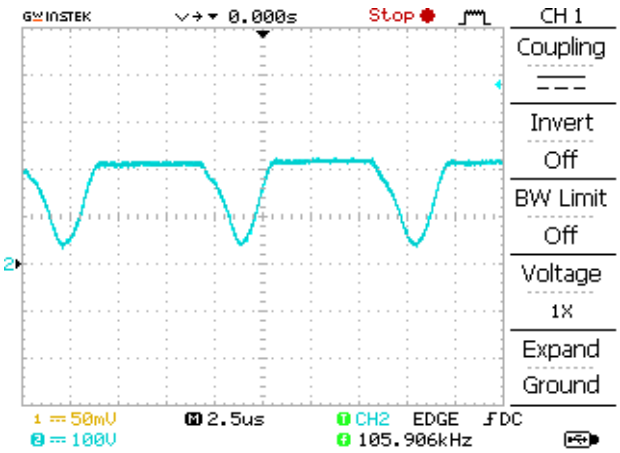


(ب)

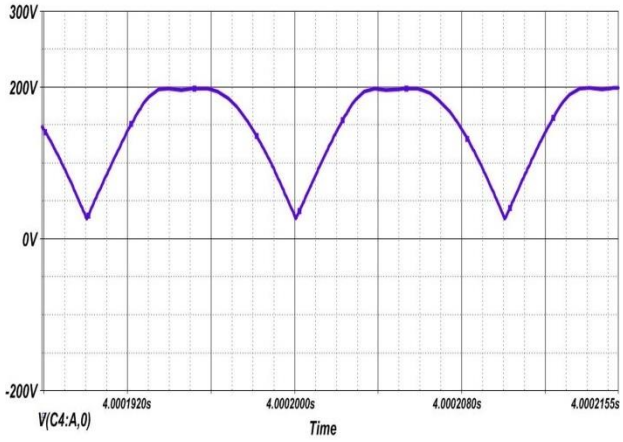


(الف)

شکل (۸): شکل موج ولتاژ خازن تشدیدی ورودی C_1 (الف) شکل موج شبیه سازی (ب) شکل موج ساخت



(ب)

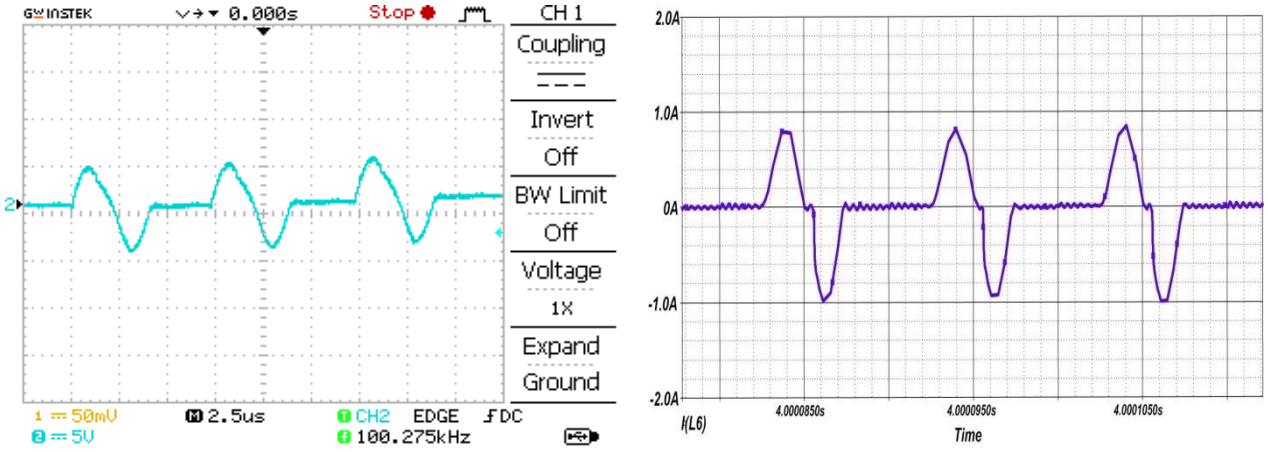


(الف)

شکل (۹): شکل موج ولتاژ خازن تشدیدی ورودی C_2 (الف) شکل موج شبیه سازی (ب) شکل موج ساخت

[Downloaded from jiaeee.com on 2026-10-14]

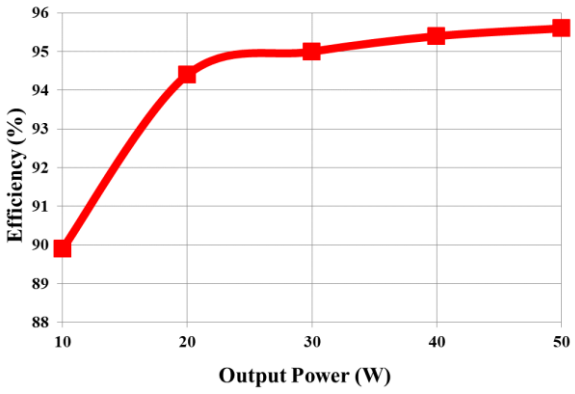
[DOR: 20.1001.1.26765810.1398.16.3.18.7]
Journal of Iranian Association of Electrical and Electronics Engineers - Vol.16- No.3-Fall 2019



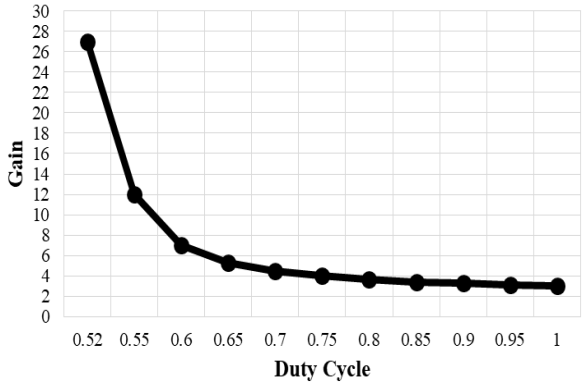
(ب) (الف)

شکل (۱۰): شکل موج جریان سلف تشدیدی L_3 (L_4) (الف) شکل موج شبیه سازی (ب) شکل موج ساخت

سرانجام، شکل موج های جریان برای سلف های تشدیدی L_3 و L_4 نیز در دو حالت شبیه سازی و ساخت در اشکال (۱۰- الف) و (۱۰- ب) ارائه شده است. راندمان مبدل شبه منبع امپدانسی تحت بارهای گوناگون در شکل (۱۱) نشان داده شده است. همانطور که در شکل (۱۱) مشخص است راندمان مبدل شبه منبع امپدانسی پیشنهادی در بار کامل حدود ۹۶٪ می باشد. همچنین مقایسه مشخصه های مبدل پیشنهادی با سایر ساختارهای ارائه شده در مقالات برگزیده از ابعادی نظیر فرکانس کلیدزنی، توان خروجی، بهره ولتاژ، راندمان، تعداد عناصر کلید شونده (کلید، دیود)، نوع کلیدزنی و نوع ایزولاسیون در جدول (۲) آورده شده است. شکل (۱۲) نمودار بهره مبدل پیشنهادی بر حسب چرخه کاری را نشان می دهد. همچنین تلفات مربوط به اجزای مبدل پیشنهادی در جدول (۳) آورده شده است. در جدول (۳) t_{on} و t_{off} به ترتیب زمان های کلیدزنی در طی فرایند وصل و قطع هستند در حالی که t_{rr} زمان بازیابی معکوس دیود و I_{rr} جریان بازیابی معکوس آن است. همچنین C_{out} به صورت ظرفیت خازنی خروجی کلید، I_{ave} به عنوان جریان متوسط دیودها، V_F به عنوان افت ولتاژ روی دیودها در بایاس مستقیم و R_{ds} به عنوان مقاومت حالت روشن کلید تعریف می شود.



شکل (۱۱): نمودار راندمان مبدل پیشنهادی بر حسب توان های خروجی مختلف



شکل (۱۲): نمودار بهره ولتاژ بر حسب چرخه کاری

۵- نتیجه‌گیری

در این مقاله یک مبدل شبه منبع امپدانسی با استفاده از روش کنترلی مدولاسیون پهنای باند (PWM) پیشنهاد شده است که دارای ساختار مداری ساده بوده و بدون هیچ مدار کمکی و کلید اضافی و تنها توسط عناصر تشدیدی شرایط کلیدزنی نرم را برای تمام عناصر کلید شونده فراهم می کند. پیچیدگی مبدل های کلیدزنی با تعداد کلیدها و دیودهای بکار رفته در ساختار آن رابطه مستقیم دارد. بدلیل اینکه هر کلید به یک سیگنال گیت درایو برای کنترل روشن یا خاموش نمودن آن بستگی دارد. افزایش تعداد کلیدها در ساختار یک مبدل سبب افزایش پیچیدگی مدار اصلی و مدار کنترلی شده و مصرف توان را نیز افزایش می دهد. از آنجایی که شرایط کلیدزنی نرم برای کلید و همه

[Downloaded from jiaeee.com on 2026-10-14]
[DOR: 20.1001.1.26765810.1398.16.3.18.7]

دیودها در لحظات روشن و خاموش شدن عنصر فراهم شده است، میزان تلفات توان در این ساختار بسیار کم و در نتیجه راندمان مبدل در مقایسه با ساختارهای مشابه بهبود یافته است. همچنین بدلیل ساختار متقارن مبدل پیشنهادی، طراحی مبدل بسیار ساده انجام می شود. همچنین ساختار غیر ایزوله و عدم استفاده از ترانسفورماتور و حتی سلف های کوپل شده جهت بالا بردن بهره ولتاژ سبب سادگی و راندمان بالای مبدل پیشنهادی گردیده است. مبدل پیشنهادی در توان ۵۰ وات ساخته شده است که نتایج حاصل از تست آزمایشگاهی به طور کامل نتایج شبیه سازی و تحلیل های تئوری را تایید می کند. در ضمن راندمان مبدل پیشنهادی در توان نامی ۹۵٫۸٪ می باشد.

جدول (۲): مقایسه مشخصه های مبدل پیشنهادی با سایر ساختارهای مشابه

	[۲۱]	[۲۰]	[۱۹]	[۱۸]	[۱۷]	پیشنهادی
فرکانس کلیدزنی (کیلو هرتز)	۴۰	۶,۱	۲۰	۶۰۰	۱۰۰	۱۰۰
توان خروجی (وات)	۱۵۰	۵۰۰	۴۰۰	۱۰۰	۱۰۰	۵۰
بهره ولتاژ	۱۵,۲	۱۰	۲,۶۶	۱۰	۱۵	۹
راندمان (٪)	۹۰,۱	۸۹	۹۴	۹۴	۹۲	۹۵,۸
تعداد عناصر کلید شونده (کلید، دیود)	۱ کلید ۵ دیود	۲ کلید ۳ دیود	۱ کلید ۶ دیود	۴ کلید ۷ دیود	۱ کلید ۴ دیود	۱ کلید ۴ دیود
نوع کلیدزنی سخت/نرم	سخت	سخت	سخت	نرم	سخت	نرم
نوع ایزولاسیون	غیر ایزوله	ایزوله	غیر ایزوله	ایزوله	غیر ایزوله	غیر ایزوله

جدول (۳): تلفات مربوط به اجزای مبدل پیشنهادی

نوع تلفات	فرمول ها	مبدل بوست مرسوم	مبدل پیشنهادی
تلفات کلیدزنی در کلید S_1	$(0.5V_{in}.I_o\ (t_{on}+t_{off})+V_{in}\ (I_o+I_{rr})t_{rr})F_{SW}$	$(0.5\times40\times0.14\times(100+100)\times10^{-9}$ $+40\times(0.14+2)\times100\times10^{-9})\times10^{5}$	صفر بدلیل ایجاد شرایط کلیدزنی نرم
تلفات خازن های پارازیتی در کلید S_1	$0.5C_{out}V_{in}{}^2F_{SW}$	$0.5\times300\times10^{-12}\times15^2\times10^5$	صفر بدلیل ایجاد شرایط کلیدزنی نرم
تلفات هدایتی در کلید S_1	$R_{ds}F_{SW}\int_0^T I_S^2$	$0.18\times10^5\times6.4\times10^{-5}$	$0.18\times10^5\times1.7\times10^{-5}$
تلفات هدایتی دیود ورودی D_{in}	$I_{ave}V_F$	N.A	0.47×0.8
تلفات هدایتی دیود خروجی D_{out}	$I_{ave}V_F$	2.35×0.8	0.15×0.8
تلفات هدایتی در دیودهای رزونانسی D_1 و D_2	$I_{ave}V_F$	N.A	0.07×0.8
مجموع تلفات	-	4.03 W	0.82 W

مراجع

[1] Mirzaei, A., Forooghi, M., Ghadimi, A. A., Abolmasoumi, A. H. and Riahi, M. R., "Design and construction of a charge controller for stand-alone PV/battery hybrid system by using a new control strategy and power management, " Solar Energy, Vol. 149, pp. 132-144, 2017.

[2] Rezvanyvardom, M., Adib, E., Farzanehfard, H. and Mohammadi, M., "Analysis, design and implementation of zero-current transition interleaved boost converter, " IET Power Electron. Vol. 5, No. 9, pp. 1804-1812, 2012.

[3] Lin, B. R., "Full-bridge DC/DC converter with wide ZVS range, " Electronic Letters, Vol. 53, No. 2, pp. 104-106, 2017.

[۴] سجاد مهربخش دوگاهه، آلفرد باغرامیان، سید سعید محتوی پور، "یک ساختار جدید برای بهبود بازدهی اینورترهای متصل به شبکه فتوولتائیک بدن ترانسفورماتور"، مجله انجمن مهندسی برق و الکترونیک ایران، سال پانزدهم، شماره سوم، صفحه های ۱۰۵-۱۱۲، پاییز ۱۳۹۷.

[۵] ابراهیم بابائی، زهرا سعادتی زاده، "ارائه یک مبدل DC-DC دو طرفه چند درگاهه جدید با قابلیت کلیدزنی نرم و بررسی عملکرد مبدل برای استخراج حداکثر توان از آرایه فتوولتائیک"، مجله انجمن مهندسی برق و الکترونیک ایران، سال پانزدهم، شماره سوم، صفحه های ۱۲۵-۱۳۴، پاییز ۱۳۹۷.

[6] Bahrami, H., Adib, E., Farhangi, S., Iman-Eini, H., and Golmohammadi, R., "ZCS-PWM interleaved boost converter using resonance-clamp auxiliary circuit, " IET Power Electronics, Vol. 10, No. 3, pp. 405-412, 2017.

[Downloaded from jiaeee.com on 2026-10-14]

[DOR: 20.1001.1.26765810.1398.16.3.18.7]

Journal of Iranian Association of Electrical and Electronics Engineers - Vol.16- No.3-Fall 2019

[7] Henn, G. A. L., Silva, R. N. A. L., Prac, P P., Barreto, L H. S. C., and Oliveira, D. S., "Interleaved-Boost converter with high voltage gain, " IEEE Trans. Power Electron., Vol. 25, No. 11, pp. 2753-2761, 2010.

[۸] محمد پهلوان دوست، محمد روح اله یزدانی، "ارائه یک مبدل افزاینده ولتاژ رزونانسی بدون استفاده از سوئیچ کمکی و ارزیابی EMI هدایتی آن"، مجله انجمن مهندسی برق و الکترونیک ایران، سال پانزدهم، شماره سوم، صفحه های ۱۱۳-۱۲۳، پاییز ۱۳۹۷.

[9] Peng, F.Z., "Z-source inverter, "IEEE Trans. Ind. Appl., Vol. 39, No. 2, pp. 504–510, 2003.

[10] Galigekere, V.P., and Kazimierczuk, M.K., "Analysis of PWM Z-source DC–DC converter in CCM for steady state, " IEEE Trans. Circuits Syst. I, Vol. 59, No. 4, pp. 854–863, 2012.

[11] Shindo, Y., Yamanaka, M., Koizumi, H., "Z-source DC–DC converter with cascade switched capacitor, "Proc. IEEE IECON, pp. 1665-1670, 2011.

[12] Vinnikov, D., Roasto, I., Strzelecki, R., and Adamowicz, M., "Step-up DC/DC converters with cascaded quasi-Z-source network, " IEEE Trans. Ind. Electron., Vol. 59, No. 10, pp. 3727-3736, 2012.

[13] Zhang, G., Zhang, B., Li, Z., Qiu, D., Yang, L., and Halang, W. A., "A 3-Z-network boost converter, " IEEE Trans. Ind. Electron., Vol. 62, No.1, pp. 278-288, 2015.

[14] Zhu, M., Yu, K., and Luo, F. L., "Switched-inductor Z-source inverter, "IEEE Trans. Power Electron., Vol. 25, No. 8, pp. 2150-2158, 2010.

[15] Ahmed, H. F., Cha, H., Kim, S., Kim, H. G., "Switched-coupled-inductor quasi-z-source inverter, " IEEE Trans. Power Electron., Vol. 31, No. 2, pp. 1241-1254, 2016.

[16] Husev, O., Roncero-Clemente, C., Romero-Cadaval, E., Vinnikov, D., and Stepenko, S., "Single phase three-level neutral-point-clamped quasi-Z-source inverter, " IET Power Electron., Vol. 8, No. 1, pp. 1-10, 2015.

[17] Poorali, B., Torkan, A., and Adib, E., "High step-up Z-source DC–DC converter with coupled inductors and switched capacitor cell, " IET Power Electron., Vol. 8, No. 8, pp. 1394-1402, 2015.

[18] Husev, O., Liivik, L., Blaabjerg, F., Chub, A., Vinnikov, D., and Roasto, I., "Galvanically Isolated Quasi-Z-Source DC–DC Converter With a Novel ZVS and ZCS Technique, " IEEE Transactions on Industrial Electronics, Vol. 62, No. 12, pp. 7547-7556, 2015.

[19] Zhang, Y., Fu, C., Sumner, M., and Wang, P., "A Wide Input-Voltage Range Quasi-Z-Source Boost DC–DC Converter With High-Voltage Gain for Fuel Cell Vehicles, " IEEE Transactions on Industrial Electronics, Vol. 65, No. 6, pp. 5201-5212, 2018.

[20] Siwakoti, Y. P., Blaabjerg, F., Loh, P. C., and Town, G. E., "High-voltage boost quasi-Z-source isolated DC/DC converter, " IET Power Electron., Vol. 7, No. 9, pp. 2387-2395, 2014.

[21] Haji-Esmaeili, M. M., Babaei, E., and Sabahi, M., "High Step-Up Quasi-Z Source DC-DC Converter, " IEEE Transactions on Power Electronics, Vol. 1, No. 1, pp. 1-9, 2018.

[Downloaded from jiaeee.com on 2026-10-14]

[DOR: 20.1001.1.26765810.1398.16.3.18.7]