

مدل بسته جریان - ولتاژ در ترانزیستورهای نانولوله کربنی آلابیده

مهدی مرادی نسب^۱ مرتضی فتحی پور^۲

۱- دانش آموخته‌ی کارشناسی ارشد، دانشکده مهندسی برق و کامپیوتر- دانشگاه تهران- تهران- ایران
m.moradinasab@ece.ut.ac.ir

۲- دانشیار، دانشکده مهندسی برق و کامپیوتر- دانشگاه تهران - تهران- ایران
mfathi@ut.ac.ir

چکیده: در این مقاله مدل بسته‌ای برای منحنی مشخصه جریان - ولتاژ ترانزیستورهای اثر میدانی شبه ماسفت با کانال نانولوله کربنی ارائه شده است. به منظور مدل سازی این نوع افزارها باید معادله یک بعدی جریان درین - سورس که از مدل سازی عمومی بالستیک به کمک فرمول لاندور به دست می آید به همراه معادله‌ای که وابستگی بین سطح فرمی و تراکم حامل‌ها را ارائه می‌دهد به صورت خودسازگار^۱ حل شوند. همچنین برای محاسبه تراکم حامل‌ها لازم است انتگرال حاصل از ضرب چگالی حالت‌ها و تابع فرمی به صورت عددی محاسبه شود. این محاسبه قدری پیچیده است. در این مقاله با مطالعه رفتار این انتگرال در تمام نواحی و مطالعه تابعیت آن به سطح فرمی نشان داده‌ایم که مقدار آن را می‌توان با معادله درجه‌ی دومی تقریب زد. بدین ترتیب یک مدل بسته جریان - ولتاژ در هر دو ناحیه‌ی زیر آستانه و بالای آن به دست می‌آید. مقایسه نتایج بدست آمده با اندازه‌گیری‌های حاصل از شبیه‌سازی عددی نشان می‌دهد مدل بسته‌ی ارائه شده از دقت خوبی برخوردار است.

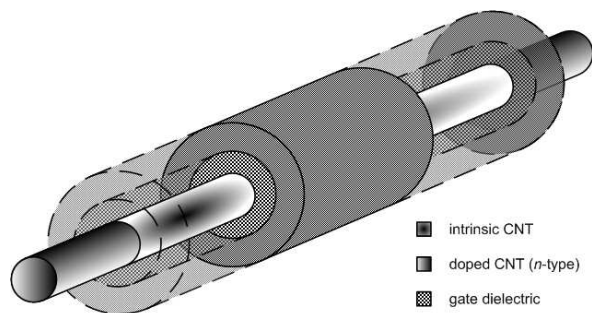
کلمات کلیدی: نانولوله کربنی، مدل بسته‌ی جریان - ولتاژ، ترانزیستور اثر میدانی.

تاریخ ارسال مقاله : ۱۳۸۷/۱۰/۱۷

تاریخ پذیرش مقاله : ۱۳۹۰/۵/۶

نام نویسنده‌ی مسئول : مهدی مرادی نسب

نشانی نویسنده‌ی مسئول : ایران - تهران - خیابان کارگر شمالی - بعد از بزرگراه جلال آل احمد - دانشگاه تهران - پردیس ۲
دانشکده‌های فنی - دانشکده‌ی مهندسی برق و کامپیوتر - آزمایشگاه مدل‌سازی و شبیه‌سازی افزاره.



شکل (۲): ساختار ترانزیستور نانولوله کربنی بکار گرفته شده

این نوع ترانزیستورها به دو دسته کلی ترانزیستورهای نانولوله کربنی با سد شاتکی و ترانزیستورهای نانولوله کربنی ترانزیستورهای با نواحی آلاییده سورس/درین (که به نام ترانزیستورهای نانولوله کربنی شبه ماسفت معروفند) تقسیم می‌شوند (شکل (۲)).

در ترانزیستورهای با سد شاتکی، نواحی سورس و درین از جنس فلز است. سازوکار جریان در این نوع افزاره‌ها، تونل‌زنی مستقیم در سد پتانسیل بین سورس و کانال است و ارتفاع سد پتانسیل توسط ولتاژ گیت کنترل می‌گردد [7]. در ترانزیستورهای شبه ماسفت سازوکار جریان شبیه ترانزیستورهای ماسفت سیلیکونی معمولی است و عملکرد آنها مبتنی بر مدوله شدن سد پتانسیل بین سورس و کانال توسط ولتاژ گیت است [8,9].

شکاف انرژی نانولوله‌های نیم‌رسانا، با قطر آنها نسبت عکس دارد [10]، لذا در این نوع ترانزیستورها که از نانولوله‌های با قطر بزرگ‌تر استفاده می‌شود، رفتاری مشابه ترانزیستورهای معمولی ماسفت مشاهده می‌شود [10].

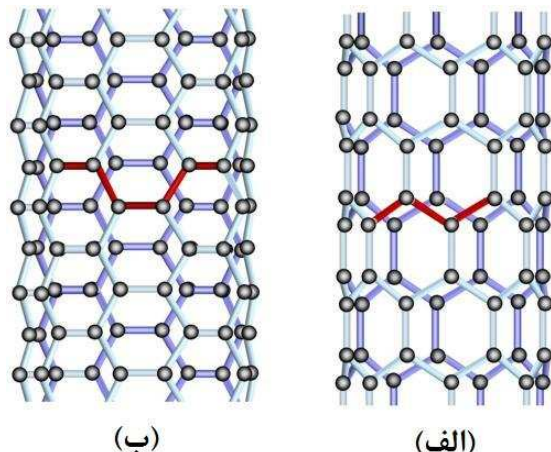
تا کنون بیشتر مدل‌های پیشنهاد شده برای ترانزیستورهای نانولوله کربنی شبه ماسفت عددی بوده [11,12] و قابل استفاده برای شبیه‌سازی‌های مدار نیستند. در [13] مدلی تحلیلی ارائه شده است اما این مدل دارای دقت کافی در تمام نواحی عملکرد ترانزیستور نیست. در [14-16] مدل بسته SPICE در CNFET چند کاناله موازی ارائه شده است. با وجود اینکه این مدل دقت خوبی دارد و اثرات ناشی از غیر ایده‌الی^۶ در عمل مانند پراکندگی و اثرات عبور حامل‌ها از کنار یکدیگر^۷ در نظر گرفته شده است اما دارای پیچیدگی‌هایی است و براحتی قابل استفاده طراحان مدار نیست. تا کنون مدل بسته ساده‌ای که بتواند بدون محاسبات پیچیده، تقریب اولیه‌ای از جریان-ولتاژ را در اختیار طراحان مدار قرار دهد ارائه نشده است.

در این مقاله مدل تحلیلی ساده‌ای با دقتی قابل قبول برای ترانزیستورهای شبه ماسفت نانولوله کربنی (MOSFET-like CNFET) ارائه شده است. در این مدل از نظریه‌ی انتقال بالستیک

ابعاد ترانزیستورهای MOSFET به منظور افزایش سرعت و بهبود بازدهی این افزاره در حال کاهش است تا آنجا که فناوری سیلیسیمی به مرزهای فیزیکی خود نزدیک شده است. در صنعت نیمه‌هادی به مواد جدید و افزاره‌های نوینی نیاز است که بصورت ترکیبی با فناوری سیلیسیمی و یا حتی جایگزینی با آن، قابلیت‌های مورد نیاز آینده را مطابق پیش‌بینی ITRS فراهم آورد. از بین راه‌حل‌های مختلف بررسی شده نانولوله‌های کربنی به علت داشتن خواص منحصربفرد الکتریکی به عنوان مهمترین نامزد جایگزینی تشخیص داده شده‌اند [1]. این خواص شامل هدایت الکتریکی بسیار بالا نزدیک بالستیک $4e^2/h$ \times 0.5 ، توانایی عبور جریان زیاد ($20 \mu A$) و قابلیت حرکت بالا $(2 \times 10^4 \text{ cm}^2/V\text{-s})$ در ترانزیستورهای ساخته شده با نانولوله‌های کربنی است [2]. بعلاوه چگالی جریان بالا تا 10^{10} A/cm^2 (که حدود 1000 برابر مس است) و مقاومت کم در طریق‌آهای با نسبت منظر^۳ بالا باعث شده است از نانولوله‌های کربنی به عنوان خطوط ارتباطی داخلی^۴ در مدارهای الکترونیکی استفاده شود [3]. همچنین در جهت کاهش ابعاد افزاره‌های توان پایین، ترانزیستورهای نانولوله‌ی کربنی اثر میدانی و ویژگی‌های منحصربفردی دارند [1].

بسته به زاویه‌ای که تحت آن صفحات گرافیتی به شکل لوله در می‌آیند، نانولوله‌ها ممکن است ویژگی رسانایی یا نیم‌رسانایی داشته باشند [4-6]. به عبارت دیگر هر نانولوله کربنی با توجه به بردار چرخش آن (n_1, n_2) و اینکه مولفه‌های n_1 و n_2 چه اعدادی باشند می‌تواند فلز یا نیمه‌هادی باشد و یا حالت دیگری به نام چرخش^۵ داشته باشد [4-6]. شکل (۱) دو حالت نیم‌رسانایی (Zigzag) و رسانایی (Armchair) را برای نانولوله‌های کربنی نشان می‌دهد.

پس از اختراع ساختار جدیدی از ترانزیستورهای گسیل میدانی که در آن از نانولوله‌ی کربنی به عنوان کانال استفاده شده بود و CNFET (Carbon Nanotube Field Effect Transistor) نام داشت، مدل‌سازی این افزاره توسعه یافت.



شکل (۱): نانولوله‌های کربنی. (الف) نیم‌رسانا (ب) رسانا.



V_T ولتاژ آستانه افزاره نانولوله کربنی است که با توجه به شکاف انرژی نانولوله کربنی بصورت زیر تقریب زده می‌شود [18]:

$$V_T \approx E_G/2 \quad (4)$$

در واقع رابطه نهایی جریان - ولتاژ از حل خودسازگار معادلات (۱) و (۳) حاصل خواهد شد. در این مقاله وابستگی تراکم حامل‌ها را به سطح فرمی (η_F) تقریب زده و مدل بسته‌ای برای جریان - ولتاژ بدون نیاز به حل خودسازگار ارائه می‌دهیم.

برای محاسبه جریان نیاز به محاسبه تراکم حامل‌ها طبق فرمول زیر داریم:

$$n = \int_{E_C}^{\infty} \frac{D(E)}{2} F(E) dE \quad (5)$$

که در آن $D(E)$ چگالی حالت‌ها و $F(E)$ تابع توزیع فرمی است. در نانولوله‌های نیم‌رسانا، رابطه‌ی چگالی حالت‌ها برای یک نیم‌رسانا به صورت زیر است [2]:

$$D(E) = D_0 \frac{|E|}{\sqrt{E^2 - (E_G/2)^2}} \Theta(|E| - E_G/2) \quad (6)$$

که در آن داریم:

$$D_0 = \frac{8}{3\pi a_{cc} |t|}$$

$\Theta(x)$ تابع پله است که در مقادیر x کمتر از صفر برابر صفر و در مقادیر بیشتر از صفر برابر واحد است، E انرژی تراز، t انرژی پیوند کربن-کربن و E_G شکاف انرژی است که با توجه به قطر نانولوله کربنی متناظر با بردار چرخش آن (n_1, n_2) مشخص می‌شود [2].

$$E_G \approx 0.8eVnm/d_{CN} \quad (7)$$

$$d_{CN} = a\sqrt{n_1^2 + n_1n_2 + n_2^2}$$

که در آن d_{CN} قطر نانولوله، a ثابت شبکه و برابر $2/49 \text{ \AA}$ است.

برای محاسبه عددی جریان به شرح زیر عمل می‌کنیم:

برای یک نانولوله کربنی خاص، تراکم حامل‌های اکثریت آزاد طبق فرمول (۸) قابل محاسبه است.

$$n_L^+ = D_0 \int_{E_C}^{\infty} \frac{E}{\sqrt{E^2 - (E_G/2)^2}} \left(\frac{1}{1 + e^{(E-E_C)/k_B T_L}} \right) dE \quad (8)$$

که در آن E_C کمینه نوار هدایت است و در نانولوله کربنی برای نوار اول معادل نصف شکاف انرژی ($E_G/2$) در نظر گرفته می‌شود [20]. با در نظر گرفتن تغییر متغیر $\xi = (E-E_C)/k_B T_L$ خواهیم داشت:

استفاده می‌شود. نتایج حاصل دقت بسیار خوبی را در مقایسه با شبیه‌سازی‌های عددی نشان می‌دهند.

ادامه مقاله به صورت زیر است:

در بخش دوم به چگونگی محاسبه جریان افزاره‌های در مقیاس نانو و در ناحیه‌ی بالستیک خواهیم پرداخت و دو معادله جریان بالستیک و وابستگی تراکم حامل‌ها به سطح فرمی که در محاسبه‌ی جریان ترانزیستورهای نانولوله کربنی عموماً مورد استفاده قرار می‌گیرند، معرفی می‌شوند و چگونگی حل عددی آن‌ها بیان می‌شود. در بخش سوم به معرفی روش ارائه شده برای حل معادلات موجود بدون استفاده از روشهای عددی می‌پردازیم و مدل بسته‌ای برای رابطه‌ی جریان - ولتاژ ارائه می‌شود. فصل چهارم شامل نتایج به دست آمده از بکارگیری مدل بسته و محاسبه‌ی دقت آن در مقایسه با شبیه‌سازی‌های عددی است. در نهایت هم در فصل پنجم نتیجه گیری ارائه خواهد شد.

۲- محاسبه‌ی جریان

نانولوله کربنی در ترانزیستورهای CNFET، به دلیل داشتن نسبت طول به قطر بالای ۱۰۰۰، تک بعدی در نظر گرفته می‌شود. بنابراین جریان بین سورس و درین، از مدل‌سازی عمومی افزاره‌های بالستیک [17] و فرمول لاندور [19] به صورت زیر است:

$$I_D = \frac{2K_B T_L}{h} \{F_0(\eta_F) - F_0(\eta_F - U_D)\} \frac{2K_B T_L}{h} (\ln(1 + e^{\eta_F}) - \ln(1 + e^{\eta_F - U_D})) \quad (1)$$

در این رابطه K_B ثابت بولتزمن و T_L دما می‌باشد و:

$$\eta_F = E_F - E_C / K_B T_L$$

و:

$$U_D = q / K_B T_L V_d$$

همچنین F_0 تابع فرمی - دیراک مرتبه صفر است و داریم:

$$F_0(\eta_F) = \ln(1 + \exp(\eta_F)) \quad (2)$$

برای رسیدن به رابطه‌ی بسته جریان - ولتاژ باید وابستگی η_F به پارامترهای مختلف افزاره و ولتاژهای گیت و سورس مشخص شود. وابستگی بین η_F و ولتاژهای گیت و درین به صورت زیر است [17]:

$$\eta_F = \frac{(V_G - V_T)}{K_B T_L / q} - \frac{q^2 N_{CN}}{2K_B T_L C_{ins}} \{F_{CN}(\eta_F) + F_{CN}(\eta_F - U_D)\} \quad (3)$$

$$F_{CN}(\eta_F) = \alpha\eta_F^2 + \beta\eta_F + \gamma \rightarrow$$

$$\eta_F = \frac{(V_G - V_T)}{K_B T_L / q} - \frac{q^2 N_{CN}}{2K_B T_L C_{ins}} \quad (11)$$

$$\{\alpha\eta_F^2 + \beta\eta_F + \gamma + \alpha(\eta_F - U_D)^2 + \beta(\eta_F - U_D) + \gamma\}$$

که در آن α و β و γ به ترتیب ۰/۰۷۲۹، ۰/۰۰۶ و ۴/۴۰۳ پارامترهای همسان‌ساز^۹ هستند.

بنابراین رابطه (۳) بصورت زیر ساده می‌شود:

$$\eta_F =$$

$$-2.1487 * 10^{10} C_{ins} + 8.01 * 10^{-20} \frac{V_d}{K_B T_L} + \frac{2.1487 * 10^{-28}}{K_B T_L}$$

$$\left(10^8 K_B^2 T_L^2 C_{ins}^2 - 7.4558 * 10^{-22} K_B T_L C_{ins} V_d \right. \quad (12)$$

$$\left. - 1.3897 * 10^{-5} V_d^2 + 1.4912 * 10^{-2} K_B T_L C_{ins} V_g \right)^{1/2}$$

بدین ترتیب وابستگی η_F به ولتاژ درین و ولتاژ گیت و دیگر پارامترهای افزاره به دست می‌آید که با جاگذاری پارامترها برای افزاره-ای با طول گیت ۱۵ نانومتر (بالستیک) و بردار چرخش (۰، ۱۵) داریم:

$$\eta_F = -25.45 + 19.35 V_d +$$

$$51.9 \sqrt{0.12 - 2.5 V_d - 0.04 V_d^2 + 0.5 V_g} \quad (13)$$

در نهایت با جاگذاری در رابطه‌ی (۱) فرمول بسته‌ی جریان ولتاژ حاصل می‌گردد.

۴- نتایج بدست آمده و دقت مدل بسته

نتایج بدست آمده از مدل بسته ارائه شده با نتایج حاصل از شبیه‌سازی‌های عددی انجام شده [21-23] برای نانولوله‌های کربنی با قطرهای مختلف در شکل (۴) مقایسه شده است. در این مقایسه از ترانزیستورهای با قطر نانولوله کربنی ۱/۳، ۱/۴۸ و ۱/۹ نانومتر استفاده شده است که متناظر با بردارهای چرخش (۰، ۱۷)، (۰، ۱۹) و (۰، ۲۳) هستند.

$$n_L^+ = D_0 \int_{E_C}^{\infty} \frac{E}{\sqrt{E^2 - (E_G/2)^2}} \left(\frac{1}{1 + e^{(E-E_F)/K_B T_L}} \right) dE$$

$$= \frac{N_{CN}}{2} \int_0^{\infty} \frac{\xi + \xi_G/2}{\sqrt{\xi^2 + \xi \xi_G}} \left(\frac{1}{1 + e^{(\xi - \eta_F)}} \right) d\xi \quad (9)$$

که در آن $n_L^+ = N_{CN} / 2$ و $\xi_G = E_G / K_B T_L$ است. $N_{CN} = K_B T_L D_0$ تراکم حامل‌ها ناشی از منبع سورس در حالت تپه‌گن^۸ است.

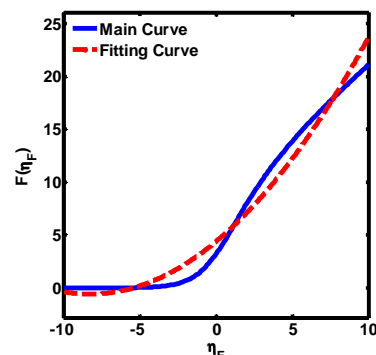
۳- مدل پیشنهادی

عبارت انتگرالی (۹)، فقط تابع η_F است، لذا می‌توانیم حاصل انتگرال را به صورت $n_L^+ = N_{CN} / 2 F_{CN}(\eta_F)$ بنویسیم. در روش معمول از $F_{CN}(\eta_F)$ محاسبه انتگرال زیر با کمک روش‌های عددی به دست می‌آید.

$$F_{CN}(\eta_F) = \int_0^{\infty} \frac{\xi + \xi_G/2}{\sqrt{\xi^2 + \xi \xi_G}} \left(\frac{1}{1 + e^{(\xi - \eta_F)}} \right) d\xi \quad (10)$$

مشاهده می‌کنیم که تابع $F_{CN}(\eta_F)$ یک انتگرال با متغیر ξ می‌باشد. برای یافتن جواب تحلیلی برای $F_{CN}(\eta_F)$ رفتار انتگرال فوق را نسبت به η_F با استفاده از روش‌های عددی به دست می‌آوریم. شکل (۳) نشان‌دهنده تابعیت $F_{CN}(\eta_F)$ نسبت به η_F است.

همچنین برای یافتن n_L^- باید η_F را با $\eta_F - U_D$ جایگزین کنیم. در فرمول (۳)، $F_{CN}(\eta_F)$ یک انتگرال عددی بدون جواب تحلیلی است و همانطور که در شکل (۳) نشان داده شد، آن را بر حسب η_F تخمین زده‌ایم. در ادامه برای یافتن یک رابطه تحلیلی با استفاده از تقریب درجه دوم برای منحنی شکل (۳) داریم:



شکل (۳): رفتار انتگرال عددی $F_{CN}(\eta_F)$ نسبت به η_F و تقریب آن با معادله درجه دوم.

جدول (۱): نتایج به دست آمده از مقایسه مدل پیشنهادی و شبیه سازی‌های عددی ($V_d = 0/8$ و $V_g = 0/8$)

میزان خطا	جریان حالت روشن (شبیه-سازیهایی عددی)	جریان حالت روشن (مدل بسته پیشنهادی)	بردار چرخش نانولوله بکار گرفته شده
۰.۵۵ %	۴۸/۸۹ (μA)	۴۸/۶۲ (μA)	(۱۷,۰)
۲/۱۳ %	۵۶/۱۱ (μA)	۵۴/۹۱ (μA)	(۱۹,۰)
۰.۰۶ %	۶۳/۴۳ (μA)	۶۳/۳۹ (μA)	(۲۳,۰)

۵- نتیجه گیری

در این مقاله برای رسیدن به یک رابطه جریان - ولتاژ در ترانزیستورهای نانولوله کربنی آلائیده از روابط موجود در حوزه عملکرد بالستیک استفاده کرده ایم.

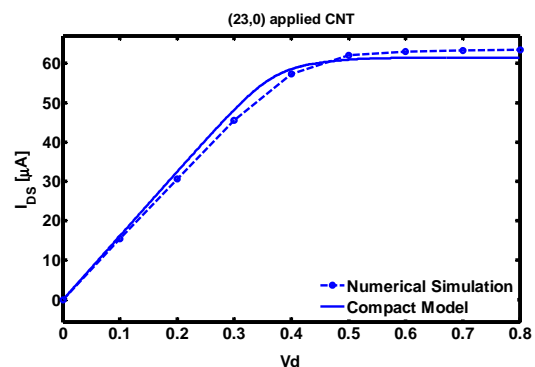
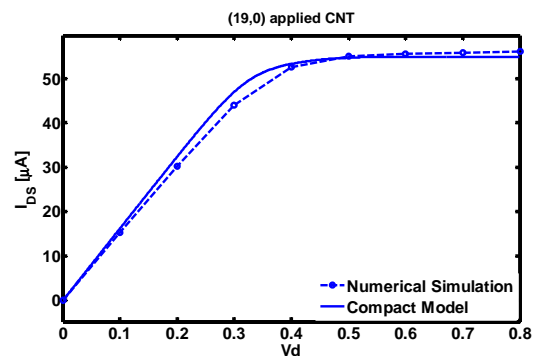
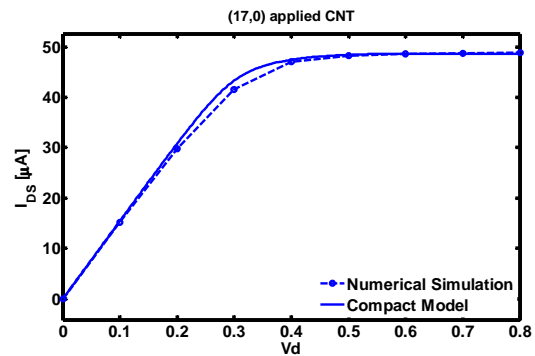
محاسبه رابطه‌ی تحلیلی جهت تعیین تراکم حامل‌ها در ترانزیستورهای مبتنی بر نانولوله کربنی مستلزم حل عددی انتگرال رابطه‌ی (۸) می‌باشد. از آنجا که این انتگرال را نمی‌توان به صورت تحلیلی حل کرد، از فرض ساده کننده‌ای استفاده کرده ایم. تابعیت این انتگرال را بر حسب η_F محاسبه کرده و رفتار آن را تقریب زده ایم. در نتیجه تراکم حامل‌ها به صورت یک رابطه‌ی تحلیلی بر حسب سطح فرمی (η_F) به دست آمد. در ادامه با جایگزینی در رابطه‌ی جریان - ولتاژ، مدل بسته به دست می‌آید.

از مدل بسته‌ی به دست آمده می‌توان در شبیه‌سازی مدارات آنالوگ و دیجیتال استفاده نمود. از جمله کاربردهای این مدل می‌توان به پیش‌بینی بازده، توان مصرفی، بررسی رفتار دمایی این ترانزیستورها و غیره اشاره نمود.

مراجع

- [1] Rondoni, D., Hoekstra, J., "Towards models for CNT devices", IEEE Proceeding RISC'05, pp. 272-278, 2005.
- [2] Guo, J., *Carbon Nanotube Electronics: Modeling, Physics, and Applications*, Ph.D. Thesis, Purdue University, West Lafayette, IN, 2004.

همانطور که در این شکل و جدول (۱) مشاهده می‌شود مدل در تخمین رابطه‌ی جریان - ولتاژ، برای ولتاژهای مختلف گیت دارای دقت خوبی است.



شکل (۴): مقایسه نتیجه‌ی به دست آمده از مدل بسته پیشنهادی و شبیه‌سازی‌های عددی [21-23]. نمودارها در ولتاژ گیت ۰/۸ ولت رسم شده‌اند.

- Transactions on Computer Aided Design of Integrated Circuits and Systems, Vol. 23, pp. 1411-1420, 2004.
- [21] Guo, J., Data, S., Lundstrom, M., "Towards Multiscale Modeling of Carbon Nanotube Transistors", International J. on Multiscale Computational Engineering, special issue on multiscale methods for emerging technologies, ed. N. Aluru, 2, pp. 257-276, 2004.
- [22] Koswatta, S. O., Lundstrom, M., Anantram, M. P., Nikonov, D. E., "Simulation of phonon-assisted band-to-band tunneling in carbon nanotube field-effect transistors", Applied Physics Letter, Vol. 87, pp. 253107-253109, 2005.
- [23] Koswatta, S. O., Nikonov, D. E. Lundstrom, M., "Computational study of carbon nanotube p-i-n tunnel FETs", IEEE IEDM Technical Digest, Vol. 87, pp. 518-521, 2005.

زیر نویس ها

- ¹ Self-consistent
- ² Via
- ³ Aspect ratio
- ⁴ Interconnect
- ⁵ Chiral
- ⁶ Non-ideality
- ⁷ Screening
- ⁸ Degenerate
- ⁹ Fitting parameter
- ¹⁰ Yield

- [3] Kreup, F. Graham, A.P. Liebau, M. Duesberg, G.S. Seidel, R. Unger, E. "Carbon Nanotubes for Interconnect Applications" IEDM Tech. Dig., pp. 683 - 686, 2004.
- [4] Mintmire, J. W., Dunlap, B., White, C., "Universal Density of States for CNTs", Physical Review Letter. Vol. 68, No. 5, pp. 631-634, 1992.
- [5] Hamada, N., Sawada, S., Oshiyama, A., "New 1-D conductors: Graphitic microtubules", Physical Review Letter, Vol. 68, No. 10, pp. 1579-1581, 1992.
- [6] Saito, R., Fujita, M., Dresselhaus, G., Dresselhaus, M. S., "Electronic structure of chiral grapheme tubules", Applied Physics Letter, Vol. 60, pp. 2204-2206, 1992.
- [7] Guo, J., Datta, S., Lundstrom, M., "A numerical study of scaling issues for Schottky-barrier CNT transistors", IEEE Transactions on Electron Devices, Vol. 51, pp. 172-177, 2004.
- [8] Javey, A., Guo, J., Wang, Q., Lundstrom, M., Dai, H., "Ballistic carbon nanotube field-effect transistors", Nature, Vol. 427, pp. 654-657, 2003.
- [9] Javey, A., Kim, H., Brink, M., Wang, W., Ural, A., Guo, J., McIntyre, P., McEuen, P., Lundstrom, M., Dai, H., "High-K dielectrics for advanced carbon nanotube transistors and logic", Nature Materials, Vol. 1, pp. 241-246, 2002.
- [10] Appenzeller, J., Lin, Y. M., Knoch, J., Avouris, Ph., "Band-to-Band Tunneling in Carbon Nanotube Field-Effect Transistors", Physical Review Letter, Vol. 93, No. 19, pp. 196805-1-196805-4, 2004.
- [11] Guo, J., Datta, S., Lundstrom, M., "Assessment of silicon MOS and carbon nanotube FET performance limits using a general theory of ballistic transistors", IEDM tech. digest, pp. 29.3.1-29.3.4, 2002.
- [12] Natori, K., Kimura, Y., Shimizu, T., "Characteristics of a carbon nanotube field-effect transistor analyzed as a ballistic nanowire field-effect transistor", Journal of Applied Physics, vol. 97, pp. 034306-1-034306-7, 2005.
- [13] Raychowdhury, A., Mukhopadhyay, S., Roy, K., "A circuit compatible model of ballistic carbon nanotube FETs", IEEE Trans. on CAD, vol. 23, pp. 1411-1420, 2004.
- [14] Deng J., Wong, H.-S. P., "Modeling and Analysis of Planar Gate Capacitance for 1-D FET with Multiple Cylindrical Conducting Channels", IEEE Trans. Electron Devices, vol. 54, pp. 2377-2385, 2007.
- [15] Deng J., Wong, H.-S. P., "A Compact SPICE Model for Carbon-Nanotube Field-Effect Transistors Including Nonidealities and Its Application - Part I: Model of the Intrinsic Channel Region", IEEE Trans. Electron Devices, vol 54, pp. 3186-3194, 2007.
- [16] Deng J., Wong, H.-S. P., "A Compact SPICE Model for Carbon-Nanotube Field-Effect Transistors Including Nonidealities and Its Application - Part II: Full Device Model and Circuit Performance Benchmarking", IEEE Trans. Electron Devices, vol. 54, pp. 3195-3205, 2007.
- [17] Lundstrom, M., Guo, J., *Nanoscale Transistors: Device Physics, Modeling and Simulation*, Springer Publishing, 2005.
- [18] Dang, T., Anghel, L., Leveugle, R., "CNTFET Basics and Simulation", IEEE Proceeding. Int. Conf. on DTIS., pp. 28-33, 2006.
- [19] Saito, R., Dresselhaus, M. S., Dresselhaus, G., *Physical properties of carbon nanotubes*, Imperial College Press, 1998.
- [20] Raychowdhury, A., Roy, K., Mukhopadhyay, S., Guo, J., Datta, S., Lundstrom, M., "A circuit compatible model of ballistic carbon nanotube field-effect transistors", IEEE

A Compact Model for Current-Voltage in Doped Carbon Nanotube Field Effect Transistors

M. Moradinasab¹

M. Fathipour²

1 MSc, School of Electrical and Computer Engineering, University of Tehran, Tehran, Iran
m.moradinasab@ece.ut.ac.ir

1 Associate Professor, School of Electrical and Computer Engineering, University of Tehran, Tehran, Iran
mfathi@ut.ac.ir

Abstract:

In this paper a compact current-voltage model for MOSFET-like Carbon Nanotube Field Effect Transistors (MOSFET-like CNFET) is presented. To model these devices the one-dimensional drain/source current equation obtained from Landauer approach must be solved self-consistently with the equation relates the Fermi surface and carrier concentration. Also, numerically solve of the integral over density of states and Fermi function is necessary. This calculation is a little complex. In this paper, by studying the behavior of this integral in all regions and employing its functionality to Fermi surface we show that it can be approximated with a quadratic equation. This approximation results in a compact current-voltage model in both sub-threshold and above-threshold which shows good agreement comparing with numerical one.

Keywords: Carbon Nanotube, Compact Current-Voltage Model, Field Effect Transistor

Submission date: 26 Jul., 2009

Acceptance date: 26 Jun., 2011

Corresponding author: Mehdi Moradinasab

Corresponding author's address: School of Electrical and Computer Engineering, University of Tehran, North-Kargar Ave., Tehran, Iran.